

วงจรกรองความถี่หลายหน้าที่โหมดแรงดันโดยใช้วงจรขยายความนำถ่าย  
โอนและยูนิฟอร์มดิสทริบิวต์อาร์ซี

VOLTAGE-MODE UNIVERSAL BIQUADRATIC FILTER  
USING OPERATIONAL TRANSCONDUCTANCE AMPLIFIER  
AND UNIFORM DISTRIBUTED RC

ศุภชัย คลังทอง

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตร  
ปริญญาวิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า  
คณะวิศวกรรมศาสตร์  
มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี  
ปีการศึกษา 2554  
ลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี

วงจรรองความถี่หลายหน้าที่โหมดแรงดันโดยใช้วงจรรขยายความนำถ่าย  
โอนและยูนิฟอร์มดิสทริบิวต์อาร์ซี

ศุภชัย คลังทอง

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตร  
ปริญญาวิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า  
คณะวิศวกรรมศาสตร์  
มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี  
ปีการศึกษา 2554  
ลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี

หัวข้อวิทยานิพนธ์	วงจรรองความถี่หลายหน้าที่โหมคแรงดันโดยใช้วงจรรขยายความนำ ถ่ายโอนและยูนิฟอร์มดิสทริบิวต์อาร์ซี Voltage-Mode Universal Biquadratic Filter using Operational Transconductance Amplifier and Uniform Distributed RC
ชื่อ-นามสกุล	นายศุภชัย คลังทอง
สาขาวิชา	วิศวกรรมไฟฟ้า
อาจารย์ที่ปรึกษา	ดร. ไพฑูรย์ รักเหลือ
ปีการศึกษา	2554

คณะกรรมการสอบวิทยานิพนธ์

.....ประธานกรรมการ

(ดร.อำนาจ เรืองวารี)

.....กรรมการ

(รองศาสตราจารย์ ดร.กนก เจริญพงศ์เวช)

.....กรรมการ

(ผู้ช่วยศาสตราจารย์ ดร.จิรวัดน์ คชสาร)

.....กรรมการ

(ดร.ไพฑูรย์ รักเหลือ)

คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี อนุมัติวิทยานิพนธ์ฉบับนี้เป็น  
ส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิทยาศาสตรบัณฑิต

.....คณบดีคณะวิศวกรรมศาสตร์

(ผู้ช่วยศาสตราจารย์ ดร.สมหมาย ผิวสอาด)

วันที่ 9 เดือน ตุลาคม พ.ศ. 2554

หัวข้อวิทยานิพนธ์	วงจรกรองความถี่หลายหน้าที่โหมคแรงดัน โดยใช้วงจรขยายความนำ ถ่ายโอนและยูนิฟอร์มดิสทริบิวต์อาร์ซี
ชื่อ-นามสกุล	นายศุภชัย คลังทอง
สาขาวิชา	วิศวกรรมไฟฟ้า
อาจารย์ที่ปรึกษา	ดร. ไพฑูรย์ รักเหลือ
ปีการศึกษา	2554

## บทคัดย่อ

วิทยานิพนธ์ฉบับนี้นำเสนอการออกแบบวงจรกรองความถี่หลายหน้าที่โหมคแรงดัน ซึ่งสร้างจากวงจรขยายความนำถ่ายโอน และยูนิฟอร์มดิสทริบิวต์อาร์ซีแบบหนึ่งชั้นและแบบสองชั้น วงจรที่ออกแบบสามารถสังเคราะห์ผลการตอบสนองทางความถี่ได้สี่รูปแบบพื้นฐาน คือวงจรกรองผ่านความถี่ต่ำ วงจรกรองผ่านความถี่สูง วงจรกรองผ่านแถบความถี่ และวงจรกรองจำกัดแถบความถี่ บนโครงสร้างวงจรเดียวกัน

วงจรที่นำเสนอทำงานในโหมคของแรงดันทำให้ไม่จำเป็นต้องเสริมวงจรแปลงกระแสเป็นแรงดัน รวมถึงใช้แหล่งจ่ายแรงดันไฟฟ้าสำหรับเลี้ยงวงจรต่ำขนาด  $\pm 2$  VDC นอกจากนี้ผลการตอบสนองทางความถี่ของวงจรที่ออกแบบสามารถปรับได้อย่างอิสระด้วยการปรับค่าพารามิเตอร์ตัวเก็บประจุของตัวยูนิฟอร์มดิสทริบิวต์อาร์ซี และการปรับผลการตอบสนองทางความถี่ด้วยวิธีการทางอิเล็กทรอนิกส์ผ่านการควบคุมค่าอัตราขยายความนำของวงจรขยายความนำถ่ายโอน การปรับผลการตอบสนองทางความถี่ทั้งสองวิธี ไม่ส่งผลกระทบต่อค่าคลอริตีแฟกเตอร์ของวงจร

ผลการจำลองการทำงานโดยโปรแกรม PSpice และโปรแกรม MATLAB พบว่าวงจรที่ออกแบบให้ผลการตอบสนองทางขนาดต่อความถี่ที่ดี วงจรทั้งสองมีเสถียรภาพที่ดี วงจรมีค่ารู้ปดีเลิศคงที่ตลอดย่านความถี่การใช้งาน และวงจรมีค่าความไวต่ออุปกรณ์ต่ำกว่าหนึ่งหน่วย วงจรที่นำเสนอสามารถรองรับความถี่ในการใช้งานสูงถึง 10 MHz นอกจากนี้วงจรสามารถสร้างได้ง่ายไม่ซับซ้อน ประกอบด้วยวงจรขยายความนำถ่ายโอนสองตัว และยูนิฟอร์มดิสทริบิวต์อาร์ซีสองตัว ทำให้มีความเหมาะสมสำหรับนำไปสร้างเป็นวงจรรวม

**คำสำคัญ:** วงจรกรองความถี่หลายหน้าที่ โหมคแรงดัน วงจรขยายความนำถ่ายโอน ยูนิฟอร์มดิสทริบิวต์อาร์ซี ผลการตอบสนองทางขนาดต่อความถี่

<b>Thesis Title</b>	Voltage-Mode Universal Biquadratic Filter using Operational Transconductance Amplifier and Uniform Distributed RC
<b>Name - Surname</b>	Mr. Supachai Klungtong
<b>Program / Major Subject</b>	Electrical Engineering
<b>Thesis Advisor</b>	Dr. Paitoon Raklua
<b>Academic Year</b>	2011

## ABSTRACT

This thesis presents the design method of voltage-mode biquadratic filter circuit using operational transconductance amplifier and uniform distributed RC both single layer and double layers. The circuits design can be synthesized of four type standards frequency responses include lowpass, highpass, bandpass and band-reject from the same topology.

The propose circuits operate in voltage-mode without the circuit for convert current-mode to voltage-mode requirement and the supply voltage with only  $\pm 2\text{VDC}$ . In addition, the frequency response can be adjusted by capacitance parameter of uniform distributed RC and adjusting the transconductance gains of the operational transconductance amplifier without affecting the quality factor.

The simulation results of circuit using PSpice and MATLAB indicated that good magnitude response, good stability, constant group delay in pass band and low sensitivities less than one unit. The advantages of the uniform distributed RC circuit can support frequency up to 10 MHz. In addition, the biquad filter is simply constructed with two operational transconductance amplifiers and two uniform distributed RC. The designed circuit is suitable for implementing in integrated form especially in VLSI design.

**Keywords:** biquadratic filter, voltage-mode, operational transconductance amplifier, uniform distributed RC, magnitude response

## กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงไปได้ด้วยดี เนื่องจากบุคคลหลายท่านได้กรุณาช่วยเหลือให้ข้อมูล ข้อเสนอแนะ คำปรึกษา ความคิดเห็น และกำลังใจแก่ผู้เขียน

ผู้ทำวิจัยขอกราบขอบพระคุณ รศ.ดร. กนก เจนจิระพงศ์เวช อาจารย์คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่ได้ให้แนวความคิด ความรู้ทางวิชาการ และให้คำปรึกษา ในการทำวิทยานิพนธ์ ขอกราบขอบพระคุณ อาจารย์วิโรจน์ พิราจเนนชัย และอาจารย์ ดร. ไพฑูรย์ รักเหลือ อาจารย์ภาควิชาวิศวกรรมอิเล็กทรอนิกส์และโทรคมนาคม มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี ที่ได้ให้แนวความคิด และให้คำปรึกษา ตรวจสอบวิทยานิพนธ์ทุกขั้นตอน ตลอดจนให้คำแนะนำในการเขียนวิทยานิพนธ์ ข้าพเจ้ารู้สึกทราบบ้างถึงความอนุเคราะห์จากท่านอาจารย์ทั้งสามท่าน และขอขอบพระคุณเป็นอย่างสูง

ขอขอบคุณอาจารย์ประจำภาควิชาวิศวกรรมอิเล็กทรอนิกส์และโทรคมนาคม มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี ทุกท่านที่ได้ประสิทธิ์ประสาทวิชาให้กับข้าพเจ้า และให้ความอนุเคราะห์ทางด้านเครื่องมือ และสถานที่ทำงานวิจัย ขอขอบคุณบัณฑิตวิทยาลัย มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี ที่ให้ความช่วยเหลือในเรื่องต่างๆ

ขอขอบคุณ บริษัท สามารทดเทคคอม จำกัด (มหาชน) ที่เอื้อเฟื้อค่าใช้จ่ายในการศึกษาตลอดหลักสูตร และค่าใช้จ่ายต่างๆ ในการนำเสนอผลงานทางวิชาการ ทั้งในประเทศและต่างประเทศ

สุดท้ายนี้ข้าพเจ้าขอขอบคุณ คุณอดิษญา คลังทอง ภรรยาของข้าพเจ้าผู้ให้กำลังใจเสมอมา ขอกราบขอบพระคุณ ร.ต.ต.บุญส่ง คลังทอง บิดา คุณแม่ประพิษฐ คลังทอง มารดา และครอบครัวของข้าพเจ้าที่เป็นกำลังใจ และให้การสนับสนุนในทุกเรื่อง ทำให้ข้าพเจ้าสามารถทำวิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงด้วยดี

คุณค่า และประโยชน์อันพึงมาจากวิทยานิพนธ์ฉบับนี้ ขอมอบแด่ผู้มีพระคุณทุกท่าน

ศุภชัย คลังทอง

## สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	ค
บทคัดย่อภาษาอังกฤษ.....	ง
กิตติกรรมประกาศ.....	จ
สารบัญ.....	ฉ
สารบัญตาราง.....	ช
สารบัญภาพ.....	ฌ
คำอธิบายสัญลักษณ์และคำย่อ.....	ฑ
บทที่	1
1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์.....	2
1.3 ขอบเขตของการวิจัย.....	2
1.4 ขั้นตอนการวิจัย.....	3
1.5 รายละเอียดของวิทยานิพนธ์.....	3
2 ทฤษฎีและวงจรที่เกี่ยวข้อง.....	5
2.1 พื้นฐานการออกแบบวงจรด้วยออปแอมป์.....	5
2.2 วงจรขยายความนำถ่ายโอน.....	10
2.3 หลักการคิสตรีบิวต์อาร์ซีและโครงสร้างวงจรเสมือน.....	18
2.4 หลักการทั่วไปของวงจรกรองความถี่.....	43
2.5 วงจรกรองความถี่หลายหน้าที่.....	46
2.6 เสถียรภาพ (Stability) ของวงจรกรองความถี่.....	54
2.7 ความไวของตัวอุปกรณ์ในวงจรกรองความถี่.....	56
2.8 กรู๊ปดีเลย์ของวงจรกรองความถี่.....	57
3 การออกแบบวงจรกรองความถี่หลายหน้าที่.....	59
3.1 หลักการออกแบบวงจรกรองความถี่.....	59
3.2 การวิเคราะห์ค่าความไว.....	73
3.3 การจำลองการทำงานของวงจร.....	80

## สารบัญ (ต่อ)

	หน้า
4 ผลการจำลองการทำงานของวงจร .....	83
4.1 ผลการจำลองการทำงานของวงจร.....	83
4.2 ผลการวิเคราะห์เสถียรภาพของวงจร.....	102
4.3 ผลการวิเคราะห์ค่ากรุปดีเลย์.....	105
4.4 ผลการวิเคราะห์ค่าค่าความไว.....	111
5 สรุปผลการวิจัย .....	116
รายการอ้างอิง.....	119
ภาคผนวก.....	122
ก. ผลงานตีพิมพ์เผยแพร่ .....	123
ประวัติผู้เขียน.....	149





## สารบัญตาราง

ตารางที่	หน้า
3.1 เปรียบเทียบคุณสมบัติของวงจรกรองความถี่ .....	72
4.1 การปรับค่ากระแสไบอัสของโอทีเอ .....	91
4.2 การปรับค่าพารามิเตอร์ของ <i>URC</i> ในส่วนตัวเก็บประจุ .....	91
4.3 การปรับค่ากระแสไบอัสของโอทีเอ .....	100
4.4 การปรับค่าพารามิเตอร์ของ <i>DURC</i> ในส่วนตัวเก็บประจุ .....	100



## สารบัญญภาพ

ภาพที่	หน้า
2.1 (ก) สัญลักษณ์ และ (ข) วงจรสมมูลทางอุดมคติของออปแอมป์.....	6
2.2 ช่วงการทำงานของออปแอมป์.....	7
2.3 (ก) วงจรขยายกลับเฟส (ข) วงจรขยายไม่กลับเฟส.....	8
2.4 วงจรแรงดันตาม โดยใช้ออปแอมป์.....	9
2.5 วงจรขยายผลต่างโดยใช้ออปแอมป์.....	10
2.6 (ก) สัญลักษณ์ และ (ข) วงจรสมมูลทางอุดมคติของวงจรรขยายความนำถ่ายโอน.....	11
2.7 วงจรภายในโอทีเอชนิดใช้ไบโพลาร์ทรานซิสเตอร์.....	11
2.8 ความสัมพันธ์ระหว่างกระแสขาออกที่เป็นฟังก์ชันของแรงดันผลต่างขาเข้า.....	13
2.9 วงจรขยายสัญญาณแบบกลับเฟสโดยใช้อีโอทีเอ.....	15
2.10 วงจรขยายสัญญาณแบบไม่กลับเฟสโดยใช้อีโอทีเอ.....	15
2.11 วงจรขยายสัญญาณแบบกลับเฟสที่มีการป้อนกลับโดยใช้อีโอทีเอ.....	16
2.12 วงจรขยายสัญญาณแบบไม่กลับเฟสที่มีการป้อนกลับโดยใช้อีโอทีเอ.....	17
2.13 วงจรขยายสัญญาณผลต่างโดยใช้อีโอทีเอ.....	17
2.14 โครงสร้างเสมือนสายส่งสัญญาณ.....	19
2.15 วงจรสมมูลของสายส่ง เมื่อขยายช่วง $\Delta x$ .....	19
2.16 อินพุตและเอาต์พุตพอร์ตของสายส่ง.....	22
2.17 การต่อโครงข่ายในรูปแบบที่ 2.16.....	24
2.18 รูปแบบของโครงข่าย 2 พอร์ตที่ต่อเป็นโครงสร้างแบบคิสทรีบิวต์.....	24
2.19 โครงสร้างแบบ T-Network.....	25
2.20 โครงสร้าง 2 พอร์ตแบบคิสทรีบิวต์ อาร์ชี.....	29
2.21 (ก) โครงสร้าง และ (ข) สัญลักษณ์ของยูนิฟอร์ม คิสทรีบิวต์ อาร์ชี.....	30
2.22 (ก) โครงสร้าง และ (ข) วงจรโครงข่ายของส่วนย่อย $\Delta x$ ของคิสทรีบิวต์ อาร์ชี.....	30
2.23 สัญลักษณ์ของตัวคิสทรีบิวต์ อาร์ชี (ก) นอนยูนิฟอร์ม และ (ข) ยูนิฟอร์ม.....	32
2.24 โครงสร้างของคิสทรีบิวต์ อาร์ชี เมื่อค่าความนำมีค่าน้อยมากๆ.....	33
2.25 วงจรเสมือน URC แบบ 2 พอร์ต.....	34
2.26 วงจรเสมือน URC กรณีต่อแบบลอย.....	34
2.27 (ก) โครงสร้าง (ข) โครงสร้างเสมือน และ (ค) สัญลักษณ์ของ DURC.....	35

## สารบัญญภาพ (ต่อ)

ภาพที่	หน้า
2.28 วงจรเน็ตเวิร์ค <i>DURC</i> ที่ใช้ในการหาค่าแอดมิตแดนซ์.....	36
2.29 วงจรการวิเคราะห์ $Y_{13}$ .....	37
2.30 วงจร <i>DURC</i> ที่ต่อขา 4 ลงกราวด์.....	41
2.31 วงจรกรองความถี่ต่ำโดยใช้อนุกรมคิสมิตริบิวต์อาร์ซี.....	41
2.32 วงจรกรองจำกัดแถบความถี่โดยใช้อนุกรมคิสมิตริบิวต์อาร์ซี.....	42
2.33 วงจรกรองความถี่ต่ำโดยใช้อนุกรมคิสมิตริบิวต์อาร์ซีแบบมัลติโพลโทรด.....	42
2.34 วงจรกรองความถี่แบบ 2 พอร์ต.....	43
2.35 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านความถี่ต่ำในทางอุดมคติ .....	45
2.36 ผลตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านความถี่สูงในทางอุดมคติ.....	45
2.37 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านแถบความถี่ในทางอุดมคติ .....	45
2.38 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองจำกัดแถบความถี่ในทางอุดมคติ .....	46
2.39 ค่าโพลและซีโรับนระนาบ $s$ ของวงจรกรองผ่านความถี่สูงอันดับสอง .....	47
2.40 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านความถี่สูงอันดับสอง .....	47
2.41 ค่าโพลและซีโรับนระนาบ $s$ ของวงจรกรองผ่านความถี่ต่ำอันดับสอง.....	48
2.42 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านความถี่ต่ำอันดับสอง .....	48
2.43 ค่าโพลและซีโรับนระนาบ $s$ ของวงจรกรองผ่านแถบความถี่อันดับสอง .....	49
2.44 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านแถบความถี่อันดับสอง .....	49
2.45 ค่าโพลและซีโรับนระนาบ $s$ ของวงจรกรองผ่านแถบความถี่อันดับสอง .....	50
2.46 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านแถบความถี่อันดับสอง .....	50
2.47 ค่าโพลและซีโรับนระนาบ $s$ ของวงจรกรองผ่านทุกความถี่อันดับสอง.....	51
2.48 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านทุกความถี่อันดับสอง .....	51
2.49 การตอบสนองทางเฟสเชิงความถี่ของวงจรกรองผ่านทุกความถี่อันดับสอง .....	51
2.50 วงจรกรองความถี่หลายหน้าที่ ที่สร้างจากออปแอมป์ .....	52
2.51 วงจรกรองความถี่หลายหน้าที่ ที่สร้างโอทีเอ .....	53
2.52 ระบบที่มีการย้อนกลับแบบชั้นเดียว.....	54
3.1 โครงสร้างตัวแปรสเตรตของวงจรกรองความถี่ที่นำเสนอ .....	59
3.2 วงจรกรองความถี่หลายหน้าที่ โดยใช้ <i>OTA-URC</i> .....	62

## สารบัญภาพ (ต่อ)

ภาพที่	หน้า
3.3 วงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-DURC.....	67
3.4 การต่อ URC แบบ T .....	80
3.5 การต่อ URC แบบ $\pi$ .....	70
3.6 การต่อ DURC แบบ T .....	81
3.7 การต่อ DURC แบบ $\pi$ .....	81
3.8 วงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-URC ที่จำลองใน โปรแกรม PSpice .....	82
3.9 วงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-DURC ที่จำลองใน โปรแกรม PSpice.....	82
4.1 วงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-URC.....	84
4.2 ผลตอบสนองทางขนาดของวงจรกรองผ่านความถี่ต่ำ โดยใช้ OTA-URC .....	84
4.3 ผลตอบสนองทางเฟสของวงจรกรองผ่านความถี่ต่ำ โดยใช้ OTA-URC .....	85
4.4 ผลตอบสนองทางขนาดของวงจรกรองผ่านความถี่สูง โดยใช้ OTA-URC.....	85
4.5 ผลตอบสนองทางเฟสของวงจรกรองผ่านความถี่สูง โดยใช้ OTA-URC.....	86
4.6 ผลตอบสนองทางขนาดของวงจรกรองผ่านแถบความถี่ โดยใช้ OTA-URC.....	86
4.7 ผลตอบสนองทางเฟสของวงจรกรองผ่านแถบความถี่ โดยใช้ OTA-URC.....	87
4.8 ผลตอบสนองทางขนาดของวงจรกรองจำกัดแถบความถี่ โดยใช้ OTA-URC .....	87
4.9 ผลตอบสนองทางเฟสของวงจรกรองจำกัดแถบความถี่ โดยใช้ OTA-URC .....	88
4.10 ผลตอบสนองทางขนาดของวงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-URC .....	88
4.11 ผลตอบสนองทางเฟสของวงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-URC.....	89
4.12 ผลตอบสนองทางขนาดของวงจรกรองความถี่หลายหน้าที่ เมื่อเปลี่ยนค่ากระแสไบแอส.....	90
4.13 ผลตอบสนองทางขนาดของวงจร เมื่อเปลี่ยนค่าพารามิเตอร์ตัวเก็บประจุ.....	90
4.14 ความสัมพันธ์การปรับค่ากระแสไบแอสของ OTA และการปรับค่าของตัวเก็บประจุ.....	92
4.15 วงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-DURC.....	92
4.16 ผลตอบสนองทางขนาดของวงจรกรองผ่านความถี่ต่ำ โดยใช้ OTA-DURC .....	93
4.17 ผลตอบสนองทางเฟสของวงจรกรองผ่านความถี่ต่ำ โดยใช้ OTA-DURC .....	94
4.18 ผลตอบสนองทางขนาดของวงจรกรองผ่านความถี่สูง โดยใช้ OTA-DURC.....	94
4.19 ผลตอบสนองทางเฟสของวงจรกรองผ่านความถี่สูง โดยใช้ OTA-DURC.....	95
4.20 ผลตอบสนองทางขนาดของวงจรกรองผ่านแถบความถี่ โดยใช้ OTA-DURC .....	95

## สารบัญภาพ (ต่อ)

ภาพที่	หน้า
4.21 ผลตอบสนองทางเฟสของวงจรกรองผ่านแถบความถี่ โดยใช้ OTA-DURC .....	96
4.22 ผลตอบสนองทางขนาดของวงจรกรองจำกัดแถบความถี่ โดยใช้ OTA-DURC .....	96
4.23 ผลตอบสนองทางเฟสของวงจรกรองจำกัดแถบความถี่ โดยใช้ OTA-DURC .....	97
4.24 ผลตอบสนองทางขนาดของวงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-DURC .....	97
4.25 ผลตอบสนองทางเฟสของวงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-DURC .....	98
4.26 ผลตอบสนองทางขนาดของวงจรกรองความถี่หลายหน้าที่ เมื่อเปลี่ยนค่ากระแสไบแอส.....	99
4.27 ผลตอบสนองทางขนาดของวงจรกรองความถี่หลายหน้าที่ ค่าพารามิเตอร์ตัวเก็บประจุ.....	99
4.28 ความสัมพันธ์การปรับค่ากระแสไบแอสของ OTA และการปรับค่าของตัวเก็บประจุ.....	101
4.29 เปรียบเทียบความสัมพันธ์การปรับค่ากระแสไบแอสของ OTA และการปรับค่าของตัวเก็บ ประจุของวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-URC และ OTA-DURC.....	101
4.30 เปรียบเทียบผลตอบสนองทางขนาดของวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-URC และวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-DURC.....	102
4.31 เสถียรภาพของวงจรกรองความถี่หลายหน้าที่ .....	104
4.32 เสถียรภาพของวงจรกรองความถี่หลายหน้าที่ เมื่อเปลี่ยนกระแสไบแอส .....	104
4.33 กรู๊ปดีเลย์ของวงจรกรองความถี่ต่ำ โดยใช้ OTA-URC .....	106
4.34 กรู๊ปดีเลย์ของวงจรกรองความถี่สูง โดยใช้ OTA-URC .....	106
4.35 กรู๊ปดีเลย์ของวงจรกรองผ่านแถบความถี่ โดยใช้ OTA-URC.....	107
4.36 กรู๊ปดีเลย์ของวงจรกรองจำกัดแถบความถี่ โดยใช้ OTA-URC.....	107
4.37 กรู๊ปดีเลย์ของวงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-URC.....	108
4.38 กรู๊ปดีเลย์ของวงจรกรองความถี่ต่ำ โดยใช้ OTA-DURC.....	109
4.39 กรู๊ปดีเลย์ของวงจรกรองความถี่สูง โดยใช้ OTA-DURC.....	109
4.40 กรู๊ปดีเลย์ของวงจรกรองผ่านแถบความถี่ โดยใช้ OTA-DURC.....	110
4.41 กรู๊ปดีเลย์ของวงจรกรองจำกัดแถบความถี่ โดยใช้ OTA-DURC .....	110
4.42 กรู๊ปดีเลย์ของวงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-DURC .....	111
4.43 ค่าความไว $S_{C_x}^{\omega}$ ของวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-URC และ OTA-DURC...	112
4.44 ค่าความไว $S_{C_y}^{\omega}$ ของวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-URC และ OTA-DURC ..	112
4.45 ค่าความไว $S_{R_x}^{\omega}$ ของวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-URC และ OTA-DURC...	113

## สารบัญภาพ (ต่อ)

ภาพที่	หน้า
4.46 ค่าความไว $S_{R_y}^\omega$ ของวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-URC และ OTA-DURC...	113
4.47 ค่าความไว $S_{g_{m1}}^\omega$ ของวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-URC และ OTA-DURC..	114
4.48 ค่าความไว $S_{g_{m2}}^\omega$ ของวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-URC และ OTA-DURC .	114



## คำอธิบายสัญลักษณ์และคำย่อ

<b>BPF</b>	Bandpass Filter
<b>BRF</b>	Band Reject Filter
<b>CCII</b>	Current Conveyor Circuit
<b>DURC</b>	Double Uniform Distributed RC
$g_m$	OTA Transconductance Gain
<b>HPF</b>	Highpass Filter
<b>IC</b>	Integrated Circuit
<b>Im</b>	Imaginary Part
<b>LPF</b>	Lowpass Filter
<b>MURC</b>	Multi-layer Uniform Distributed RC
<b>OTA</b>	Operational Transconductance Amplifier
<b>Q</b>	Quality Factor
<b>Re</b>	Real Number
<b>S</b>	Sensitivities
<b>T(s)</b>	Transfer Function
<b>T<sub>BP</sub>(s)</b>	Bandpass Transfer Function
<b>T<sub>HP</sub>(s)</b>	Highpass Transfer Function
<b>T<sub>LP</sub>(s)</b>	Lowpass Transfer Function
<b>T<sub>RP</sub>(s)</b>	Band Reject Transfer Function
<b>URC</b>	Uniform Distributed RC
<b>VCCS</b>	Voltage Controlled Current Source
$\omega_0$	Frequency Response

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปัญหา

วงจรกรองความถี่เป็นวงจรที่มีบทบาทสำคัญในงานด้านวิศวกรรมอิเล็กทรอนิกส์ และวิศวกรรมโทรคมนาคม ปัจจุบันในการออกแบบวงจรกรองความถี่หลายหน้าที่ ให้สามารถทำงานใน โหมดกระแสและโหมดแรงดัน ได้รับความสนใจอย่างแพร่หลาย และมีการนำเสนอในรูปแบบของ บทความต่างๆ อาทิเช่น วงจรกรองความถี่หลายหน้าที่โหมดกระแส นำเสนอในบทความ [1]-[4] และ วงจรกรองความถี่แบบหลายหน้าที่โหมดแรงดัน นำเสนอในบทความ [5]-[8] ซึ่งวงจรเหล่านี้ถูก ออกแบบเพื่อนำไปใช้งานร่วมกับวงจรอิเล็กทรอนิกส์อื่นๆ โดยทั่วไปการทำงานของวงจร อิเล็กทรอนิกส์ส่วนใหญ่ถูกออกแบบให้ทำงานในโหมดของแรงดัน ดังนั้นการนำวงจรกรองความถี่ หลายหน้าที่โหมดกระแสไปต่อใช้งาน จำเป็นจะต้องเสริมวงจรที่ทำหน้าที่แปลงกระแสให้เป็นแรงดัน ด้วยอุปกรณ์ชนิดพาสซีฟ[9] เป็นผลทำให้การทำงานของวงจรใน โหมดของกระแสมีความ คลาดเคลื่อนเพิ่มขึ้น และยากต่อการนำไปประยุกต์ใช้งานให้มีเสถียรภาพได้

วงจรที่ได้นำเสนอในบทความ [1]-[8] นั้น โครงสร้างส่วนใหญ่ของวงจรประกอบด้วย วงจรขยายความนำถ่ายโอน (Operational Transconductance Amplifier: OTA) และตัวเก็บประจุ (Capacitance) ผลการทำงานของวงจรสามารถสังเคราะห์ผลการตอบสนองทางความถี่ได้ในรูปแบบ ไปควอดรติก (Biquadratic) ซึ่งวงจรเหล่านี้เป็นวงจรกรองความถี่แบบอนาล็อก (Analog Filter) ประเภทแอคทีฟ (Active Filter) ถูกออกแบบเพื่อใช้กับสัญญาณอนาล็อกที่มีความต่อเนื่องทางเวลา (Continuous-Time Signal) มีข้อจำกัด คือ ไม่สามารถปรับเปลี่ยนคุณลักษณะผลการตอบสนองทาง ขนาดต่อความถี่ของวงจรได้ ซึ่งเป็นคุณสมบัติที่มีความสำคัญสำหรับวงจรกรองความถี่โดยทั่วไป และผลการตอบสนองทางขนาดของวงจรมีค่าอัตราความชันที่ค่อนข้างแน่นอน ไม่สามารถที่จะ ปรับเปลี่ยนให้สูงขึ้นได้ด้วยคุณสมบัติของวงจรเอง นอกจากปรับเปลี่ยนอันดับของวงจรให้สูงขึ้น ผลกระทบที่ตามมาคือ ทำให้วงจรมีความซับซ้อนมากขึ้น มีค่าความไว (Sensitivity) ของตัวอุปกรณ์ ค่อนข้างสูง เสถียรภาพ (Stability) ของวงจรค่อนข้างต่ำ และค่ากรุปดีเลย์ไม่คงที่ในช่วงความถี่ที่ ต้องการ จึงยากต่อการออกแบบและนำไปใช้งาน จึงได้มีการนำตัวยูนิฟอรัลดีสทริบิวต์อาร์ซี (Uniform Distributed RC) หรือ URD มาประยุกต์ใช้ในวงจรกรองความถี่แบบแอคทีฟ อาทิเช่น [10]-[15] เพื่อ ลดข้อจำกัดข้างต้น อีกทั้งยังสามารถนำไปใช้ในความถี่สูงได้ เนื่องจากโครงสร้างของตัวยูนิฟอรัล



ดิสทริบิวต์อาร์ซี ที่เป็นอิเลิเมนต์ RC สามารถสร้างได้ในรูปแบบของเทคโนโลยีแบบฟิล์มแผ่นบาง (Thin-Film) จึงมีผลการตอบสนองทางขนาดดีกว่า ค่าความไวต่ำ และกรู๊ปดีเลย์คงที่ ใน [10]-[15] นั้น อุปกรณ์แอคทีฟที่นิยมใช้ต่อร่วมกับตัวยูนิฟอร์มดิสทริบิวต์อาร์ซี คือ ออปแอมป์ สำหรับออปแอมป์นั้น มีข้อดีหลายประการ เช่น แบนด์วิดท์แคบ อัตราสแควร์ต่ำ และใช้กำลังงานสูง [16] ต่างจากวงจรขยายความนำถ่ายไอออนหรือไอทีเอ ในวิทยานิพนธ์นี้ได้ออกแบบวงจรกรองความถี่แบบหลายหน้าที่ ที่สร้างจากไอทีเอและตัวยูนิฟอร์มดิสทริบิวต์อาร์ซี สามารถสังเคราะห์ผลการตอบสนองทางความถี่ได้ 4 รูปแบบมาตรฐาน คือ วงจรกรองผ่านความถี่ต่ำ วงจรกรองผ่านความถี่สูง วงจรกรองผ่านแถบความถี่ และวงจรกรองจำกัดแถบความถี่ วงจรที่ออกแบบทำงานในโหมดของแรงดัน และแรงดันของสัญญาณทางด้านเอาต์พุตของวงจรที่นำเสนอสามารถทำงานแบบแอคทีฟ ทำให้สามารถต่อใช้งานร่วมกับวงจรอิเล็กทรอนิกส์อื่นๆได้ โดยไม่จำเป็นต้องเสริมวงจรแปลงกระแสเป็นแรงดัน วงจรจึงไม่มีความซับซ้อน นอกจากนี้วงจรที่นำเสนอยังมีคุณสมบัติที่ดี คือ ใช้แหล่งจ่ายแรงดันไฟฟ้าสำหรับเลี้ยงวงจรต่ำ ( $\pm 2V$ ) ให้ผลการตอบสนองทางขนาดต่อความถี่ที่ดีกว่า รวมไปถึงวงจรยังสามารถปรับค่าผลตอบสนองทางความถี่ ( $\omega_0$ ) ได้ด้วยวิธีการทางอิเล็กทรอนิกส์ คือ การปรับกระแสไบแอสให้กับไอทีเอ โดยไม่ส่งผลกระทบต่อค่าคลอติตีแฟกเตอร์ ( $Q$ ) ของวงจร

## 1.2 ความมุ่งหมายและวัตถุประสงค์

1.2.1 ศึกษาและออกแบบวงจรกรองความถี่หลายหน้าที่โหมดแรงดัน ที่สร้างจากวงจรขยายความนำถ่ายไอออน และ โครงสร้างเสมือนของตัวยูนิฟอร์มดิสทริบิวต์อาร์ซี

1.2.2 ออกแบบวงจรกรองความถี่หลายหน้าที่โหมดแรงดัน เพื่อให้ผลตอบสนองทางความถี่แบบไบควอดรติก ประกอบด้วย วงจรกรองผ่านความถี่ต่ำ วงจรกรองผ่านความถี่สูง วงจรกรองผ่านแถบความถี่ และวงจรกรองจำกัดแถบความถี่ จากโครงสร้างวงจรเดียวกัน

1.2.3 วงจรสามารถปรับค่าผลตอบสนองทางความถี่ ( $\omega_0$ ) ได้อย่างอิสระ และไม่ส่งผลกระทบต่อค่าคลอติตีแฟกเตอร์ ( $Q$ ) ของวงจร

## 1.3 ขอบเขตของการวิจัย

1.3.1 นำเสนอการออกแบบวงจรกรองความถี่หลายหน้าที่โหมดแรงดัน ที่สร้างจากวงจรขยายความนำถ่ายไอออน และยูนิฟอร์มดิสทริบิวต์อาร์ซี

1.3.2 วงจรกรองความถี่หลายหน้าที่โหมดแรงดันที่ออกแบบ ให้ผลตอบสนองทางความถี่แบบไบควอดราติก ประกอบด้วย วงจรกรองผ่านความถี่ต่ำ วงจรกรองผ่านความถี่สูง วงจรกรองผ่านแถบความถี่ และวงจรกรองจำกัดแถบความถี่ จากโครงสร้างวงจรเดียวกัน

1.3.3 จำลองผลการทำงานของวงจรกรองความถี่หลายหน้าที่โหมดแรงดัน ที่สร้างจากวงจรขยายความนำถ่ายโอน และยูนิฟอร์มดิสทริบิวต์อาร์ชี ด้วยโปรแกรม PSpice

#### 1.4 ขั้นตอนการวิจัย

1.4.1 ศึกษาเทคนิคและวิธีการออกแบบวงจรกรองความถี่แบบหลายหน้าที่โหมดแรงดัน

1.4.2 ศึกษาเทคนิคและวิธีการออกแบบวงจร ที่สร้างจากวงจรขยายความนำถ่ายโอน และโครงสร้างเสมือนของตัวยูนิฟอร์มดิสทริบิวต์อาร์ชี เพื่อนำไปสร้างวงจรกรองความถี่แบบหลายหน้าที่ในโหมดแรงดัน

1.4.3 วิเคราะห์สมการผลตอบสนองทางความถี่ เสถียรภาพ กรู๊ปดีเลย์ และค่าความไวของวงจร

1.4.4 จำลองผลการทำงานของวงจรกรองความถี่หลายหน้าที่ ที่สร้างจากวงจรขยายความนำถ่ายโอน และโครงสร้างเสมือนตัวยูนิฟอร์มดิสทริบิวต์อาร์ชี ด้วยโปรแกรม PSpice

1.4.5 รวบรวมผลการทำงานของวงจร และสรุปผลการวิจัย

#### 1.5 รายละเอียดของวิทยานิพนธ์

สำหรับรายละเอียดวิทยานิพนธ์นี้ได้ออกแบบวงจรกรองความถี่หลายหน้าที่ทำงานโหมดของแรงดัน โดยนำเอาโครงสร้างเสมือนของตัวยูนิฟอร์มดิสทริบิวต์อาร์ชี ต่อใช้งานร่วมกับวงจรขยายความนำถ่ายโอน จำลองผลการทำงานของวงจรด้วยโปรแกรม PSpice วิทยานิพนธ์ฉบับนี้แบ่งออกเป็น 5 บท โดยสรุปดังนี้

บทที่ 1 กล่าวถึงที่มาของการวิจัย วัตถุประสงค์ในการทำวิทยานิพนธ์ ขอบเขตของงานวิจัย ขั้นตอนการวิจัย และรายละเอียดของวิทยานิพนธ์

บทที่ 2 นำเสนอทฤษฎีพื้นฐานของอุปกรณ์ประเภทแอกทีฟ ทฤษฎีของตัวยูนิฟอร์มดิสทริบิวต์อาร์ชี แบบ 1 ชั้น และแบบ 2 ชั้น รวมถึงทฤษฎีของวงจรกรองความถี่ที่ให้ผลตอบสนองความถี่ในรูปแบบต่างๆ และทฤษฎีพื้นฐานของวงจรกรองความถี่หลายหน้าที่

บทที่ 3 เสนอการออกแบบวงจรกรองความถี่หลายหน้าที่โหมดแรงดัน โดยใช้วงจรขยายความนำถ่ายโอน และตัวยูนิฟอร์มดิสทริบิวต์อาร์ชี แบบ 1 ชั้น และแบบ 2 ชั้น การวิเคราะห์สมการ

ผลตอบสนองทางด้านความถี่ หาเสถียรภาพของวงจรด้วยโปรแกรม MATLAB การหาค่าเสถียรภาพ การหาค่ากรุปดีเลย์ และการหาค่าความไวของวงจร

บทที่ 4 ทดสอบการทำงานของวงจรกรองความถี่หลายหน้าที่โหมดแรงดันที่กล่าวในบทที่ 3 โดยใช้โปรแกรม PSpice

บทที่ 5 สรุปผลการวิจัย และการเสนอแนะผลการศึกษาและการทำวิทยานิพนธ์ทั้งหมดเพื่อเป็นแนวทางในการพัฒนาต่อไป



## บทที่ 2

### ทฤษฎีและวงจรที่เกี่ยวข้อง

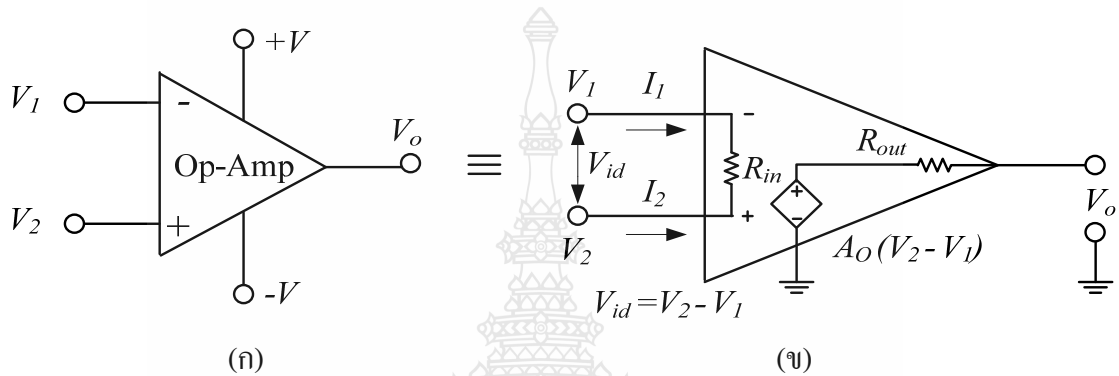
วิทยานิพนธ์ฉบับนี้ได้ออกแบบวงจรกรองความถี่หลายหน้าที่ที่สามารถทำงานได้ในโหมดของแรงดัน ส่วนประกอบหลักของวงจรที่ออกแบบประกอบด้วย อุปกรณ์แอกทีฟ คือ วงจรขยายความนำถ่ายโอนหรือโอทีเอ (Operational Transconductance Amplifier: OTA) และอุปกรณ์พาสซีฟ คือ ยูนิฟอร์มดิสทริบิวต์ อาร์ซี แบบหนึ่งชั้น (Uniform Distributed RC: *URC*) และยูนิฟอร์มดิสทริบิวต์ อาร์ซี แบบสองชั้น (Uniform Distributed RC: *DURC*) ดังนั้นในบทนี้จะกล่าวถึงทฤษฎีต่างๆ ที่เกี่ยวข้อง ประกอบด้วยทฤษฎีพื้นฐานและการวิเคราะห์การทำงานของอุปกรณ์ประเภทแอกทีฟ ประกอบด้วยออปแอมป์ (Op-Amp) และโอทีเอ ทั้งนี้รวมถึงทฤษฎีพื้นฐานและการวิเคราะห์การทำงานของตัวยูนิฟอร์มดิสทริบิวต์ อาร์ซี ตัวอย่างการออกแบบวงจรกรองความถี่ ที่มีโครงสร้างจากตัวยูนิฟอร์มดิสทริบิวต์ อาร์ซี นอกจากนี้จะกล่าวถึงหลักการทั่วไปของวงจรกรองความถี่แบบต่างๆ วงจรกรองความถี่แบบหลายหน้าที่ ตัวอย่างการออกแบบวงจรกรองความถี่หลายหน้าที่ ที่สร้างจากออปแอมป์และโอทีเอ การวิเคราะห์เสถียรภาพ กรู๊ปดีเลย์ และค่าความไวของวงจร เพื่อเป็นพื้นฐานพอสังเขปก่อนนำไปใช้ออกแบบวงจรต่อไป

#### 2.1 พื้นฐานการออกแบบวงจรด้วยออปแอมป์

ออปแอมป์เป็นอุปกรณ์ทางอิเล็กทรอนิกส์ประเภทแอกทีฟ มีโครงสร้างภายในประกอบด้วย ทรานซิสเตอร์ ตัวความต้านทาน และตัวเก็บประจุ เป็นต้น ประกอบรวมกันเป็นตัวออปแอมป์ในรูปของวงจรรวม (Integrated Circuit) ออปแอมป์ที่ได้จะมีลักษณะการทำงานเป็นแบบวงจรขยายสัญญาณ [17] สัญลักษณ์และวงจรมูลฐานทางอุดมคติของออปแอมป์ แสดงดังภาพที่ 2.1(ก) และภาพที่ 2.1(ข) ตามลำดับ

โดยทั่วไปออปแอมป์มีคุณสมบัติพื้นฐาน คือ อินพุตอิมพีแดนซ์มีค่าสูง เอาต์พุตอิมพีแดนซ์มีค่าต่ำ และมีค่าอัตราขยายแรงดันที่สูงมาก จากภาพที่ 2.1(ก) จะเห็นว่าออปแอมป์ประกอบด้วย ขาสัญญาณสำหรับต่อใช้งานหลัก ดังนี้ ขาสัญญาณกลับเฟส ( $V_1$ ) เป็นขาสัญญาณทางด้านอินพุตของออปแอมป์ รองรับทั้งสัญญาณไฟฟ้ากระแสตรง และสัญญาณไฟฟ้ากระแสสลับ สัญญาณที่ถูกป้อนเข้าที่ขาสัญญาณนี้ จะทำให้สัญญาณทางด้านเอาต์พุตมีสัญญาณที่ตรงกันข้ามหรือกลับเฟสกับ

สัญญาณทางด้านอินพุต ขาสัญญาณไม่กลับเฟส ( $V_2$ ) เป็นขาสัญญาณอินพุตของออปแอมป์ รองรับทั้งสัญญาณไฟฟ้ากระแสตรง และสัญญาณไฟฟ้ากระแสสลับ สัญญาณที่ถูกป้อนเข้าที่ขาสัญญาณนี้ จะทำให้สัญญาณทางด้านเอาต์พุตเหมือนกับสัญญาณทางด้านอินพุต ขาสัญญาณเอาต์พุตของออปแอมป์เกิดจากการป้อนสัญญาณเข้าที่ขาอินพุตทั้งสองขา ขาสัญญาณ  $+V$  สำหรับป้อนสัญญาณไฟบวก เพื่อให้ออปแอมป์ทำงาน และขาสัญญาณ  $-V$  สำหรับป้อนสัญญาณไฟลบ เพื่อให้ออปแอมป์ทำงาน



ภาพที่ 2.1 (ก) สัญลักษณ์ และ (ข) วงจรสมมูลทางอุดมคติของออปแอมป์

ภาพที่ 2.1(ข) เป็นวงจรสมมูลของออปแอมป์ในทางอุดมคติ จะเห็นว่าขาสัญญาณ  $V_1$  และขาสัญญาณ  $V_2$  ต่อแบบเปิดวงจร เป็นผลให้กระแส  $I_1$  และกระแส  $I_2$  ไม่สามารถไหลออกจาก  $V_1$  และ  $V_2$  ได้ตามลำดับ นั่นหมายถึงค่าของกระแสที่ไหลเข้าขาสัญญาณทางด้านอินพุตของออปแอมป์ทั้งสองขามีค่าเป็นศูนย์ และถ้าพิจารณาค่าอิมพีแดนซ์ทางด้านอินพุตของออปแอมป์จะเห็นได้ว่ามีค่าเป็นอนันต์ ในส่วนของอัตราขยายแรงดันแบบเปิด (Open Loop Gain:  $A_O$ ) จะมีค่าเป็นอนันต์เช่นเดียวกัน และค่าอิมพีแดนซ์ทางด้านเอาต์พุตมีค่าเป็นศูนย์ นั่นคือเป็นคุณสมบัติของออปแอมป์ในอุดมคตินั่นเอง แต่ทางปฏิบัตินี้ไม่สามารถสร้างออปแอมป์ให้เป็นแบบอุดมคติดังที่กล่าวข้างต้นได้ แต่สามารถที่จะสร้างและออกแบบออปแอมป์ให้มีคุณสมบัติใกล้เคียงกับออปแอมป์ในทางอุดมคติได้

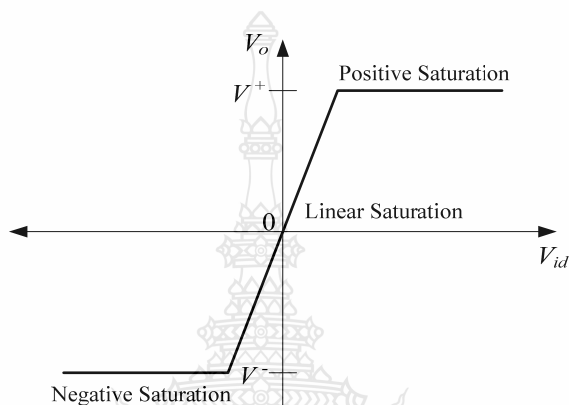
วงจรในภาพที่ 2.1(ข) แสดงโครงสร้างภายในของตัวออปแอมป์ ซึ่งประกอบไปด้วยตัวความต้านทานสองตัว คือ ความต้านทานทางด้านอินพุต ( $R_{in}$ ) และตัวความต้านทานทางด้านเอาต์พุต ( $R_{out}$ ) ต่ออยู่ ดังนั้นสามารถเขียนสมการแสดงความสัมพันธ์ของแรงดันระหว่างขาทางด้านอินพุต ( $V_{id}$ ) ได้เป็น

$$V_{id} = V_2 - V_1 \quad (2.1)$$

สำหรับสมการของแรงดันทางด้านเอาต์พุต ( $V_o$ ) สามารถเขียนสมการได้ดังนี้

$$V_o = A_o \times V_{id} = A_o \times (V_2 - V_1) \quad (2.2)$$

โดยที่  $A_o$  คือ อัตราขยายแรงดันรูปเปิดของออปแอมป์



ภาพที่ 2.2 ช่วงการทำงานของออปแอมป์ [17]

ภาพที่ 2.2 เป็นกราฟแสดงช่วงการทำงานของออปแอมป์ แบ่งออกเป็น 3 ช่วงการทำงานคือ ช่วงการทำงานในสถานะอิ่มตัวด้านบวก (Positive Saturation) ช่วงการทำงานในสถานะอิ่มตัวด้านลบ (Negative Saturation) และช่วงการทำงานในสถานะเชิงเส้น (Linear Saturation) และจากช่วงการทำงานของออปแอมป์ทั้ง 3 ช่วง สามารถเขียนสมการแสดงความสัมพันธ์ระหว่างแรงดันทางด้านอินพุต และแรงดันทางด้านเอาต์พุตของช่วงการทำงานในสถานะอิ่มตัวด้านบวกของออปแอมป์ได้ดังนี้

$$V_o = V^+ \quad (2.3)$$

สามารถเขียนสมการแสดงความสัมพันธ์ระหว่างแรงดันทางด้านอินพุต และแรงดันทางด้านเอาต์พุตของช่วงการทำงานในสถานะอิ่มตัวด้านลบของออปแอมป์ได้ดังนี้

$$V_o = V^- \quad (2.4)$$

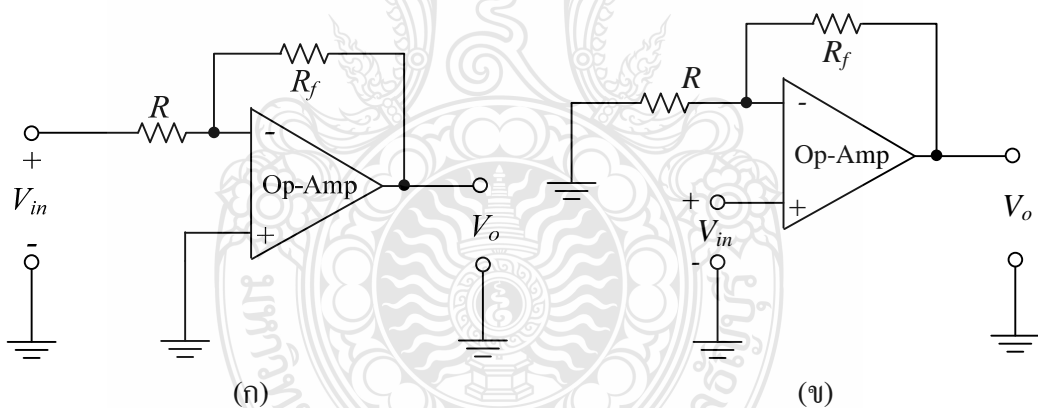
สามารถเขียนสมการแสดงความสัมพันธ์ระหว่างแรงดันทางด้านอินพุต และแรงดันทางด้านเอาต์พุตของช่วงการทำงานในสภาวะเชิงเส้นของออปแอมป์ได้ดังนี้

$$V_o = A_o \times V_{id} \quad (2.5)$$

ออปแอมป์สามารถนำไปประยุกต์ใช้งานกับวงจรอิเล็กทรอนิกส์ทั้งในด้านการประมวลผลสัญญาณ วงจรขยายสัญญาณ วงจรรองความถี่ เป็นต้น ดังนั้นเพื่อเป็นพื้นฐานในการนำไปออกแบบวงจรที่สลับซับซ้อนขึ้นไป ในหัวข้อนี้จึงกล่าวถึงการออกแบบวงจรพื้นฐานของออปแอมป์ที่สำคัญๆ ดังต่อไปนี้

### 2.1.1 วงจรขยายกลับเฟสและไม่กลับเฟส (Inverting and Non-inverting Amplifier)

วงจรที่แสดงในภาพที่ 2.3(ก) เป็นวงจรขยายกลับเฟสที่สร้างจากออปแอมป์ โดยสัญญาณทางด้านอินพุตป้อนเข้าที่ขาสัญญาณกลับเฟส นั่นคือ มีผลทำให้สัญญาณทางด้านเอาต์พุตจะตรงกันข้ามหรือกลับเฟสกับสัญญาณทางด้านอินพุตหรืออัตราขยายทางด้านเอาต์พุตของวงจรมีค่าเป็นลบ



ภาพที่ 2.3 (ก) วงจรขยายกลับเฟส (ข) วงจรขยายไม่กลับเฟส [17]

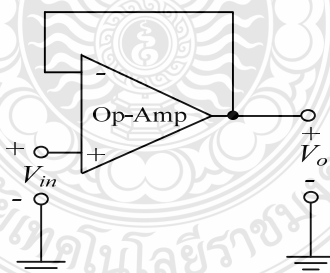
จากภาพที่ 2.3(ก) เขียนสมการฟังก์ชันการถ่ายโอนของวงจรหรือความสัมพันธ์ของแรงดันทางด้านอินพุตและเอาต์พุตของวงจรขยายกลับเฟสได้เป็น

$$T(s) = \frac{V_o}{V_{in}} = -\frac{R_f}{R} \quad (2.6)$$

วงจรที่แสดงในภาพที่ 2.3(ข) เป็นวงจรขยายแบบไม่กลับเฟสที่สร้างจากออปแอมป์ โดย สัญญาณทางด้านอินพุตป้อนเข้าที่ขาสัญญาณไม่กลับเฟส นั่นคือ มีผลทำให้สัญญาณทางด้านเอาต์พุต มีเฟสแบบเดียวกับสัญญาณทางด้านอินพุต หรือ อัตราขยายทางด้านเอาต์พุตของวงจรมีค่าเป็นบวก สามารถเขียนสมการฟังก์ชันการถ่ายโอนของวงจรหรือความสัมพันธ์ของแรงดันทางด้านอินพุตและเอาต์พุตของวงจรขยายไม่กลับเฟสได้เป็น

$$T(s) = \frac{V_o}{V_{in}} = \frac{R + R_f}{R} \quad (2.7)$$

ในกรณีของวงจรขยายแบบไม่กลับเฟสเมื่อกำหนดให้ค่าความต้านทาน  $R_f = 0$  หรือแทนค่าความต้านทาน  $R_f$  ด้วยการลัดวงจรในเงื่อนไขอัตราขยายแรงดันของออปแอมป์มีค่าเป็นหนึ่ง  $A_o = 1$  นั่นคือแรงดันทางด้านเอาต์พุตแปรค่าตามแรงดันทางด้านอินพุต ดังนั้นจึงเรียกววงจรแบบนี้ว่า วงจรตามแรงดัน (Voltage Follower) ดังแสดงในภาพที่ 2.4 วงจรแรงดันตาม เป็นวงจรที่ทำหน้าที่เป็น วงจรกันชน (Buffer) นั่นคือความต้านทานทางด้านอินพุตมีค่าสูงและความต้านทานทางด้านเอาต์พุต ขาออกมีค่าต่ำ และจากการที่วงจรกันชนมีความต้านทานทางด้านอินพุตสูงทำให้ไม่ส่งผลกระทบต่อสัญญาณของวงจรหลัก และจากการที่มีความต้านทานทางด้านเอาต์พุตต่ำทำให้วงจรสามารถจ่ายกระแสไปยังโหลดได้มาก ทำให้ความสัมพันธ์ระหว่างแรงดันทางด้านอินพุตมีค่าเท่ากับแรงดันทางด้านเอาต์พุต  $V_o = V_{in}$



ภาพที่ 2.4 วงจรแรงดันตามโดยใช้ออปแอมป์

### 2.1.2 วงจรขยายผลต่าง (Differential Amplifier)

วงจรในภาพที่ 2.5 แสดงวงจรขยายผลต่างโดยใช้ออปแอมป์เป็นอุปกรณ์หลักในการ ออกแบบวงจร นั่นคือแรงดันทางด้านเอาต์พุต  $V_o$  ของวงจรขึ้นอยู่กับผลต่างระหว่างแรงดันทางด้าน



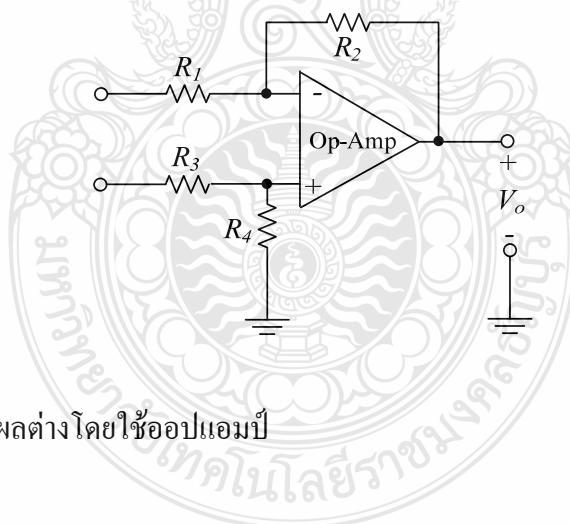
อินพุต  $V_1$  และ  $V_2$  จากวงจรในภาพที่ 2.5 สามารถคำนวณหาแรงดันทางด้านเอาต์พุตโดยใช้ทฤษฎีการทับซ้อน (Superposition) ได้ดังนี้ [17]

$$V_o = -\frac{R_2}{R_1}V_1 + \frac{R_4}{R_3 + R_4} \times \frac{R_1 + R_2}{R_1}V_2 \quad (2.8)$$

ในกรณีที่อัตราส่วนของค่าความต้านทานของวงจรมีค่าเท่ากัน นั่นคือ  $R_1/R_2 = R_3/R_4$  จะสามารถเขียนสมการของวงจรได้ใหม่คือ

$$V_o = -\frac{R_2}{R_1}(V_1 - V_2) \quad (2.9)$$

เมื่อนำสมการ (2.9) เปรียบเทียบกับสมการ (2.2) ในกรณีอุดมคติ วงจรขยายผลต่างในภาพที่ 2.5 ค่าของอัตราขยายผลต่างจะมีค่าจำกัดเท่ากับ  $-\frac{R_2}{R_1}$

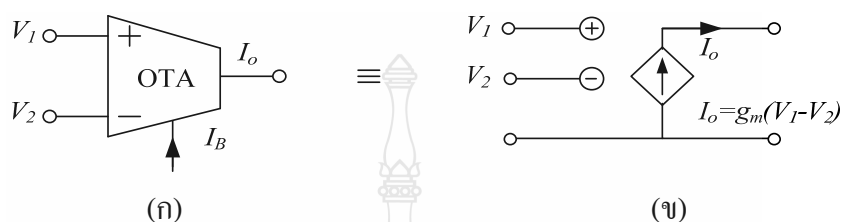


ภาพที่ 2.5 วงจรขยายผลต่างโดยใช้โอปแอมป์

## 2.2 วงจรขยายความนำถ่ายโอน

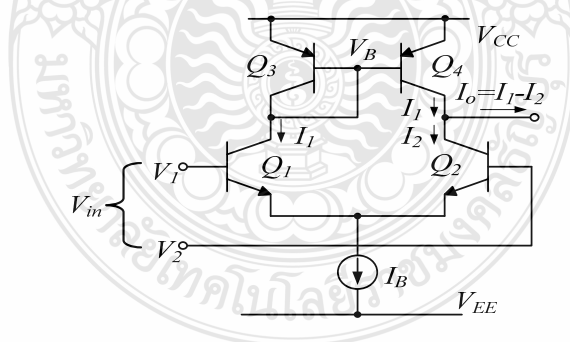
วงจรขยายความนำถ่ายโอนหรือโอทีเอ (Operational Transconductance Amplifier: OTA) ทำหน้าที่แปรผันแรงดันไฟฟ้าไปเป็นกระแสไฟฟ้า เป็นอุปกรณ์อิเล็กทรอนิกส์ประเภทแอกทีฟที่มีการทำงานในลักษณะของแหล่งจ่ายแรงดันไฟฟ้าควบคุมแหล่งจ่ายกระแสไฟฟ้า (Voltage Controlled Current Source: VCCS) [17] อัตราการเปลี่ยนแปลงของค่าแรงดันไฟฟ้าเป็นกระแสไฟฟ้า เรียกว่า ค่าความนำถ่ายโอนของโอทีเอ (Transconductance) หรือแทนด้วย  $g_m$  โดยทั่วไปโอทีเอมีโครงสร้าง

พื้นฐานที่สร้างจากสารกึ่งตัวนำซึ่งอยู่ในรูปแบบของวงจรรวม และมีคุณสมบัติพื้นฐานคือ มีค่าอิมพีแดนซ์ทางด้านอินพุต และอิมพีแดนซ์ทางด้านเอาต์พุตสูง ค่าความนำถ่ายไอออนของโอทีเอสามารถควบคุมได้ด้วยกระแสไบแอสจากภายนอก ( $I_B$ ) สัญลัักษณ์ และวงจรมูลทางอุดมคติของโอทีเอ แสดงดังภาพที่ 2.6(ก) และภาพที่ 2.6(ข) ตามลำดับ



ภาพที่ 2.6 (ก) สัญลัักษณ์ และ (ข) วงจรมูลทางอุดมคติของวงจรมูลทางขยายความนำถ่ายไอออน

โอทีเอมีโครงสร้างพื้นฐานภายในเป็นทรานซิสเตอร์มีทั้งแบบไบโพลาร์ทรานซิสเตอร์และ MOS เฟตทรานซิสเตอร์ วงจรต่อใช้งานในรูปแบบของวงจรมูลทางแตกต่าง (Differential Amplifier) ร่วมกับภาระแอคทีฟ (Active Load) ซึ่งประกอบด้วยทรานซิสเตอร์ 4 ตัว และแหล่งจ่ายกระแสแบบคงที่ 1 แหล่งจ่าย [18] ดังแสดงในภาพที่ 2.7 เป็นวงจรมูลทางภายในของโอทีเอชนิดไบโพลาร์ทรานซิสเตอร์



ภาพที่ 2.7 วงจรมูลทางภายในโอทีเอชนิดไบโพลาร์ทรานซิสเตอร์

วงจรมูลทางที่แสดงในภาพที่ 2.7 ประกอบด้วย ไบโพลาร์ทรานซิสเตอร์  $Q_1$  และ  $Q_2$  ต่อวงจรมูลทางในรูปแบบของวงจรมูลทางแตกต่าง ทำหน้าที่แปรผันแรงดันไฟฟ้าไปเป็นกระแสไฟฟ้า ส่วนไบโพลาร์ทรานซิสเตอร์  $Q_3$  และ  $Q_4$  เป็นวงจรมูลทางกระแส มีค่าอัตรากระแสที่กระแสเท่ากับ

หนึ่ง มีกระแส  $I_B$  เป็นกระแสไบแอสให้กับวงจร เมื่อป้อนสัญญาณแรงดันเข้ามาที่  $V_{in}$  จะทำให้เกิดกระแส  $I_1$  และ  $I_2$  ขึ้นที่  $Q_1$  และ  $Q_2$  ตามลำดับ เป็นผลให้กระแส  $I_1$  ถูกสะท้อนกระแสเนื่องจากวงจรสะท้อนกระแสแบบลบของไบโพลาร์ทรานซิสเตอร์  $Q_3$  และ  $Q_4$  ไปหักล้างออกจากกระแส  $I_2$  ที่เกิดขึ้นที่ไบโพลาร์ทรานซิสเตอร์  $Q_2$  ได้กระแสทางด้านเอาต์พุต คือ  $I_o$  มีค่าเท่ากับ  $I_1 - I_2$

ความสัมพันธ์ระหว่างค่ากระแสทางด้านเอาต์พุต  $I_o$  กับค่าแรงดันทางด้านอินพุตที่จุด  $V_{in}$  ของวงจรโครงสร้างภายในของโอทีเอ ในภาพที่ 2.7 สามารถเขียนสมการกระแส  $I_1$  และกระแส  $I_2$  ได้ดังนี้

$$I_1 = I_s e^{(V_1 - V_B)/V_T} \quad (2.10)$$

$$I_2 = I_s e^{(V_2 - V_B)/V_T} \quad (2.11)$$

พิจารณาที่โหนด  $V_B$  ของวงจรในภาพที่ 2.7 จะได้

$$I_B = I_1 + I_2 \quad (2.12)$$

แทนสมการ (2.10) และ (2.11) ลงในสมการ (2.12) จะได้

$$I_B = I_s e^{-V_B/V_T} (e^{V_1/V_T} + e^{V_2/V_T}) \quad (2.13)$$

จากสมการ (2.13) จัดสมการได้ใหม่เป็น

$$I_s e^{-V_B/V_T} = \frac{I_B}{e^{V_1/V_T} + e^{V_2/V_T}} \quad (2.14)$$

พิจารณาที่โหนดขาออกทางด้านเอาต์พุตจะได้

$$I_o = I_1 + I_2 \quad (2.15)$$

แทนสมการ (2.10) และ (2.11) ลงในสมการ (2.15) จะได้

$$I_o = I_s e^{-V_B/V_T} (e^{V_1/V_T} - e^{V_2/V_T}) \quad (2.16)$$

แทนสมการ (2.14) ลงในสมการ (2.16) จะได้

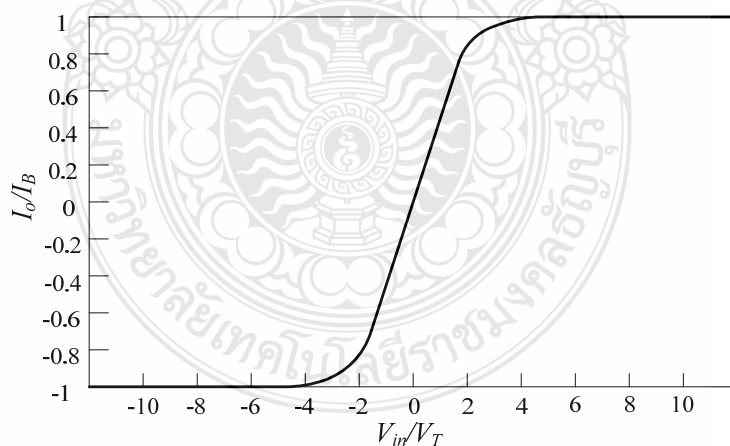
$$I_o = I_B \left( \frac{e^{V_1/V_T} - e^{V_2/V_T}}{e^{V_1/V_T} + e^{V_2/V_T}} \right) \quad (2.17)$$

จากสมการ (2.17) จัดสมการได้ใหม่เป็น

$$I_o = I_B \left( \frac{e^{(V_1-V_2)/V_T} - 1}{e^{(V_1-V_2)/V_T} + 1} \right) \quad (2.18)$$

เมื่อ  $V_{in} = V_1 - V_2$  และจาก  $\tanh = \frac{e^{2x} - 1}{e^{2x} + 1}$  สมการ (2.18) เขียนใหม่ได้ดังสมการ (2.19)

$$I_o = I_B \tanh \left( \frac{V_{in}}{2V_T} \right) \quad (2.19)$$



ภาพที่ 2.8 ความสัมพันธ์ระหว่างกระแสขาออกที่เป็นฟังก์ชันของแรงดันผลต่างขาเข้า [16]

จากสมการ (2.19) สามารถเขียนกราฟความสัมพันธ์ระหว่างกระแสขาออกทางด้านเอาต์พุต  $I_o$  กับแรงดันขาเข้าทางด้านอินพุต  $V_{in}$  ได้ดังภาพที่ 2.8 จากกราฟพบว่าค่าความนำถ่ายโอนมี

ความสัมพันธ์อยู่ในลักษณะของฟังก์ชันไฮเพอร์โบลิกแทนเจนต์ ช่วงเชิงเส้นจะอยู่ในช่วงแคบๆ แล้วเข้าสู่ช่วงอิ่มตัว เมื่อความแตกต่างของแรงดันขาเข้ามีค่ามากกว่าประมาณ  $2V_T$  เมื่อ  $V_T$  คือค่าศักดาความร้อน จากสมการ (2.19) กระจายอนุกรมในเทอมของ  $\tanh(x)$  ได้เป็น

$$\tanh(x) = x - \frac{1}{3}x^3 + \frac{2}{15}x^5 - \dots \quad (2.20)$$

แทนค่าสมการ (2.20) ในสมการ (2.19) จะได้

$$I_o = I_B \left( \frac{V_{in}}{2V_T} \right) - \frac{1}{3} I_B \left( \frac{V_{in}}{2V_T} \right)^3 + \frac{2}{15} I_B \left( \frac{V_{in}}{2V_T} \right)^5 - \dots \quad (2.21)$$

จากสมการ (2.21) ถ้า  $V_{in} \leq 2V_T$  ทำให้ตั้งแต่เทอมที่ 2 เป็นต้นไปมีค่าน้อยมาก ดังนั้นถ้า  $\tanh(x) \approx x$  จากสมการ (2.21) สามารถเขียนใหม่ได้เป็น

$$I_o = \frac{I_B}{2V_T} V_{in} \quad (2.22)$$

หรือ

$$I_o = g_m V_{in} \quad (2.23)$$

เมื่อ

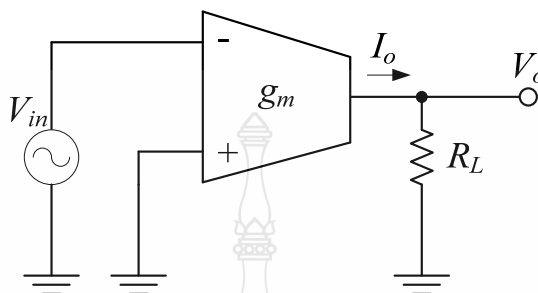
$$g_m = \frac{I_B}{2V_T} \quad (2.24)$$

ค่า  $g_m$  ของวงจรสามารถที่จะปรับเปลี่ยนได้จากค่าของกระแส  $I_B$  ที่ไบแอสให้กับโอทีเอ ทำให้วงจรดังกล่าวสามารถที่จะควบคุมค่า  $g_m$  ได้ด้วยวิธีทางอิเล็กทรอนิกส์ แต่อย่างไรก็ตามเห็นได้อย่างชัดเจนว่าค่า  $g_m$  นี้จะแปรเปลี่ยนไปตามค่าศักดาความร้อน  $V_T$

เนื่องจากโอทีเอมีลักษณะเป็นวงจรขยายที่มีรูปแบบคล้ายกับออปแอมป์เพียงแต่สัญญาณทางด้านเอาต์พุตของโอทีเอเป็นกระแส ดังนั้นจึงสามารถนำโอทีเอไปประยุกต์ใช้งานในด้านการประมวลผลสัญญาณอนาล็อกได้อย่างมากมายหลายชนิด เพื่อเป็นแนวทางในการออกแบบวงจรที่สลับซับซ้อนขึ้นไป ในหัวข้อนี้จึงกล่าวถึงวงจรขยายสัญญาณแบบพื้นฐานโดยใช้โอทีเอ ดังรายละเอียดต่อไปนี้

### 2.2.1 วงจรขยายสัญญาณแบบกลับเฟส (Inverting Amplifier)

วงจรขยายสัญญาณแบบกลับเฟสโดยใช้โอทีเอ แสดงดังภาพที่ 2.9 และสามารถเขียนสมการฟังก์ชันการถ่ายโอนของวงจรได้เป็น [17]



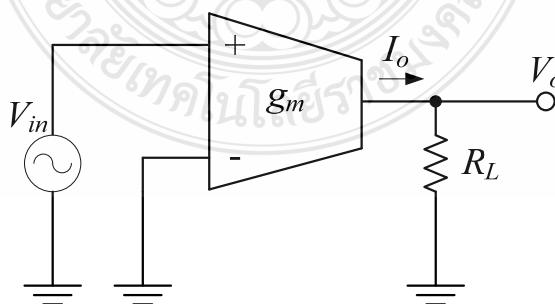
ภาพที่ 2.9 วงจรขยายสัญญาณแบบกลับเฟสโดยใช้โอทีเอ

$$T(s) = \frac{V_o}{V_{in}} = -g_m R_L \quad (2.25)$$

### 2.2.2 วงจรขยายสัญญาณแบบไม่กลับเฟส (Non-Inverting Amplifier)

วงจรขยายสัญญาณแบบไม่กลับเฟสโดยใช้โอทีเอแสดงในภาพที่ 2.10 และสามารถเขียนสมการฟังก์ชันการถ่ายโอนของวงจรได้เป็น [17]

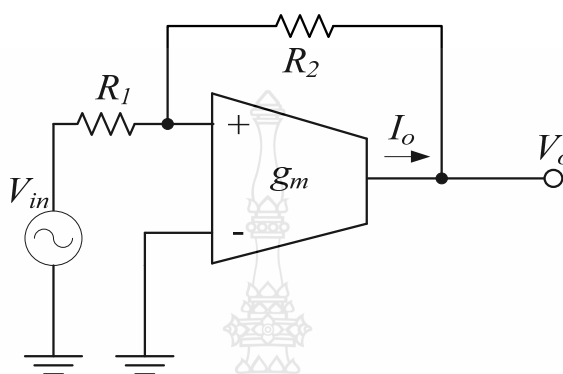
$$T(s) = \frac{V_o}{V_{in}} = g_m R_L \quad (2.26)$$



ภาพที่ 2.10 วงจรขยายสัญญาณแบบไม่กลับเฟสโดยใช้โอทีเอ

### 2.2.3 วงจรขยายสัญญาณแบบกลับเฟสที่มีการป้อนกลับ (Feedback Inverting)

วงจรขยายสัญญาณแบบนี้จะมีการป้อนสัญญาณเอาต์พุตกลับมายังอินพุต ดังแสดงในภาพที่ 2.11 สามารถเขียนสมการฟังก์ชันการถ่ายโอนของวงจรได้เป็น [17]



ภาพที่ 2.11 วงจรขยายสัญญาณแบบกลับเฟสที่มีการป้อนกลับโดยใช้โอทีเอ

$$T(s) = \frac{V_o}{V_{in}} = \frac{1 - g_m R_2}{1 - g_m R_1} \quad (2.27)$$

กรณีที่ค่าของ  $g_m$  มีค่ามากๆแล้ว สามารถประมาณได้ว่า

$$T(s) = \frac{V_o}{V_{in}} = -\frac{R_2}{R_1} \quad (2.28)$$

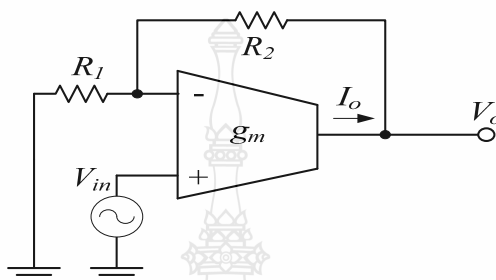
### 2.2.4 วงจรขยายสัญญาณป้อนกลับแบบไม่กลับเฟส (Feedback Non-inverting)

วงจรขยายสัญญาณแบบนี้จะมีการป้อนกลับสัญญาณทางด้านเอาต์พุตกลับมายังทางด้านอินพุตเช่นเดียวกับวงจรขยายสัญญาณแบบกลับเฟสที่มีการป้อนกลับ ต่างกันเพียงเป็นการป้อนกลับมาจากขั้วสัญญาณ Inverting ของโอทีเอ ดังแสดงในภาพที่ 2.12 ดังนั้นสามารถเขียนสมการฟังก์ชันการถ่ายโอนของวงจรได้เป็น [17]

$$T(s) = \frac{V_o}{V_{in}} = \frac{g_m (R_1 - R_2)}{1 + g_m R_1} \quad (2.29)$$

จากสมการ (2.29) กรณีที่ค่าของ  $g_m \gg 1$  สามารถเขียนสมการฟังก์ชันการถ่ายโอนของวงจรขยายสัญญาณแบบไม่กลับเฟสที่มีการป้อนกลับใหม่ได้เป็น

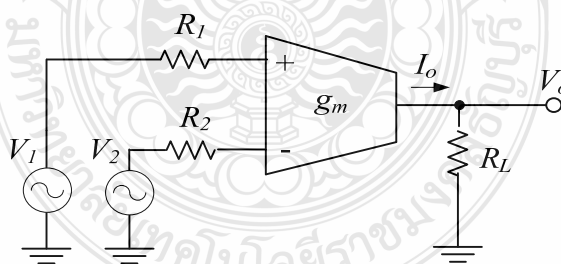
$$T(s) = \frac{V_o}{V_{in}} = 1 + \frac{R_2}{R_1} \quad (2.30)$$



ภาพที่ 2.12 วงจรขยายสัญญาณแบบไม่กลับเฟสที่มีการป้อนกลับโดยใช้โอทีเอ

### 2.2.5 วงจรขยายสัญญาณผลต่าง (Differential Amplifier)

วงจรขยายสัญญาณผลต่างโดยใช้โอทีเอ ดังแสดงในภาพที่ 2.13 โดยทั่วไปวงจรขยายสัญญาณผลต่างจะทำหน้าที่นำสัญญาณผลต่างทางด้านอินพุตทั้งสองของโอทีเอ คือ สัญญาณอินพุต  $V_1$  และสัญญาณอินพุต  $V_2$  มาขยายให้เป็นสัญญาณเอาต์พุต [17]



ภาพที่ 2.13 วงจรขยายสัญญาณผลต่างโดยใช้โอทีเอ

จากภาพที่ 2.13 สามารถเขียนสมการฟังก์ชันการถ่ายโอนของวงจรขยายสัญญาณผลต่างได้เป็น

$$T(s) = \frac{V_o}{V_{in}} = \frac{V_o}{V_1 - V_2} = g_m R_L \quad (2.31)$$



## 2.3 หลักการดิสรทริบิวต์อาร์ซีและโครงสร้างวงจรมีอน

ปัจจุบันเทคโนโลยีสำหรับการออกแบบวงจรรวมเข้ามามีบทบาทในการออกแบบวงจรอิเล็กทรอนิกส์สมัยใหม่ตลอดเวลา ทั้งในรูปแบบของวงจรรวมเพื่อใช้งานด้านการประมวลผลสัญญาณ (Signal Processing) และการออกแบบวงจรเพื่อใช้รวมสัญญาณ (Mixed Signal Circuit) แต่ในขั้นตอนการออกแบบวงจรอิเล็กทรอนิกส์พื้นฐานส่วนใหญ่ ยังจำเป็นต้องใช้อุปกรณ์อิเล็กทรอนิกส์แบบพื้นฐาน ประกอบด้วย ตัวความต้านทาน ตัวเหนี่ยวนำ และตัวเก็บประจุ เป็นส่วนประกอบหลักของวงจร โดยเฉพาะการต่อใช้งานอุปกรณ์อิเล็กทรอนิกส์ในรูปแบบของลัมป์อีลิเมนต์ (Lumped Element) แบบพาสซีฟ หรือแม้แต่การต่อใช้งานร่วมกับอุปกรณ์แบบแอกทีฟ ก็ยังมีความจำเป็นต้องใช้อุปกรณ์ดังกล่าวข้างต้น นอกจากนี้ยังมีเทคโนโลยีการออกแบบวงจรรวมอิเล็กทรอนิกส์อื่นๆ โดยเฉพาะการออกแบบวงจรมีอนที่มีส่วนประกอบของอุปกรณ์อิเล็กทรอนิกส์พื้นฐาน แบบยูนิฟอร์มดิสรทริบิวต์ (Uniform Distributed) เช่น การออกแบบวงจรรวมอิเล็กทรอนิกส์ที่มีส่วนประกอบของตัวความต้านทาน และตัวเก็บประจุ เรียกว่า ยูนิฟอร์มดิสรทริบิวต์ อาร์ซี (Uniform Distributed RC: URC) [10]- [15] โดยใช้เทคโนโลยีการออกแบบวงจรรวมแบบแผ่นฟิล์มหนา (Thick-Film) และแบบแผ่นฟิล์มบาง (Thin-Film) ในการผลิตให้อยู่ในรูปแบบของไอซี (Integrated Circuit) ซึ่งเน็ตเวอร์คแบบดิสรทริบิวต์ อาร์ซี นี้มีลักษณะต่างๆ ไปที่คิดว่า ไม่ว่าจะเป็นผลตอบสนองทางขนาด เสถียรภาพ ความไวในการตอบสนอง และมีขนาดเล็กกว่า เมื่อเทียบกับเน็ตเวอร์คแบบลัมป์อีลิเมนต์ อาร์ซี ทำให้การออกแบบวงจรมีอนเน็ตเวอร์คแบบดิสรทริบิวต์ อาร์ซี นั้นสามารถนำไปใช้งานได้ง่าย และเหมาะกับการออกแบบวงจรรวม

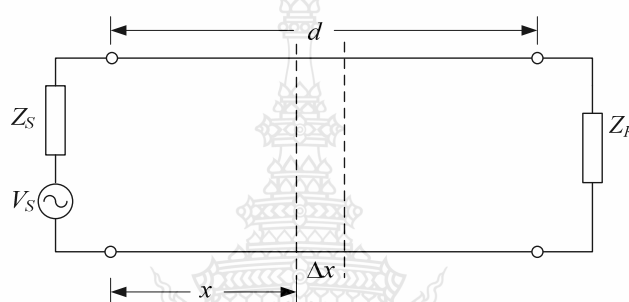
เน็ตเวอร์คแบบดิสรทริบิวต์ อาร์ซี มีอยู่ด้วยกันหลายแบบ ตัวอย่างเช่น โครงสร้างแบบแผ่นฟิล์มบางมัลติเลเยอร์ (Multilayer) ที่มีชั้นของตัวนำ (Conductor) ความต้านทาน (Resistive) และฉนวน (Dielectrics) ประกอบติดเข้าด้วยกัน โดยชั้นของความต้านทาน และตัวนำ มีจุดต่อออกมาหลายจุดที่ขอบด้านข้างของดิสรทริบิวต์ อาร์ซี ในรูปแบบที่เป็น รอยต่อ พี-เอ็น หลายจุดสัมผัส (Multi Contacted P-N Junction) ซึ่งตัวความต้านทานจะเป็นส่วนประกอบของเซมิคอนดักเตอร์ และตัวเก็บประจุเป็นผลมาจากการไบแอสที่จังก์ชัน และสำหรับในการวิเคราะห์พารามิเตอร์ของดิสรทริบิวต์ อาร์ซี ใช้หลักการเดียวกับหลักการของสายส่ง (Transmission Line) [19] โดยวิเคราะห์จากโครงสร้างและพารามิเตอร์ของเน็ตเวอร์คฟังก์ชันตัวดิสรทริบิวต์ อาร์ซี

### 2.3.1 เน็ตเวอร์คฟังก์ชัน

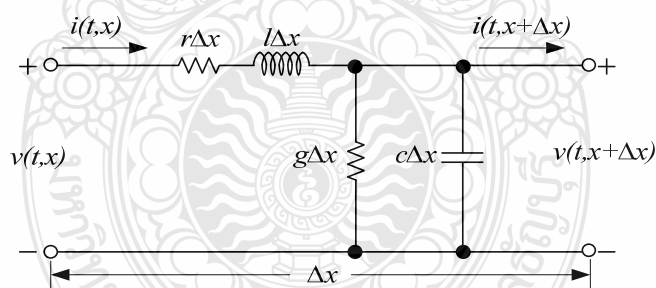
ในการส่งผ่านพลังงานไฟฟ้า หรือการส่งสัญญาณข่าวสารต่างๆ ไปบนสายเคเบิล (Cable) หรือสายส่งนั้น เมื่อมีกระแสไฟฟ้าไหลผ่านจะทำงานเสมือนว่า มีค่าความเหนี่ยวนำ (Inductance:  $L$ )

ค่าความจุไฟฟ้า (Capacitance:  $c$ ) ค่าความต้านทาน (Resistive:  $r$ ) และค่าความนำ (Conductance:  $g$ ) แพร่กระจายอยู่ตลอดภายในสายส่ง ถ้าพารามิเตอร์  $l, c, r, g$  มีความสัมพันธ์กัน และไม่ขึ้นกับระยะทาง เรียกว่า สายส่งแบบสม่ำเสมอ (Uniform Transmission Line) ถ้าพารามิเตอร์  $l, c, r, g$  มีความสัมพันธ์ขึ้นอยู่กักระยะทาง เรียกว่า สายส่งแบบไม่สม่ำเสมอ (Nonuniform Transmission Line)

สำหรับการวิเคราะห์โครงสร้างสายส่งเพื่อใช้ในการออกแบบวงจรในวิทยานิพนธ์นี้ เป็นการวิเคราะห์โครงสร้างเสมือนที่เป็นสายส่งแบบสม่ำเสมอ ดังนั้นถ้ามีการส่งสัญญาณจากด้านส่งไปยังด้านรับ ที่ห่างจากด้านส่งเป็นระยะทาง  $x$  โดยมีขนาดย่อยๆ เป็น  $\Delta x$  ดังแสดงในภาพที่ 2.14



ภาพที่ 2.14 โครงสร้างเสมือนสายส่งสัญญาณ



ภาพที่ 2.15 วงจรสมมูลของสายส่งเมื่อขยายช่วง  $\Delta x$

เมื่อทำการขยายช่วง  $\Delta x$  ออกไป จะได้วงจรเสมือน ดังภาพที่ 2.15 ตัวแปร  $v(t,x), i(t,x)$  เป็นค่าศักดาไฟฟ้าและค่ากระแสไฟฟ้าที่จุด  $x$  ตามลำดับ ซึ่งมีค่าคิสมิตรีบิวต์พารามิเตอร์ (Distributed Parameter) ต่างๆดังนี้

$r$  : ค่าความต้านทาน (Resistance) มีหน่วยเป็น Ohm/Meter

$l$  : ค่าความเหนี่ยวนำ (Inductance) มีหน่วยเป็น Henry/Meter

$g$  : ค่าความนำ (Conductance) มีหน่วยเป็น Mho/Meter

$c$  : ค่าความจุไฟฟ้า (Capacitance) มีหน่วยเป็น Farad/Meter

จากภาพที่ 2.15 เมื่อใช้กฎแรงดันและกระแสของเคอร์ชอฟฟ์ (Kirchhoff's Law) สามารถเขียนเป็นสมการได้ดังนี้

$$v(t, x + \Delta x) - v(t, x) \approx -\Delta x \left( l \frac{\partial i(t, x)}{\partial t} + ri(t, x) \right) \quad (2.32)$$

$$i(t, x + \Delta x) - i(t, x) \approx -\Delta x \left( c \frac{\partial v(t, x, \Delta x)}{\partial t} + ri(t, x, \Delta x) \right) \quad (2.33)$$

จากสมการ (2.31) และ (2.32) เมื่อกำหนดให้ลิมิตของ  $\Delta x$  มีค่าเข้าใกล้ศูนย์ เขียนสมการเชิงอนุพันธ์ย่อยได้เป็น

$$\frac{\partial v(t, x)}{\partial x} = -l \frac{\partial i(t, x)}{\partial t} - ri(t, x) \quad (2.34)$$

$$\frac{\partial i(t, x)}{\partial x} = -c \frac{\partial v(t, x)}{\partial t} - gv(t, x) \quad (2.35)$$

จากตัวแปร  $v(t, x)$  และ  $i(t, x)$  ใช้การแปลงลาปลาซจะได้

$$V(s, x) = \mathcal{L}[v(t, x)] = \int_0^{\infty} v(t, x) e^{-st} dt \quad (2.36ก)$$

$$I(s, x) = \mathcal{L}[i(t, x)] = \int_0^{\infty} i(t, x) e^{-st} dt \quad (2.36ข)$$

หาอนุพันธ์ในสมการ (2.36ก) และสมการ (2.36ข) เทียบกับตัวแปร  $x$  จะได้

$$\begin{aligned} \mathcal{L} \left[ \frac{\partial v(t, x)}{\partial x} \right] &= \int_0^{\infty} \frac{\partial v(t, x)}{\partial x} e^{-st} dt = \frac{\partial}{\partial x} \int_0^{\infty} v(t, x) e^{-st} dt = \frac{\partial V(s, x)}{\partial x} \\ \mathcal{L} \left[ \frac{\partial i(t, x)}{\partial x} \right] &= \int_0^{\infty} \frac{\partial i(t, x)}{\partial x} e^{-st} dt = \frac{\partial}{\partial x} \int_0^{\infty} i(t, x) e^{-st} dt = \frac{\partial I(s, x)}{\partial x} \end{aligned} \quad (2.37)$$

แปลงลาปลาซในสมการ (2.34) และสมการ (2.35) จะได้

$$\frac{\partial V(s, x)}{\partial x} = -(ls + r)I(s, x) \quad (2.38)$$

$$\frac{\partial I(s, x)}{\partial x} = -(cs + g)V(s, x) \quad (2.39)$$

ตัวแปรในสมการ (2.38) และสมการ (2.39) มีเพียงตัวแปรเดียว นั่นคือ  $x$  จึงเขียน  $dx$  แทน  $\partial x$  จะได้

$$\frac{dV(s, x)}{dx} = -(ls + r)I(s, x) \quad (2.40)$$

$$\frac{dI(s, x)}{dx} = -(cs + g)V(s, x) \quad (2.41)$$

หาอนุพันธ์ของสมการ (2.40) และสมการ (2.41) เทียบกับตัวแปร  $x$  เมื่อ  $r, l, c, g$  เป็นค่าคงที่ จะได้

$$\frac{d^2V(s, x)}{dx^2} = -(ls + r)\frac{d}{dx}I(s, x) \quad (2.42)$$

$$\frac{d^2I(s, x)}{dx^2} = -(cs + g)\frac{d}{dx}V(s, x) \quad (2.43)$$

แทนค่าสมการ (2.41) ลงในสมการ (2.42) และแทนค่าสมการ (2.40) ลงในสมการ (2.43) จะได้สมการของสายส่งแบบสม่ำเสมอ คือ

$$\frac{d^2}{dx^2}V - (ls + r)(cs + g)V = 0 \quad (2.44)$$

$$\frac{d^2}{dx^2}I - (ls + r)(cs + g)I = 0 \quad (2.45)$$

จากสมการ (2.44) และ (2.45) เป็นสมการอนุพันธ์อันดับ 2 สามารถเขียนใหม่ คือ

$$V(s, x) = A_1 \cosh \Gamma x + A_2 \sinh \Gamma x \quad (2.46)$$

$$I(s, x) = B_1 \cosh \Gamma x + B_2 \sinh \Gamma x \quad (2.47)$$

เมื่อ  $\Gamma$  เป็นสภาวะการแพร่กระจายของคลื่น (Propagation Function) มีค่าดังนี้

$$\Gamma = \sqrt{(ls+r)(cs+g)} \quad (2.48)$$

สำหรับเทอม  $A_1, A_2, B_1, B_2$  เป็นค่าคงที่ และสามารถกำหนดได้ คือ สำหรับสายส่งที่มีความยาวเท่ากับ  $d$  ซึ่งเป็นโครงข่ายแบบ 2 พอร์ต อินพุตจะเป็น  $V(s,0), I(s,0)$  และเอาต์พุตเป็น  $V(s,d), I(s,d)$  จากสมการ (2.46) และสมการ (2.47) ที่  $x=0$  จะได้

$$A_1 = V(s,0) \quad (2.49)$$

$$B_1 = I(s,0) \quad (2.50)$$

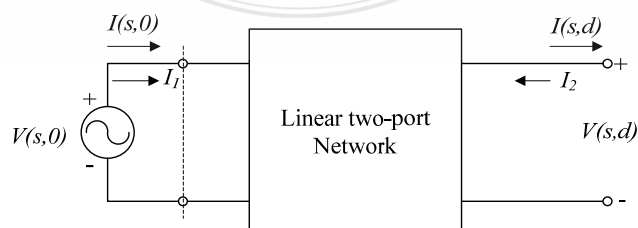
หาอนุพันธ์สมการ (2.46) และสมการ (2.47) เทียบกับ  $x$  และแทนค่าลงในสมการ (2.40) และ (2.41) ตามลำดับ และกำหนดให้  $x=0$  จะได้

$$A_2 = -\sqrt{\frac{ls+r}{cs+g}} I(s,0) = -Z_0 I(s,0) \quad (2.51)$$

$$B_2 = -\sqrt{\frac{ls+r}{cs+g}} V(s,0) = -\frac{V(s,0)}{Z_0} \quad (2.52)$$

โดยที่  $Z_0$  เป็นคุณลักษณะทางอิมพีแดนซ์ (Characteristic Impedance) ของสายส่งแบบสม่ำเสมอ

$$Z_0 = \sqrt{\frac{ls+r}{cs+g}} \quad (2.53)$$



ภาพที่ 2.16 อินพุตและเอาต์พุตพอร์ตของสายส่ง

ดังนั้นทางด้านอินพุตและเอาต์พุตพอร์ตของสายส่ง ที่ได้จากสมการ (2.46) ถึงสมการ (2.53) สามารถนำมาเขียนรูปได้ดังภาพที่ 2.16

โครงข่ายอินพุตและเอาต์พุตพอร์ตของสายส่งในภาพที่ 2.16 เขียนให้อยู่ในรูปพารามิเตอร์ ABCD ที่เป็นสมการเมตริกซ์ได้ดังในสมการ (2.54) โดยที่  $V(s,0), I(s,0)$  เป็นแรงดันและกระแสของพอร์ตที่ 1 ตามลำดับ เขียนเป็น  $V_1, I_1$  และ  $V(s,d), I(s,d)$  เป็นแรงดันและกระแสของพอร์ตที่ 2 ตามลำดับ เขียนเป็น  $V_2, -I_2$

$$\begin{bmatrix} V_1 \\ -I_1 \end{bmatrix} = \begin{bmatrix} A & B \\ C & D \end{bmatrix} \begin{bmatrix} V_2 \\ -I_2 \end{bmatrix} \quad (2.54)$$

นำโครงข่ายในภาพที่ 2.16 สองชุดมาต่อเรียงกันดังแสดงในภาพที่ 2.17 จะได้ผลรวมทั้งหมดเป็นสมการ ABCD เมตริกซ์ คือ

$$\begin{bmatrix} V_1 \\ I_1 \end{bmatrix} = \begin{bmatrix} A^a & B^a \\ C^a & D^a \end{bmatrix} \begin{bmatrix} A^b & B^b \\ C^b & D^b \end{bmatrix} \begin{bmatrix} V_2 \\ -I_2 \end{bmatrix} = \begin{bmatrix} A & B \\ C & D \end{bmatrix} \begin{bmatrix} V_2 \\ -I_2 \end{bmatrix} \quad (2.55)$$

เมื่อ

$$\begin{aligned} A &= A^a A^b + B^a C^b & B &= A^a B^b + B^a D^b \\ C &= C^a A^b + D^a C^b & D &= C^a B^b + D^a D^b \end{aligned}$$

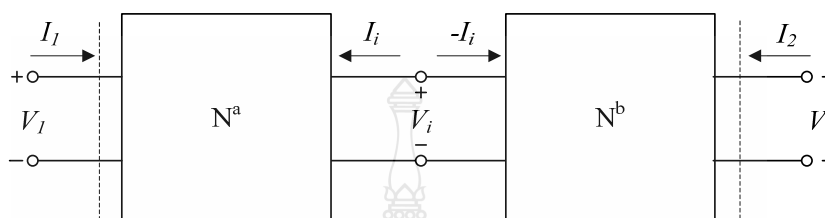
แทนสมการ (2.49) ถึง (2.52) ลงในสมการ (2.46) และ (2.47) แปลงค่าพารามิเตอร์ของเมตริกซ์ ที่เป็นอินเวอร์สทรานสมิตชันเมตริกซ์ (Inverse Transmission Matrix) จะได้สมการของสายส่งแบบสม่ำเสมอ ดังนี้

$$\begin{bmatrix} V(s,d) \\ -I(s,d) \end{bmatrix} = \begin{bmatrix} \cosh \Gamma d & Z_0 \sinh \Gamma d \\ \frac{\sinh \Gamma}{Z_0} & \cosh \Gamma d \end{bmatrix} \begin{bmatrix} V(s,0) \\ -I(s,0) \end{bmatrix} \quad (2.56)$$

ทำนองเดียวกัน การแปลงค่าพารามิเตอร์ของเมตริกซ์ไปเป็นพารามิเตอร์ของอิมพีแดนซ์วงจรเปิด (Open-Circuit Impedance) เรียกว่า Z-Parameter และค่าพารามิเตอร์ของแอดมิตแตนซ์วงจรลัด (Short-Circuit Admittance) เรียกว่า Y-Parameter จะได้

$$[Z] = Z_0 \begin{bmatrix} \coth \Gamma d & \operatorname{csch} \Gamma d \\ \operatorname{csch} \Gamma d & \coth \Gamma d \end{bmatrix} \quad (2.57)$$

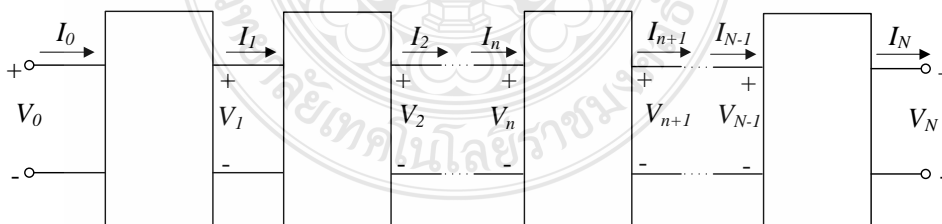
$$[Y] = \frac{1}{Z_0} \begin{bmatrix} \coth \Gamma d & -\operatorname{csch} \Gamma d \\ -\operatorname{csch} \Gamma d & \coth \Gamma d \end{bmatrix} \quad (2.58)$$



ภาพที่ 2.17 การต่อโครงข่ายในภาพที่ 2.16

### 2.3.2 โครงสร้างของลัมด์พารามิเตอร์

การประมาณโครงสร้างแบบลัมด์ (Lumped) เมื่อเปรียบเทียบกับโครงสร้างแบบดิสทริบิวต์แล้วต้องใช้โครงข่ายแบบ 2 พอร์ตที่เหมือนกันเป็นจำนวนหลายชุด มาประกอบเข้าด้วยกัน ดังแสดงในภาพที่ 2.18 ซึ่งแต่ละชุดต้องมีขนาดเล็ก และมีจำนวนมาก เมื่อเทียบต่อหนึ่งหน่วยความยาว จำนวนชุดที่นำมาต่อต้องมีเพียงพอที่จะแสดงคุณสมบัติเป็นแบบ โครงข่ายดิสทริบิวต์ ทั้งนี้ขึ้นอยู่กับความถี่ที่ต้องการ และช่วงความถี่ที่ใช้ในช่วงเวลาคงที่ของสายส่ง ในทางทฤษฎีใช้จำนวนชุดของกลุ่มโครงสร้างแบบลัมด์มีจำนวนเข้าใกล้ค่าอนันต์ ทำให้มีคุณสมบัติเทียบเท่ากับโครงสร้างแบบดิสทริบิวต์



ภาพที่ 2.18 โครงข่าย 2 พอร์ตที่ต่อเป็นโครงสร้างแบบดิสทริบิวต์

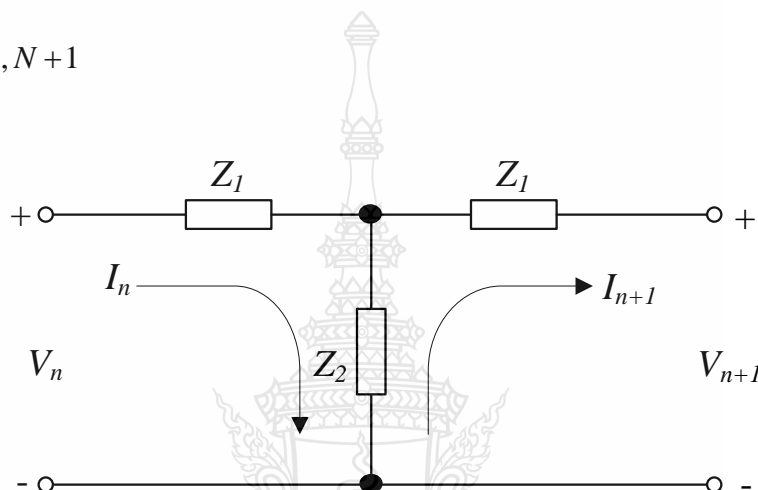
สำหรับสายส่งแบบสม่ำเสมอที่มีความยาวจำกัด สามารถประมาณโดยการใช้โครงสร้างของลัมด์แบบ 2 พอร์ตจำนวนหลายๆ ชุด ดังในภาพที่ 2.18 ที่เป็นส่วนหนึ่งของสายส่ง ให้มีโครงสร้าง

เป็นแบบ T ที่สามารถเขียนได้ดังภาพที่ 2.19 โดยสมมติสถานะเริ่มต้นให้มีค่าเท่ากับศูนย์ และจากวงจรหาสมการแบบเมชเคอร์เรนที่จะได้

$$(Z_1 + Z_2)I_n - Z_2I_{n+1} = V_n \quad (2.59)$$

$$Z_2I_n - (Z_1 + Z_2)I_{n+1} = V_{n+1} \quad (2.60)$$

เมื่อ  $n = 0, 1, \dots, N+1$



ภาพที่ 2.19 โครงสร้างแบบ T-Network

จากสมการ (2.59) และสมการ (2.60) สามารถนำมาเขียนให้อยู่ในรูป Recurrence Form ได้เป็น [12]

$$\begin{bmatrix} V_{n+1} \\ I_{n+1} \end{bmatrix} = \begin{bmatrix} 1 + \frac{Z_1}{Z_2} & -\left(\frac{Z_1}{Z_2} + 2Z_1\right) \\ -\frac{1}{Z_2} & 1 + \frac{Z_1}{Z_2} \end{bmatrix} \begin{bmatrix} V_n \\ I_n \end{bmatrix} \quad (2.61)$$

นำสมการ (2.61) มาเขียนในรูปแบบเมตริกซ์ ได้เป็น

$$[X_{n+1}] = [M] [X_n] \quad (2.62)$$

เมื่อ  $[M]$  มีค่าดังสมการ (2.63)



$$[M] = \begin{bmatrix} 1 + \frac{Z_1}{Z_2} & -\left(\frac{Z_1^2}{Z_2} + 2Z_1\right) \\ -\frac{1}{Z_2} & 1 + \frac{Z_1}{Z_2} \end{bmatrix} \quad (2.63)$$

เมื่อ

$$[X_{n+1}] = \begin{bmatrix} V_{n+1} \\ I_{n+1} \end{bmatrix} \text{ และ } [X_n] = \begin{bmatrix} V_n \\ I_n \end{bmatrix} \quad (2.64)$$

จากสมการ (2.62) เขียนใหม่ได้เป็น

$$[X_n] = [M]^n [X_0] \quad (2.65)$$

กำหนดให้  $[M]^n$  หาได้จาก Eigenvalues ของ  $[M]$  และค่า Eigenvalues เป็นรากของสมการคุณลักษณะ นั่นคือ

$$\det|[M] - \lambda[I]| = \lambda^2 - 2\lambda\left(\frac{Z_1}{Z_2} + 1\right) + 1 = 0 \quad (2.66)$$

เมื่อ  $I$  คือเมตริกซ์เอกลักษณ์ หรือที่เรียกว่า เมตริกซ์หนึ่งหน่วย

ค่า Eigenvalues ทั้ง 2 ค่า จากสมการ (2.66) มีความสัมพันธ์ดังนี้

$$\lambda_1 \lambda_2 = 1 \quad (2.67)$$

$$\lambda_1 + \lambda_2 = 2\left(\frac{Z_1}{Z_2} + 1\right) \quad (2.68)$$

จากสมการ (2.67) และสมการ (2.68) กำหนดให้ค่า  $\lambda_1 = e^\zeta, \lambda_2 = e^{-\zeta}$  จะได้เป็น  $\cosh \zeta = (Z_1 / Z_2) + 1$  และหา  $[M]^n$  โดยใช้ทฤษฎีของ Cayley-Hamilton [12] โดยให้

$$[M]^n = C_0[I] + C_1[M] \quad (2.69)$$

จะได้  $(e^\zeta)^n = C_0 + C_1(e^\zeta)$  (2.70)

$$(e^\zeta)^n = C_0 + C_1(e^{-\zeta}) \quad (2.71)$$

จากสมการ (2.70) และสมการ (2.71) จะได้

$$C_0 = -\frac{\sinh(n-1)\zeta}{\sinh \zeta}, \quad C_1 = \frac{\sinh n\zeta}{\sinh \zeta} \quad (2.72)$$

จากสมการ (2.69) เขียนใหม่ได้เป็น

$$[M]^n = \begin{bmatrix} -\frac{\sinh(n-1)\zeta}{\sinh \zeta} + \frac{\sinh n\zeta \cosh \zeta}{\sinh \zeta} & -\left(\frac{Z_1^2}{Z_2} + 2Z_1\right) \frac{\sinh n\zeta}{\sinh \zeta} \\ -\frac{1}{Z_2} \frac{\sinh n\zeta}{\sinh \zeta} & -\frac{\sinh(n-1)\zeta}{\sinh \zeta} + \frac{\sinh n\zeta \cosh \zeta}{\sinh \zeta} \end{bmatrix} \quad (2.73)$$

จากสมการ (2.73) สามารถนำมาเขียนใหม่ได้เป็น

$$-\sinh(n-1)\zeta = -\sinh n\zeta \cosh \zeta + \cosh n\zeta \sinh \zeta \quad (2.74)$$

และ  $-\left(\frac{Z_1^2}{Z_2} + 2Z_1\right) = Z_2 - Z_2 \left(\frac{Z_1 + Z_2}{Z_2}\right)^2 = Z_2(1 - \cosh^2 \zeta) = -Z_2 \sinh^2 \zeta$  (2.75)

ดังนั้นจากสมการ (2.63) เขียนใหม่เป็น

$$[M] = \begin{bmatrix} \cosh \zeta & -Z_2 \sinh^2 \zeta \\ -\frac{1}{Z_2} & \cosh \zeta \end{bmatrix} \quad (2.76)$$

และ  $[M]^n$  คือ  $[M]^n = \begin{bmatrix} \cosh \zeta & -Z_2 \sinh \zeta \sinh n\zeta \\ -\frac{\sinh n\zeta}{Z_2 \sinh \zeta} & \cosh \zeta \end{bmatrix}$  (2.77)

ดังนั้นจากสมการ (2.65) จะได้

$$\begin{bmatrix} V_n \\ I_n \end{bmatrix} = \begin{bmatrix} \cosh \zeta & -Z_2 \sinh \zeta \sinh n\zeta \\ -\frac{\sinh n\zeta}{Z_2 \sinh \zeta} & \cosh \zeta \end{bmatrix} \begin{bmatrix} V_o \\ I_o \end{bmatrix} \quad (2.78)$$

ค่าแรงดันและกระแสในชุดที่  $n$  สำหรับกรณีจุดต่อถูกเปิดวงจร และลัดวงจรสามารถหาได้ดังนี้ เมื่อกรณีเอาต์พุตลัดวงจรได้  $V_N = 0$  และจากสมการ (2.78) โดยแทน  $n$  ด้วย  $N$  จะได้

$$I_o = \frac{\cosh N\zeta}{Z_2 \sinh \zeta \sinh N\zeta} V_o \quad (2.79)$$

จากสมการ (2.78) จะมีค่ากระแส และแรงดันในชุดที่  $n$  คือ

$$I_n = \frac{\cosh(N-n)\zeta}{Z_2 \sinh \zeta \sinh N\zeta} V_o \quad (2.80)$$

$$V_n = \frac{\cosh(N-n)\zeta}{\sinh N\zeta} V_o \quad (2.81)$$

และสำหรับกรณีเอาต์พุตวงจรเปิดได้  $I_N = 0$  จากสมการ (2.78) แทน  $n$  ด้วย  $N$  จะได้

$$I_o = \frac{\sinh N\zeta}{Z_2 \sinh \zeta \cosh N\zeta} V_o \quad (2.82)$$

จากสมการ (2.78) และ (2.46) จะมีค่ากระแสและแรงดันชุดที่  $n$  จะได้

$$I_n = \frac{\cosh(N-n)\zeta}{Z_2 \sinh \zeta \cosh N\zeta} V_o \quad (2.83)$$

$$V_n = \frac{\cosh(N-n)\zeta}{\cosh N\zeta} V_o \quad (2.84)$$

สมการ (2.78) เป็นสมการ Inverse Transmission Matrix ของโครงข่ายแบบ 2 พอร์ต ซึ่งผลรวมทั้งหมดสำหรับเมตริกซ์ของโครงข่ายแบบ 2 พอร์ต ที่แสดงในภาพที่ 2.18 ณ ชุดที่  $N$  โดยการแทน  $n$  ด้วย  $N$  และเปลี่ยนเครื่องหมายเพื่อให้สัมพันธ์กับภาพที่ 2.15 นั่นคือ

$$\begin{bmatrix} V_N \\ -I_N \end{bmatrix} = \begin{bmatrix} \cosh N\zeta & Z_2 \sinh \zeta \sinh N\zeta \\ \frac{\sinh N\zeta}{Z_2 \sinh \zeta} & \cosh N\zeta \end{bmatrix} \begin{bmatrix} V_o \\ -I_o \end{bmatrix} \quad (2.85)$$

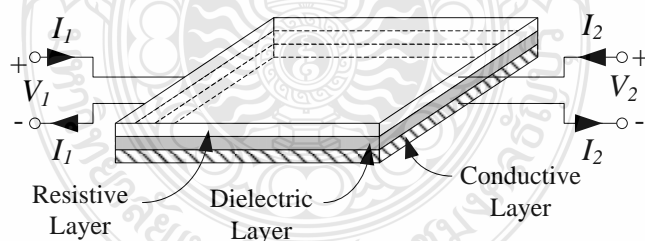
จากสมการ (2.85) ถ้าแปลงเมตริกซ์เป็นพารามิเตอร์ของแอดมิตแดนซ์ที่ลัดวงจร จะได้ว่า

$$[Y] = \frac{1}{Z_2 \sinh \zeta} \begin{bmatrix} \cosh N\zeta & -\operatorname{csch} N\zeta \\ -\operatorname{csch} N\zeta & \cosh N\zeta \end{bmatrix} \quad (2.86)$$

สมการ (2.86) เหมือนกับสมการ (2.68) ที่เป็นสมการของโครงข่ายแบบคิสทรีบิวต์ โดยมี  $Z_2 \sinh \zeta$  เป็นคุณลักษณะทางอิมพีแดนซ์ของสายส่งสัญญาณ

### 2.3.3 โครงสร้างของคิสทรีบิวต์ อาร์ซี

โครงสร้างแบบคิสทรีบิวต์ อาร์ซี เป็นโครงสร้างที่สามารถออกแบบและสร้างให้อยู่ในรูปของไอซีแบบพาสซีฟ (Passive Integrated Circuit) ได้ โดยมีโครงสร้างดังแสดงในภาพที่ 2.20 ซึ่งจะเห็นว่าตัวโครงสร้างแบบคิสทรีบิวต์ อาร์ซี ประกอบขึ้นมาจากส่วนต่าง ๆ ดังนี้ คือ ส่วนชั้นบนสุดเป็นชั้นของความต้านทาน (Resistive Layer) ชั้นต่อมาเป็นชั้นของฉนวน (Dielectric Layer) และชั้นสุดท้ายเป็นชั้นของตัวนำ (Conductive Layer) โดยมีความหนาของแต่ละชั้นของโครงสร้างแบบคิสทรีบิวต์ อาร์ซี ประมาณ  $10^{-5}$  นิ้วเท่านั้น จึงทำให้วงจรมีขนาดเล็กมาก

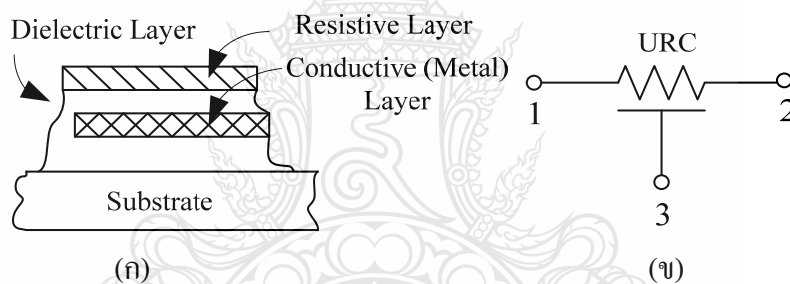


ภาพที่ 2.20 โครงสร้าง 2 พอร์ตแบบคิสทรีบิวต์ อาร์ซี [19]

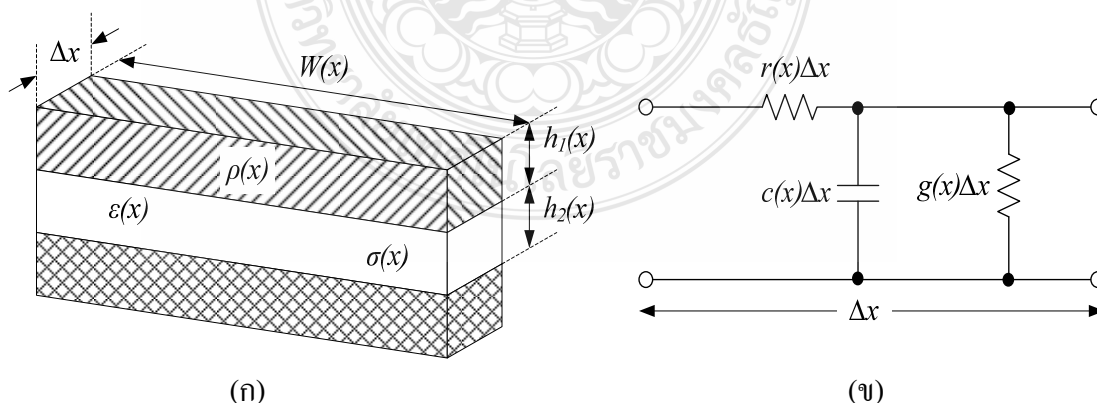
ตัวโครงสร้างแบบคิสทรีบิวต์ อาร์ซีนีสามารถสร้างได้ 2 แบบ คือ โครงสร้างแบบฟิล์มบาง (Thin-Film) และโครงสร้างแบบโมนอลิธิค (Monolithic) สำหรับโครงสร้างแบบแผ่นฟิล์มบางจะประกอบด้วยชั้นของวัสดุหลายอย่าง ที่วางอยู่บนตัวกลางที่เหมาะสมของสารไดอิเล็กตริก (Dielectric) ซึ่งอาจจะถูก Titan Ate ด้วยแผ่น Nichrome Resistive Film บาง โดยวางไว้ด้านบน และ

แผ่นตัวนำทองแดง (Conductive Copper-Film) จะวางไว้ด้านล่าง แล้วหุ้มห่อด้วยสารไดอิเล็กตริก และวางบน Passive Substrate ด้วยวิธี Vaporization หรือ Electrochemical Technique ส่วนโครงสร้างแบบโมโนลิทิกนั้น ประกอบไปด้วย ชั้นของสารกึ่งตัวนำที่ถูกทำให้เป็นรูปสี่เหลี่ยมเล็ก ๆ เช่น Distributed Resistance ที่ได้มาจากสารกึ่งตัวนำที่เป็น Lightly Doped และ Distribute Capacitance ที่ได้มาจากการป้อนไบแอสกลับข้าง ของรอยต่อภายใน P-N ซึ่งวงจรขนาดเล็กลักษณะนี้จะถูกนำมาใช้เป็นวงจรมอดูลาร์ อาร์ชี เน็ทเวอร์คแบบแอ็คทีฟ และจากโครงสร้างแบบดิสทริบิวต์ อาร์ชี ในภาพที่ 2.20 สามารถเขียนสัญลักษณ์ได้ดังภาพที่ 2.21

สำหรับการวิเคราะห์โครงข่ายแบบดิสทริบิวต์ อาร์ชี ตามภาพที่ 2.16 จะมีพอร์ต 2 พอร์ตที่อยู่ภายใต้เงื่อนไข การไหลของกระแส 1 ทิศทาง (One Dimension Current Flow) โดยโครงข่ายจะสามารถแบ่งออกเป็นส่วนย่อยๆ และมีจำนวนเพิ่มขึ้นที่ละส่วนของความยาวเป็น  $\Delta x$  ดังแสดงในภาพที่ 2.22



ภาพที่ 2.21 (ก) โครงสร้าง และ (ข) สัญลักษณ์ของยูนิฟอร์ม ดิสทริบิวต์ อาร์ชี [19]



ภาพที่ 2.22 (ก) โครงสร้าง และ (ข) วงจรโครงข่ายของส่วนย่อย  $\Delta x$  ของดิสทริบิวต์ อาร์ชี [19]

ค่าความต้านทานของแต่ละอิลิเมนต์ที่อนุกรมกันอยู่ในแต่ละส่วน จะเป็นฟังก์ชันตามแผ่น ความต้านทานของแต่ละอิลิเมนต์ โดยค่าความต้านทานในแต่ละอิลิเมนต์  $r(x)\Delta x$  กำหนดได้ว่า

$$r(x)\Delta x = \frac{\rho\Delta x}{Wh_1} \quad (2.87)$$

เมื่อ  $\rho$  และ  $h_1$  คือ ความต้านทานจำเพาะ และความหนาแน่นของแผ่นความต้านทานที่  $x$   
 $W$  คือความกว้างของอิลิเมนต์ที่  $x$

ส่วนแอดมิตแตนซ์แบบขนานของอิลิเมนต์ สามารถหาได้ในลักษณะเดียวกัน ก็จะประกอบไปด้วย ค่าความจุและค่าความนำของแผ่นไดอิเล็กตริกของอิลิเมนต์ นั่นคือ

$$c(x)\Delta x = \frac{\epsilon W\Delta x}{h_2} \quad (2.88)$$

$$g(x)\Delta x = \frac{\sigma W\Delta x}{h_2} \quad (2.89)$$

เมื่อ  $\epsilon$  และ  $\sigma$  คือ Permittivity และ Conductivity ของแผ่นไดอิเล็กตริก  
 $h_2$  คือความหนาแน่นของแผ่นไดอิเล็กตริก ที่  $x$

ถ้าให้ลิมิตของ  $\Delta x$  เข้าใกล้ศูนย์ ค่าความต้านทาน ค่าความจุ และความนำต่อหน่วยความยาวจะได้เป็นดังนี้

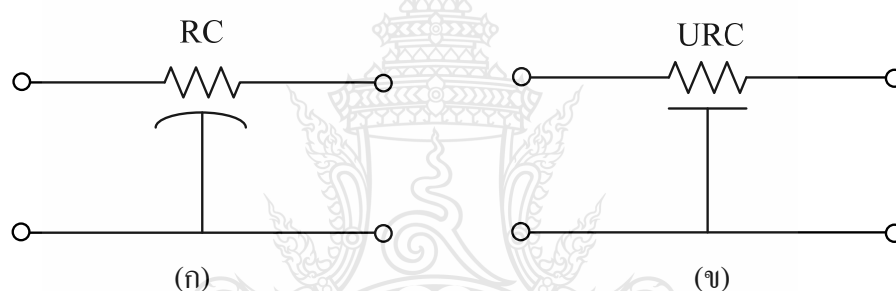
$$r(x) = \frac{\rho}{wh_1} \quad (2.90)$$

$$c(x) = \frac{\epsilon w}{h_2} \quad (2.91)$$

$$g(x) = \frac{\sigma w}{h_2} \quad (2.92)$$

ซึ่งค่าของ  $r(x)$ ,  $c(x)$  และ  $g(x)$  จะมีค่าเป็นจำนวนจริง มีเครื่องหมายเป็นบวกและมีค่าที่จำกัด จากข้อกำหนดนี้ จะมีความสำคัญในการพิจารณาถึง ผลลัพธ์ของสมการเชิงอนุพันธ์ ที่แสดง

คุณสมบัติที่ได้จากโครงข่ายแบบ 2 พอร์ตของดิสทริบิวต์ อาร์ซี โดยมีโครงสร้างลักษณะเหมือนกับภาพที่ 2.22(ข) ซึ่งถ้าพิจารณาพารามิเตอร์  $r$ ,  $c$  และ  $g$  จะได้ว่า ในขณะที่มีความสูญเสียจากการรั่วไหลของความนำ  $g(x)$  ในไดอิเล็กตริก ที่มีค่าน้อยเป็นที่ยอมรับได้ และเมื่อค่าคอนดักต์แดนซ์มีค่าน้อยกว่าค่าคาปาซิแตนซ์มาก ๆ ก็จะสามารถตัดค่า  $g$  ทิ้งได้ กล่าวคือให้  $g$  มีค่าเป็นศูนย์ ถึงจะได้โครงข่ายแบบดิสทริบิวต์ อาร์ซี ซึ่งถ้า  $r$  และ  $c$  ไม่แปรเปลี่ยนตามความยาวของ  $x$  ก็จะเป็นโครงข่ายแบบยูนิฟอร์ม ดิสทริบิวต์ อาร์ซี และในกรณีเดียวกันถ้า  $r$  และ  $c$  แปรเปลี่ยนตามความยาวของ  $x$  ก็จะเป็นโครงข่ายแบบนอนยูนิฟอร์มดิสทริบิวต์ อาร์ซี ซึ่งสัญลักษณ์ของโครงข่ายแบบดิสทริบิวต์ อาร์ซี สามารถแสดงดังภาพที่ 2.23 จะเห็นได้ว่า เส้นที่ขีดได้สัญลักษณ์ตัวความต้านทานนั้น ถ้าเป็นเส้นโค้งจะเป็นสัญลักษณ์แบบนอนยูนิฟอร์ม และถ้าเส้นที่ขีดได้สัญลักษณ์ตัวความต้านทานเป็นเส้นตรงก็เป็นสัญลักษณ์ของโครงข่ายแบบยูนิฟอร์ม ดิสทริบิวต์ อาร์ซี



ภาพที่ 2.23 สัญลักษณ์ของตัวดิสทริบิวต์อาร์ซี (ก) นอนยูนิฟอร์ม และ (ข) ยูนิฟอร์ม [12]

วิทยานิพนธ์ฉบับนี้จะเป็นการนำเอาตัวยูนิฟอร์ม ดิสทริบิวต์ อาร์ซี มาใช้เท่านั้น ดังนั้น จะกล่าวถึงเฉพาะการวิเคราะห์การทำงานที่เป็นแบบยูนิฟอร์มดิสทริบิวต์ อาร์ซี ซึ่งมีรายละเอียดดังต่อไปนี้

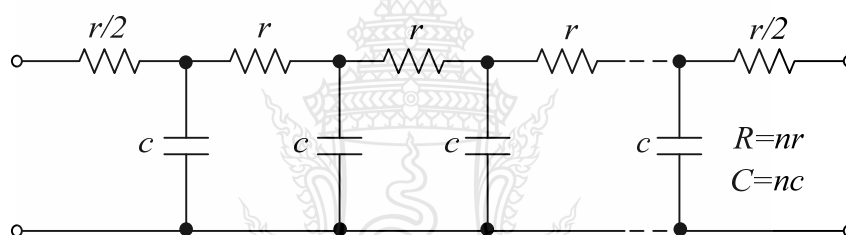
โครงข่ายแบบยูนิฟอร์ม ดิสทริบิวต์ อาร์ซี จะมีค่า  $R$  และ  $C$  ที่ไม่แปรเปลี่ยนตามค่าของ  $x$  โดยมีความสัมพันธ์ของการเปลี่ยนแปลงของแรงดันและกระแส เหมือนสมการ (2.56) ที่เป็นสมการของยูนิฟอร์มไลน์ (Uniform Line) โดยกำหนดให้ ค่าอินดักซ์ทีฟ ( $L$ ) และ ค่าคอนดักซ์ทีฟ ( $g$ ) มีค่าเท่ากับศูนย์ สำหรับสายที่มีความยาว  $d$  จะได้ค่าผลรวมของความต้านทานทั้งหมด  $r$  เท่ากับ  $R$  และผลรวมของค่าความจุทั้งหมด  $c$  เท่ากับ  $C$  ฉะนั้นจากสมการ (2.57) และ (2.58) ตัวยูนิฟอร์มดิสทริบิวต์ อาร์ซี สามารถเขียนอยู่ในรูปของอิมพีแดนซ์พารามิเตอร์ และแอดมิตแดนซ์พารามิเตอร์ ได้ดังนี้คือ

$$[Z] = \sqrt{\frac{R}{sC}} \begin{bmatrix} \coth \sqrt{src} & \operatorname{csch} \sqrt{src} \\ \operatorname{csch} \sqrt{src} & \coth \sqrt{src} \end{bmatrix} \quad (2.93)$$

และ

$$[Y] = \sqrt{\frac{sC}{R}} \begin{bmatrix} \coth \sqrt{sRC} & -\operatorname{csch} \sqrt{sRC} \\ -\operatorname{csch} \sqrt{sRC} & \coth \sqrt{sRC} \end{bmatrix} \quad (2.94)$$

จากที่ได้กล่าวมาแล้วในข้างต้น ด้วยนิพจน์คิสมิทรีบิวต์ อาร์ซี มีโครงสร้างที่ประกอบไปด้วย ชั้นของความต้านทาน ชั้นของฉนวน และชั้นของตัวนำ ตามที่แสดงไว้ดังภาพที่ 2.22 โดยในการวิเคราะห์จากภาพที่ 2.22(ข) ถ้าไม่คิดค่าของความนำ ซึ่งโดยปกติแล้วจะมีค่าน้อยมาก จะได้โครงข่ายแบบคิสมิทรีบิวต์ อาร์ซี ดังภาพที่ 2.24



ภาพที่ 2.24 โครงสร้างของคิสมิทรีบิวต์ อาร์ซี เมื่อค่าความนำมีค่าน้อยมาก ๆ [19]

จากภาพที่ 2.24 จำนวนของค่าความต้านทานย่อย และค่าความจุย่อย ( $r, c$ ) จะต้องมีจำนวนเข้าใกล้อนันต์ จึงจะได้โครงข่ายแบบคิสมิทรีบิวต์ อาร์ซี ที่สมบูรณ์ เมื่อนำแอดมิตแตนซ์พารามิเตอร์ ในสมการ (2.94) มาจัดสมการใหม่ได้เป็น

$$[Y_{ij}] = \begin{bmatrix} \frac{P \cosh P}{R \sinh P} & \frac{P}{R \sinh P} \\ \frac{P}{R \sinh P} & \frac{P \cosh P}{R \sinh P} \end{bmatrix} \quad (2.95)$$

เมื่อกำหนดให้  $X = \frac{P}{R \sinh P}$ ,  $Y = \cosh P$  และ  $P = \sqrt{sRC}$

$R$  และ  $C$  เป็นค่าความต้านทานรวมและค่าความจุรวมของ  $URC$

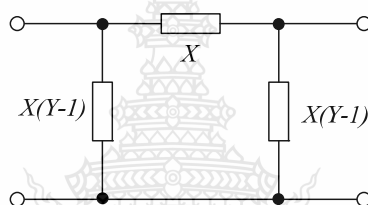
$s$  เป็นความถี่เชิงซ้อน (Complex Frequency)



ดังนั้นจากสมการที่ (2.95) เขียนใหม่ได้เป็น

$$[Y_{ij}] = \begin{bmatrix} XY & -X \\ -X & XY \end{bmatrix} \quad (2.96)$$

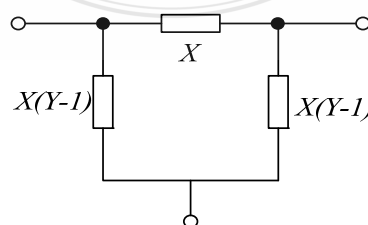
ถ้านำวงจรเสมือนของตัวยูนิฟอร์มดิสทริบิวต์ อาร์ซีแบบ  $\pi$  สำหรับ 2 พอร์ตแบบเชิงเส้น ต่อลงกราวด์ ซึ่งโดยปกติแล้วจะเขียนอยู่ในรูปแอดมิตแตนซ์พารามิเตอร์ นำมาใช้ในการหาวงจรเสมือนของตัวดิสทริบิวต์ อาร์ซี (โดยต่อไปในวิทยานิพนธ์นี้จะเรียกตัวดิสทริบิวต์ อาร์ซี ว่า *URC*) ดังแสดงในภาพที่ 2.25



ภาพที่ 2.25 วงจรเสมือน *URC* แบบ 2 พอร์ต [12]

จากภาพที่ 2.25 แสดงให้เห็นถึงวงจรเสมือนของ *URC* แบบ 2 พอร์ต ซึ่งมีแอดมิตแตนซ์พารามิเตอร์ตามสมการ (2.95) เมื่อนำมาวิเคราะห์ในภาพที่ 2.25 โดยใช้กฎกระแสของเคอร์ชอฟฟ์ จะได้แอดมิตแตนซ์พารามิเตอร์ความนำในรูปเมตริกซ์ดังสมการ (2.97)

$$[Y_{ij}] = \begin{bmatrix} XY & -X & -X(Y-1) \\ -X & XY & -X(Y-1) \\ -X(Y-1) & -X(Y-1) & 2X(Y-1) \end{bmatrix} \quad (2.97)$$



ภาพที่ 2.26 วงจรเสมือน *URC* กรณีต่อแบบลอย

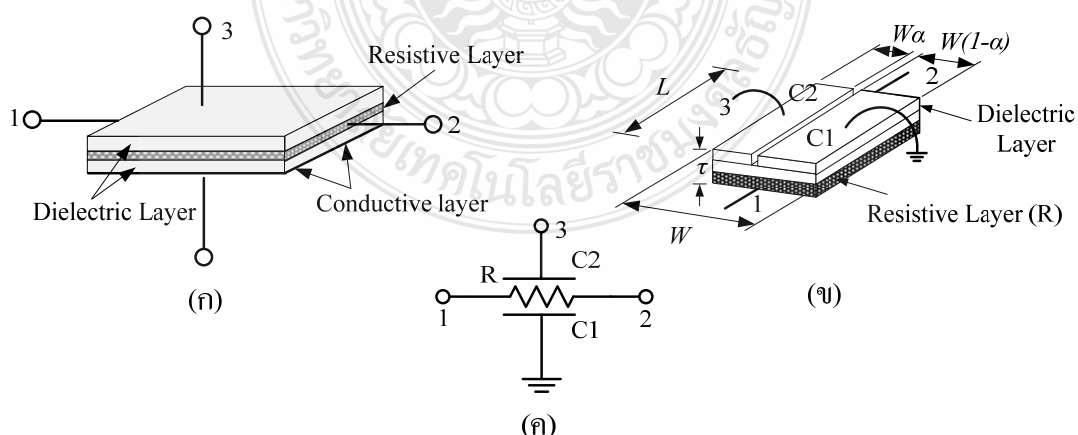
จากค่าแอดมิตแตนซ์ในสมการ (2.97) สามารถนำมาเขียนเป็นวงจรมีอนุกรมของ *URC* ได้ในกรณีที่ต้องแบบลอย (Floating) ดังแสดงในภาพที่ 2.26 เป็นวงจรมีอนุกรมของ *URC* แบบ  $\pi$  สำหรับ 2 พอร์ตแบบเชิงเส้นต่อลอยซึ่งมีแอดมิตแตนซ์พารามิเตอร์ตามสมการ (2.97)

### 2.3.4 โครงสร้างของดิสทริบิวต์อาร์ซีแบบสองชั้น

โครงสร้างแบบดิสทริบิวต์ อาร์ซี แบบสองชั้น เป็นโครงสร้างแบบยูนิฟอร์ม ดิสทริบิวต์ อาร์ซี แบบสองชั้น (Double Layers Uniform Distributed RC: *DURC*) ตัว *DURC* ถือว่าเป็นประเภทเดียวกับยูนิฟอร์มดิสทริบิวต์ อาร์ซี แบบหลายชั้น (Multi-layer Uniform Distributed RC: *MURC*) ที่มีชั้นของคาปาซิทีฟอยู่ 2 ชั้น ที่สามารถสร้างให้อยู่ในรูปของไอซี เช่นเดียวกับตัว *URC* ที่มีพอร์ต 2 พอร์ต และตัวโครงสร้าง *DURC* ดังภาพที่ 2.27 ประกอบไปด้วยชั้นส่วนต่างๆ มีลักษณะคล้ายกับโครงสร้างของ *URC* โดย *DURC* มีลักษณะของโครงสร้างคล้ายกับแซนด์วิช นั่นคือประกอบด้วยชั้นของความต้านทาน (Resistive Layer) กั้นอยู่ระหว่างชั้นของตัวนำ (Conductive Layer) ที่มีชั้นของฉนวน (Dielectric Layer) กั้นอยู่ และมีความหนาของชั้นแต่ละชั้นประมาณ  $10^{-5}$  นิ้ว ซึ่งมีโครงสร้างเหมือนกับโครงสร้างของ *URC* [13]

จากภาพที่ 2.27(ก) และ (ข) แสดงถึงโครงสร้างของ *DURC* และภาพที่ 2.28(ค) แสดงสัญลักษณ์ทางไฟฟ้าของตัว *DURC* และในการวิเคราะห์หาค่าแอดมิตแตนซ์  $[Y]$  ของวงจรมีเทเวอร์ค *DURC* สามารถทำการวิเคราะห์ได้จากภาพที่ 2.28

ในการวิเคราะห์ค่าแอดมิตแตนซ์  $Y_{11}$ ,  $Y_{12}$ ,  $Y_{21}$  และ  $Y_{22}$  จะมีการวิเคราะห์เหมือน *URC* ดังนั้นจึงไม่ได้ทำการหาแอดมิตแตนซ์ทั้ง 4 ค่า นี้ แต่จะพิจารณาในส่วนที่เพิ่มขึ้นมาแทน ซึ่งจากภาพที่ 2.28 จะมีค่า  $V_2$  คือ

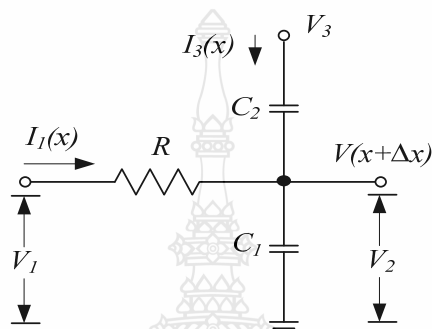


ภาพที่ 2.27 (ก) โครงสร้าง (ข) โครงสร้างเสมือน และ (ค) สัญลักษณ์ของ *DURC* [13]

$$V_2 = \frac{\frac{1}{sC_1}}{\frac{1}{sC_1} + \frac{1}{sC_2}} V_3 \quad (2.98)$$

เขียนใหม่ได้เป็น

$$V_2 = \frac{C_2}{C_1 + C_2} V_3 \quad (2.99)$$



ภาพที่ 2.28 วงจรเน็ตเวิร์ค DURC ที่ใช้ในการหาค่าแอดมิตแตนซ์ [13]

กำหนดให้  $\frac{C_2}{C_1 + C_2} = \alpha$  ดังนั้น สมการ (2.99) เขียนใหม่ได้เป็น

$$V_2 = \alpha V_3 \quad (2.100)$$

และ

$$V_1(x) = I_1(x) R \Delta x + V(x + \Delta x) \quad (2.101)$$

$$[V(x + \Delta x) - V_1(x)] = -I_1(x) R \Delta x \quad (2.102)$$

จากสมการ (2.102) สามารถเขียนให้อยู่ในรูปสมการอนุพันธ์ได้ดังสมการ (2.103)

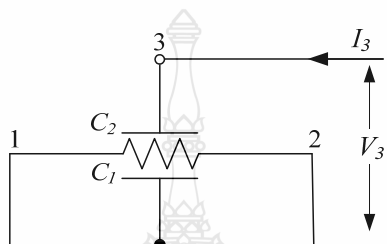
$$\frac{dV(x)}{dx} = -RI_1(x) \quad (2.103)$$

โดย  $V(x)$  ในตัวคูณพหุคูณจะมีค่าเป็น

$$V(x) = A + B \cosh \lambda x + D \frac{\sinh \lambda x}{\lambda} \quad (2.104)$$

เมื่อ  $\lambda = \sqrt{src}$  และ  $x$  เป็นความยาวของตัวยูนิฟอร์ม  
 $r$  และ  $c$  เป็นค่าความต้านทานและค่าความจุของยูนิฟอร์ม

ซึ่ง  $V(x)$  จะเป็นแรงดันที่ใช้ในการวิเคราะห์ค่าแอดมิตแดนซ์ต่าง ๆ ซึ่งสามารถยกตัวอย่างได้ ดังแสดงในภาพที่ 2.29 สามารถหาค่าของ  $V(x)$  ได้ดังนี้คือ



ภาพที่ 2.29 วงจรการวิเคราะห์  $Y_{I3}$

เมื่อ  $x=0$  จะได้ค่า  $V(x)$  จากสมการ (2.104)

$$V(x) = 0 = A + B \quad (2.105)$$

โดยที่  $A = \frac{C_2}{C} V_3$  และ  $C = C_1 + C_2$  ดังนั้น จะได้ว่า

$$B = -\frac{C_2}{C} V_3 \quad (2.106)$$

และเมื่อ  $x=d$  จะได้  $V(x)$  มีค่าเป็น

$$0 = \frac{C_2}{C} V_3 - \frac{C_2}{C} V_3 \cosh[\lambda d] + \frac{D \sinh[\lambda d]}{\lambda} \quad (2.107)$$

$$D = -\lambda \frac{C_2}{C} V_3 \frac{(1 - \cosh \lambda d)}{\sinh \lambda d} \quad (2.108)$$

นำสมการ (2.106) และสมการ (2.108) ไปแทน (2.104) จะได้

$$V(x) = \frac{C_2}{C} V_3 \left\{ 1 - \cosh \lambda x + \frac{(\cosh \lambda d - 1)}{\sinh \lambda d} \sinh \lambda x \right\} \quad (2.109)$$

$$V(x) = \frac{C_2}{C} V_3 \left\{ 1 + \frac{-2 \sinh \lambda (d - x) - 2 \sinh \lambda x}{2 \sinh \lambda d} \right\} \quad (2.110)$$

$$V(x) = \frac{C_2}{C} V_3 \left\{ 1 - \frac{2 \left\{ \sinh \frac{\lambda d}{2} \cdot \cosh \frac{\lambda}{2} (d - 2x) \right\}}{\sinh \frac{\lambda d}{2} \cosh \frac{\lambda d}{2}} \right\} \quad (2.111)$$

$$V(x) = \frac{C_2}{C} V_3 \left\{ 1 - \frac{\cosh \frac{\lambda}{2} (d - 2x)}{\cos \frac{\lambda}{2} d} \right\} \quad (2.112)$$

นำสมการ (2.112) ไปแทนในสมการ (2.104) จะได้ดังสมการต่อไปนี้

$$\frac{d}{dx} \left[ \alpha V_3 \left\{ 1 - \cosh \lambda x + \frac{(\cosh \lambda d - 1)}{\sinh \lambda d} \sinh \lambda x \right\} \right] = -R I_1(x) \quad (2.113)$$

$$V_3 \alpha \lambda \sinh \lambda d + \frac{\alpha (\cosh \lambda d - 1)}{\sinh \lambda d} \lambda \cosh \lambda d V_3 = -R I_1(x) \quad (2.114)$$

ที่  $x=0$  จะได้

$$\frac{\alpha \lambda d (\cosh \lambda d - 1)}{R \sinh \lambda d} = \frac{I_1(0)}{V_3} (Rd) \quad (2.115)$$

หรือ 
$$Y_{13} = \frac{I_1}{V_3} \Big|_{x=0} = \left( \frac{\lambda}{R \sinh \lambda d} \right) \alpha (\cosh \lambda d - 1) \quad (2.116)$$

$$Y_{13} = \frac{P}{R \sinh P} \alpha (\cosh P - 1) \quad (2.117)$$

โดยที่  $P = \lambda d$

$$Y_{13} = -X \alpha (Y - 1) \quad (2.118)$$

และจากภาพที่ 2.29 สามารถหาค่าแอดมิตแตนซ์  $Y_{I3}$  ได้โดย

$$I_3 = \int_0^d \Delta i_3 \cdot dx \quad (2.119)$$

เมื่อ  $\Delta i_3 = (sC_2) \Delta s (V_3 - V_x)$

$$I_3 = \int_0^d sC_2 (V_3 - V_x) \cdot dx \quad (2.120)$$

$$I_3 = sC_2 V_3 \int_0^d \left( 1 - \frac{\cosh \lambda \left( \frac{d}{2} - x \right)}{\cosh \frac{\lambda d}{2}} \right) dx \quad (2.121)$$

$$I_3 = V_3 \left[ -\frac{sC_2^2}{C} + sC_2 - \frac{sC_2^2}{C\lambda} \frac{2 \sinh \frac{\lambda}{2} d}{\cosh \frac{\lambda}{2} d} \right] \quad (2.122)$$

$$I_3 = V_3 \left[ sC_2 - \frac{sC_2^2}{C} \left( 1 + \frac{2 \sinh \frac{\lambda}{2} d}{\cosh \frac{\lambda}{2} d} \right) \right] \quad (2.123)$$

$$I_3 = sC_2 V_3 \left[ 1 - \frac{C_2}{C} \left( 1 + \frac{2 \sinh \frac{\lambda}{2} d}{\cosh \frac{\lambda}{2} d} \right) \right] \quad (2.124)$$

เมื่อ  $Y_{33} = \frac{I_3}{V_3}$  ดังนั้น

$$Y_{33} = sC_2 \left[ 1 - \frac{C_2}{C} \left( 1 + \frac{2 \sinh \frac{\lambda}{2} d}{\lambda \cosh \frac{\lambda}{2} d} \right) \right] \quad (2.125)$$

$$Y_{33} = sC_2 \left[ \frac{C_1}{C} + \frac{C_2}{C} \frac{2 \sinh \frac{1}{2} \sqrt{src}}{\lambda \cosh \frac{1}{2} \sqrt{src}} \right] \quad (2.126)$$

โดยที่  $\frac{C_2}{C} = \alpha$  เมื่อ  $r = R$ ,  $c = C$  กำหนดให้  $P = \sqrt{sRC}$

$$Y_{33} = \alpha sc \left[ (1-\alpha) + \alpha \frac{2 \sinh \frac{1}{2} P}{\lambda \cosh \frac{1}{2} P} \right] \quad (2.127)$$

$$Y_{33} = \alpha sc \left[ (1-\alpha) + \frac{\alpha}{\lambda} \frac{2 \sqrt{\frac{\cosh P - 1}{2}}}{\sqrt{\frac{\cosh P + 1}{2}}} \right] \quad (2.128)$$

$$Y_{33} = \alpha sc \left[ (1-\alpha) + \frac{2\alpha}{\lambda} \frac{\sqrt{(\cosh P - 1)(\cosh P - 1)}}{\sqrt{(\cosh P - 1)(\cosh P - 1)}} \right] \quad (2.129)$$

$$Y_{33} = \alpha sc \left[ (1-\alpha) + \frac{2\alpha}{\lambda} \frac{\cosh P - 1}{\sinh P} \right] \quad (2.130)$$

$$Y_{33} = \alpha sc \left[ (1-\alpha) + \frac{2\alpha}{P} \frac{\cosh P - 1}{\sinh P} \right] \quad (2.131)$$

ดังนั้น จะได้ค่า  $Y_{33}$  คือ

$$Y_{33} = \frac{\alpha(1-\alpha)P^2}{R} + 2\alpha^2 \frac{R}{P \sinh P} (\cosh P - 1) \quad (2.132)$$

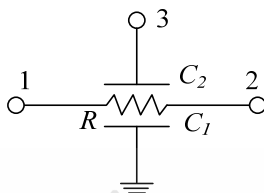
หรือ

$$Y_{33} = \frac{\alpha(1-\alpha)P^2}{XR} + 2\alpha^2 (Y - 1) \quad (2.133)$$

จากวิธีการดังกล่าว เราสามารถหาค่าแอดมิตแดนซ์พารามิเตอร์อื่นของ *DURC* ที่มีการต่อขา 4 ลงกราวด์ได้ ดังภาพที่ 2.30 ซึ่งสามารถนำมาเขียนเป็นสมการเมตริกซ์ได้ดังสมการที่ (2.134)

$$[Y_{ij}] = X \begin{bmatrix} Y & -1 & -\alpha(Y-1) \\ -1 & Y & -\alpha(Y-1) \\ -\alpha(Y-1) & -\alpha(Y-1) & \frac{\alpha(1-\alpha)P^2}{XR} + 2\alpha^2(Y-1) \end{bmatrix} \quad (2.134)$$

เมื่อ  $X = \frac{P}{R \sinh P}$ ,  $Y = \cosh P$ ,  $P = \sqrt{sRC}$  และ  $\alpha = \frac{C_2}{C_1 + C_2}$



ภาพที่ 2.30 วงจร DURC ที่ต่อขา 4 ลงกราวด์

### 2.3.5 วงจรกรองความถี่โดยใช้ยูนิฟอร์มดิสทริบิวต์อาร์ชี

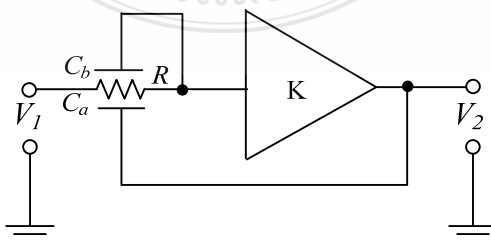
การออกแบบวงจรกรองความถี่ที่สร้างจากยูนิฟอร์มดิสทริบิวต์อาร์ชี ที่มีการนำเสนอในงานวิชาการ มีดังต่อไปนี้

ก. วงจรกรองความถี่ต่ำโดยใช้ยูนิฟอร์มดิสทริบิวต์อาร์ชี เป็นวงจรกรองความถี่ต่ำแบบแอคทีฟที่สร้างจากอุปกรณ์แอคทีฟร่วมกับตัวยูนิฟอร์มดิสทริบิวต์อาร์ชี [10] ดังแสดงในภาพที่ 2.31 และสมการฟังก์ชันการถ่ายโอนของวงจรคือ

$$T(s) = \frac{V_2}{V_1} = \frac{K\alpha(\cosh P + \frac{1-\alpha}{\alpha})}{(1-\alpha)[(\frac{1}{1-\alpha} - 2\alpha)\cosh P + \alpha N + K\{(2\alpha-1)\cosh P - \alpha N + 1\}]} \quad (2.135)$$

เมื่อ  $X = \frac{P}{R \sinh P}$ ,  $Y = \cosh P$ ,  $P = \sqrt{sRC}$ ,  $\alpha = \frac{C_b}{C_a + C_b}$  และ  $N = (2 + P \sinh P)$

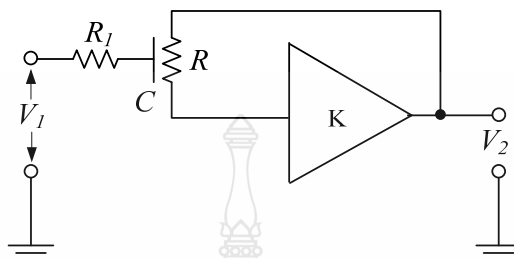
$K$  คือ ค่าอัตราขยายแรงดันของอุปกรณ์แอคทีฟ



ภาพที่ 2.31 วงจรกรองความถี่ต่ำโดยใช้ยูนิฟอร์มดิสทริบิวต์อาร์ชี



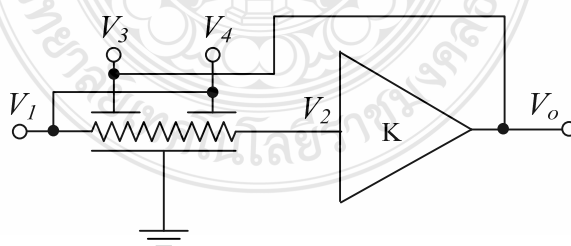
ข. วงจรกรองจำกัดแถบความถี่โดยใช้ยูนิฟอร์มดิสทริบิวต์ อาร์ซี เป็นวงจรกรองจำกัดแถบความถี่ที่สร้างจากอุปกรณ์แอคทีฟที่พร้อมด้วยยูนิฟอร์มดิสทริบิวต์อาร์ซี [11] ดังแสดงในภาพที่ 2.32 และสมการฟังก์ชันการถ่ายโอนของวงจรคือ



ภาพที่ 2.32 วงจรกรองจำกัดแถบความถี่โดยใช้ยูนิฟอร์มดิสทริบิวต์อาร์ซี

$$T(s) = \frac{V_2}{V_1} = \frac{\frac{R}{R_1} \cosh P + P \sinh P}{\frac{R}{R_1} + P \sinh P} \quad (2.136)$$

ค. วงจรกรองความถี่ต่ำโดยใช้ยูนิฟอร์มดิสทริบิวต์อาร์ซีแบบมัลติอิเล็กโทโรด เป็นวงจรกรองความถี่ต่ำแบบแอคทีฟที่สร้างจากอุปกรณ์แอคทีฟที่พร้อมด้วยยูนิฟอร์มดิสทริบิวต์อาร์ซีแบบมัลติอิเล็กโทโรด (Multielectrode RC Distributed Circuit) [20] ดังแสดงในภาพที่ 2.33 และสมการฟังก์ชันการถ่ายโอนของวงจรคือ



ภาพที่ 2.33 วงจรกรองความถี่ต่ำโดยใช้ยูนิฟอร์มดิสทริบิวต์อาร์ซีแบบมัลติอิเล็กโทโรด

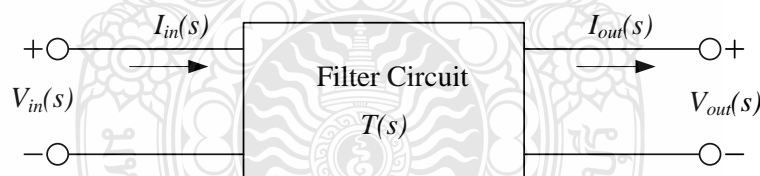
$$T(s) = \frac{V_o}{V_1} = \frac{[X + \alpha_2 X (Y - 1)]K}{[X(Y - 1) + X - \alpha_1 X (Y - 1)]K} \quad (2.137)$$

$$\text{เมื่อ } X = \frac{P}{R \sinh P}, Y = \cosh P, P = \sqrt{sRC}, \alpha_1 = \frac{C_2}{C_1 + C_2 + C_3} \text{ และ } \alpha_2 = \frac{C_3}{C_1 + C_2 + C_3}$$

$K$  คือ ค่าอัตราขยายแรงดันของอุปกรณ์แอกทิฟ

## 2.4 หลักการทั่วไปของวงจรกรองความถี่

วงจรกรองความถี่จัดเป็นวงจรแบบ 2 พอร์ต ที่ทำให้ลักษณะของสเปกตรัมของสัญญาณอินพุตก่อรูป (Shape) เป็นสเปกตรัมของสัญญาณเอาต์พุตที่มีความถี่ตามที่ต้องการ หรืออาจกล่าวได้ว่าวงจรกรองความถี่จะทำหน้าที่แยกสัญญาณที่ไม่ต้องการออกจากสัญญาณที่ต้องการ ในการศึกษาคุณสมบัติของวงจรกรองความถี่นั้น มักจะพิจารณาในลักษณะของความสัมพันธ์ระหว่างสัญญาณอินพุต และสัญญาณเอาต์พุตของวงจรเป็นหลัก นอกจากนี้การวิเคราะห์ห้วงจรยังให้ความสนใจพฤติกรรมของวงจรตลอดย่านความถี่มากกว่าการพิจารณาเพียงความถี่เดียว ซึ่งการพิจารณาในลักษณะเช่นนี้เรียกว่าการพิจารณาในโดเมนความถี่ (Frequency Domain) และเรียกผลตอบสนองของวงจรจากการพิจารณาในโดเมนความถี่นี้ว่าผลตอบสนองเชิงความถี่ (Frequency Response) [21] ซึ่งใช้สัญลักษณ์แทนด้วย  $T(s)$  โดยทั่วไปจะแสดงในรูปของฟังก์ชันการถ่ายโอน ซึ่งก็คืออัตราส่วนระหว่างปริมาณที่วัดที่พอร์ตเอาต์พุตต่อปริมาณที่วัดที่พอร์ตอินพุต โดยปริมาณที่กล่าวถึงนี้สามารถเป็นได้ทั้งแรงดันหรือกระแส



ภาพที่ 2.34 วงจรกรองความถี่แบบ 2 พอร์ต

เมื่อให้วงจรกรองความถี่มีลักษณะเป็นวงจรแบบ 2 พอร์ต ดังแสดงในภาพที่ 2.34 โดยมีสัญญาณทางด้านอินพุต และเอาต์พุตในโดเมนความถี่คือ  $V_{in}(s)$  และ  $V_{out}(s)$  ตามลำดับ สามารถหาฟังก์ชันการถ่ายโอนของวงจรได้ดังต่อไปนี้

$$T(s) = \frac{V_{out}(s)}{V_{in}(s)} \quad (2.138)$$

ดังนั้น

$$V_{out}(s) = T(s)V_{in}(s) \quad (2.139)$$

เนื่องจาก  $s$  มีค่าเท่ากับ  $\sigma + j\omega$  ดังนั้นเมื่อทำการวิเคราะห์ห้วงจรภายใต้สถานะคงตัวที่มีอินพุตเป็นคลื่นรูปไซน์  $\sigma$  จะมีค่าเท่ากับศูนย์ ทำให้  $s$  มีค่าเท่ากับ  $j\omega$  และสามารถเขียนสมการในรูปส่วนประกอบของขนาดและเฟสได้ตามลำดับดังนี้

$$|V_{\text{out}}(j\omega)| = |T(j\omega)| |V_{\text{in}}(j\omega)| \quad (2.140)$$

เมื่อ  $\phi_{\text{out}(j\omega)}$ ,  $\phi_{T(j\omega)}$  และ  $\phi_{\text{in}(j\omega)}$  คือ ค่าเฟสของ  $V_{\text{out}}(j\omega)$ ,  $T(j\omega)$  และ  $V_{\text{in}}(j\omega)$  ตามลำดับแล้ว จะได้ความสัมพันธ์ระหว่างกันเป็น

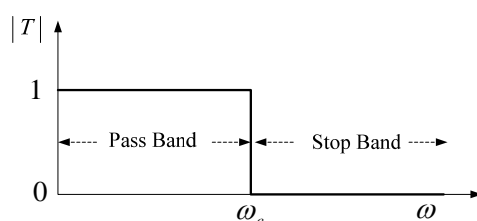
$$\phi_{\text{out}(j\omega)} = \phi_{T(j\omega)} + \phi_{\text{in}(j\omega)} \quad (2.141)$$

จากสมการ (2.140) จะเห็นว่าขนาดของสัญญาณทางด้านเอาต์พุตมีค่าเท่ากับผลคูณของขนาดของสัญญาณทางด้านอินพุตกับขนาดของผลตอบสนองเชิงความถี่ของวงจร ดังนั้นถ้ากำหนดให้ฟังก์ชันขนาดของ  $T(j\omega)$  มีค่าเท่ากับศูนย์ในช่วงความถี่ตั้งแต่  $\omega_{s1}$  ถึง  $\omega_{s2}$  แล้ว ขนาดของสัญญาณทางด้านเอาต์พุตจะมีค่าเท่ากับศูนย์ด้วย แม้ว่าจะมีสัญญาณค่าใดๆ เข้ามาทางอินพุตเหตุนี้ช่วงความถี่ตั้งแต่  $\omega_{s1}$  ถึง  $\omega_{s2}$  จึงถูกเรียกว่า แถบหยุด (Stop Band) ของวงจรกรองความถี่ ในทำนองเดียวกันถ้าให้ฟังก์ชันขนาดของ  $T(j\omega)$  มีค่ามากเท่ากับหนึ่ง (ตามอุดมคติ) ในช่วงความถี่ตั้งแต่  $\omega_{p1}$  ถึง  $\omega_{p2}$  แล้ว ขนาดของสัญญาณทางด้านเอาต์พุตจะมีค่าเป็นไปตามสมการ (2.140) และเรียกช่วงความถี่ตั้งแต่  $\omega_{p1}$  ถึง  $\omega_{p2}$  นี้ว่า แถบผ่าน (Pass Band) ของวงจรกรองความถี่

วงจรกรองความถี่สามารถแบ่งออกได้เป็น 4 รูปแบบพื้นฐาน โดยอาศัยลักษณะของแถบหยุดและแถบผ่านของวงจร ซึ่งเกิดจากการตอบสนองของฟังก์ชันขนาดของ  $T(j\omega)$  ที่แตกต่างกันของวงจร ดังรายละเอียดที่จะกล่าวในหัวข้อต่อไป

#### 2.4.1 วงจรกรองผ่านความถี่ต่ำ

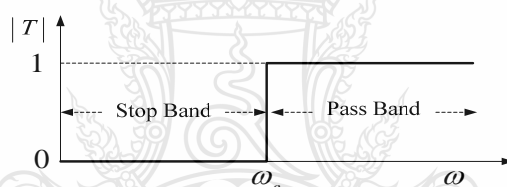
วงจรกรองผ่านความถี่ต่ำ (Lowpass Filter: LPF) เป็นวงจรที่มีลักษณะการตอบสนองทางขนาดเชิงความถี่สลับที่กับวงจรกรองผ่านความถี่สูงคือ แถบผ่านของวงจรจะมีความถี่ตั้งแต่  $\omega = 0$  ถึง  $\omega = \omega_c$  และมีแถบหยุดตั้งแต่  $\omega_c$  ไปจนถึงอนันต์ รูปแบบการตอบสนองทางขนาดเชิงความถี่ของวงจรในทางอุดมคติแสดงได้ดังภาพที่ 2.35



ภาพที่ 2.35 ผลตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านความถี่ต่ำในทางอุดมคติ

#### 2.4.2 วงจรกรองผ่านความถี่สูง

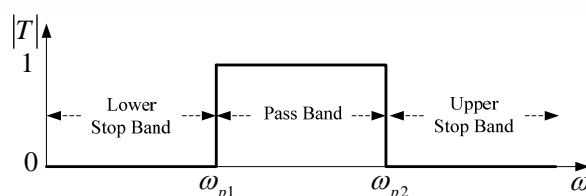
วงจรกรองผ่านความถี่สูง (Highpass Filter: HPF) เป็นวงจรกรองความถี่ที่มีช่วงความถี่ตั้งแต่  $\omega = 0$  ถึง  $\omega = \omega_c$  เป็นแถบหยุด โดยที่  $\omega_c$  ถูกเรียกว่า ความถี่คัทออฟ (Cutoff Frequency) ของวงจร และมีช่วงความถี่ตั้งแต่  $\omega_c$  ไปจนถึงอนันต์นั้นเป็นแถบผ่าน ซึ่งสามารถแสดงรูปการตอบสนองทางขนาดเชิงความถี่ของวงจรในทางอุดมคติได้ดังภาพที่ 2.36



ภาพที่ 2.36 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านความถี่สูงในทางอุดมคติ

#### 2.4.3 วงจรกรองผ่านแถบความถี่

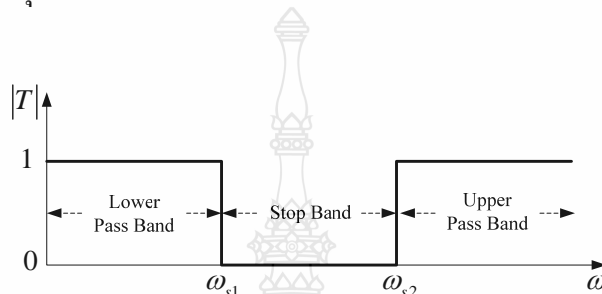
วงจรกรองผ่านแถบความถี่ (Bandpass Filter: BPF) จะมีแถบผ่านที่ความถี่ตั้งแต่  $\omega_{p1}$  ถึง  $\omega_{p2}$  ในขณะที่ความถี่อื่นเป็นแถบหยุด รูปการตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านแถบความถี่ในทางอุดมคตินั้นแสดงได้ดังภาพที่ 2.37



ภาพที่ 2.37 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านแถบความถี่ในทางอุดมคติ

#### 2.4.4 วงจรกรองจำกัดแถบความถี่

วงจรกรองจำกัดแถบความถี่ (Band Stop: BSF) เป็นวงจรที่มีลักษณะการตอบสนองทางขนาดเชิงความถี่ตรงกันข้ามกับวงจรกรองผ่านแถบความถี่คือ วงจรที่มีแถบหยุดตั้งแต่ความถี่  $\omega_{s1}$  ถึง  $\omega_{s2}$  วงจรกรองจำกัดแถบความถี่ที่มีแถบหยุดเฉพาะความถี่แคบๆ มีชื่อเรียกได้อีกชื่อคือ วงจรนอตช์ฟิลเตอร์ (Notch Filter: NF) ซึ่งสามารถแสดงรูปการตอบสนองทางขนาดเชิงความถี่ของวงจรกรองจำกัดแถบความถี่ในทางอุดมคติได้ดังภาพที่ 2.38



ภาพที่ 2.38 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองจำกัดแถบความถี่ในทางอุดมคติ

#### 2.5 วงจรกรองความถี่หลายหน้าที่

วงจรกรองความถี่หลายหน้าที่ (Universal Filter) หมายถึงวงจรกรองความถี่ที่สามารถให้ฟังก์ชันการทำงานได้หลายรูปแบบในวงจรเดียว เช่น สามารถทำงานเป็น วงจรกรองผ่านความถี่ต่ำ วงจรกรองผ่านความถี่สูง และวงจรกรองผ่านแถบความถี่ได้ จากโครงสร้างวงจรเดียวกัน เป็นต้น โดยมีรูปสมการของฟังก์ชันการถ่ายโอนเป็นแบบฟังก์ชันไบควอดราติก (Biquadratic Function) หรือเรียกสั้นๆว่า ไบควอด ซึ่งมีรูปแบบมาตรฐานดังแสดงต่อไปนี้ [21]

$$T(s) = \frac{a_2 s^2 + a_1 s + a_0}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \quad (2.142)$$

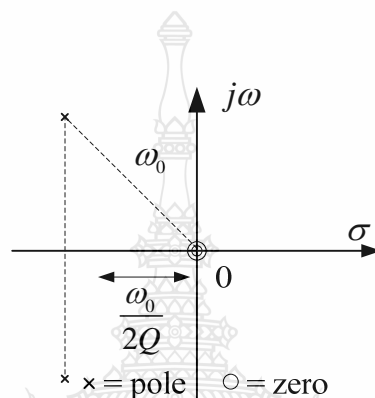
โดยที่  $\omega_0$  คือ ค่าความถี่ของโพล (Pole Frequency)

$a_0, a_1, a_2$  คือ สัมประสิทธิ์ของจำนวนเศษ

$Q$  คือ ค่าควอลิตีแฟกเตอร์ของโพล (Pole Quality Factor)

พิจารณาสมการ (2.142) จะพบว่าสามารถหาค่าซีโร (Zero) ของฟังก์ชันการถ่ายโอนอันดับสองได้จากค่าสัมประสิทธิ์ของจำนวนเศษ ซึ่งจะช่วยให้ทราบถึงชนิดของวงจรรองความถี่ได้ดังรายละเอียดที่จะกล่าวถึงต่อไป

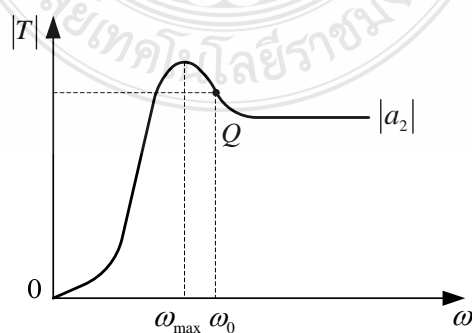
ก. กรณีที่ค่าซีโรทั้งสองของสมการมีตำแหน่งบนระนาบ  $s$  ( $s$ -plane) ที่  $s = 0$  ดังในภาพที่ 2.39 และดังภาพที่ 2.40 สมการ (2.142) จะให้ฟังก์ชันการถ่ายโอนของวงจรรองผ่านความถี่สูงอันดับสองโดยมีรูปแบบคือ



ภาพที่ 2.39 ค่าโพลและซีโรบนระนาบ  $s$  ของวงจรรองผ่านความถี่สูงอันดับสอง

$$T(s) = \frac{a_2 s^2}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \quad (2.143)$$

เมื่อ  $a_2$  คือค่าอัตราขยายความถี่สูง (High-Frequency Gain)  
 $\omega_0$  คือค่าความถี่เรโซแนนซ์ (Resonance Frequency)

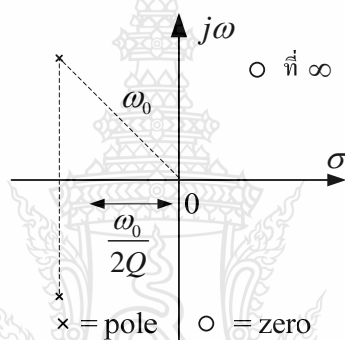


ภาพที่ 2.40 การตอบสนองทางขนาดเชิงความถี่ของวงจรรองผ่านความถี่สูงอันดับสอง

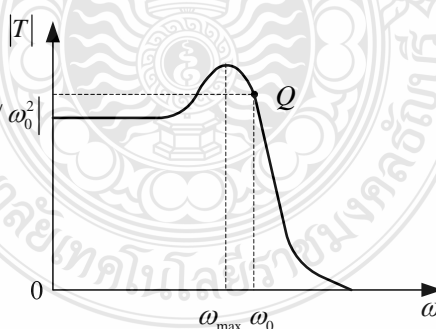
ข. กรณีที่ค่าซีโรทั้งสองของสมการมีตำแหน่งบนระนาบ  $s$  (s-plane) ที่  $s = \infty$  ดังแสดงในภาพที่ 2.41 และดังภาพที่ 2.42 สมการ (2.142) จะให้ฟังก์ชันการถ่ายโอนของวงจรกรองผ่านความถี่ต่ำอันดับสองโดยมีรูปแบบคือ [21]

$$T(s) = \frac{a_0}{s^2 + \frac{\omega_0}{Q}s + \omega_0^2} \quad (2.144)$$

เมื่อ  $a_0 / \omega_0^2$  คือ ค่าอัตราขยายไฟตรง (DC Gain)



ภาพที่ 2.41 ค่าโพลและซีโรบนระนาบ  $s$  ของวงจรกรองผ่านความถี่ต่ำอันดับสอง



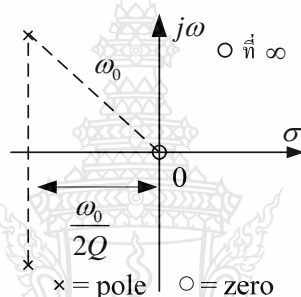
ภาพที่ 2.42 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านความถี่ต่ำอันดับสอง

ค. ในกรณีที่ค่าซีโรของสมการมีตำแหน่งบนระนาบ  $s$  (s-plane) ที่  $s = 0$  หนึ่งตำแหน่งและอีกทางหนึ่งตำแหน่งที่  $s = \infty$  ดังแสดงในภาพที่ 2.43 สมการ (2.142) จะให้ฟังก์ชันการถ่ายโอนของวงจรกรองผ่านแถบความถี่อันดับสองโดยมีรูปแบบคือ [21]

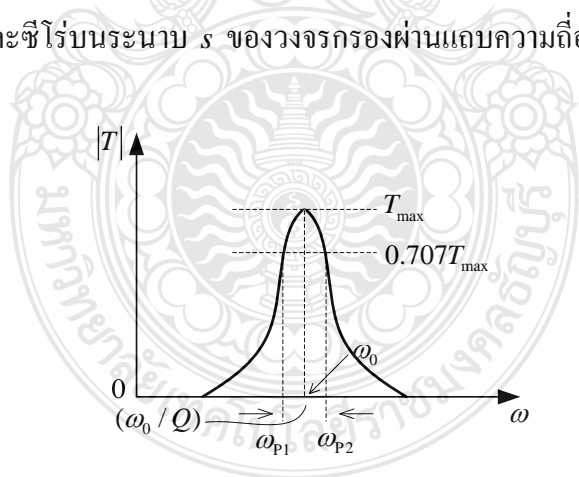
$$T(s) = \frac{a_1 s}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \quad (2.145)$$

เมื่อ  $a_1 Q / \omega_0$  คือค่าอัตราขยายที่ความถี่ศูนย์กลาง (Center Frequency)

ผลตอบสนองทางขนาดเชิงความถี่จะมีค่าสูงสุด (Peak) ที่  $\omega = \omega_0$  หรือค่าความถี่ศูนย์กลางของวงจร ซึ่งจะมีค่าเท่ากับค่าความถี่ของโพลของสมการ กราฟการตอบสนองทางขนาดเชิงความถี่ของวงจรมีลักษณะดังภาพที่ 2.44



ภาพที่ 2.43 ค่าโพลและซีโรบนระนาบ  $s$  ของวงจรกรองผ่านแถบความถี่อันดับสอง



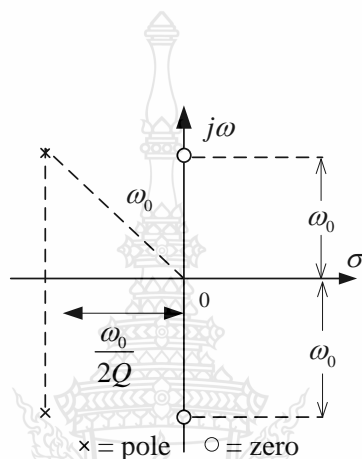
ภาพที่ 2.44 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านแถบความถี่อันดับสอง

ง. ในกรณีที่ค่าซีโรของสมการมีตำแหน่งอยู่บนแกน  $j\omega$  ของระนาบ  $s$  (s-plane) ดังภาพที่ 2.45 สมการ (2.142) จะให้ฟังก์ชันการถ่ายโอนของวงจรกรองกำจัดแถบความถี่อันดับสองโดยมีรูปแบบดังนี้ [21]

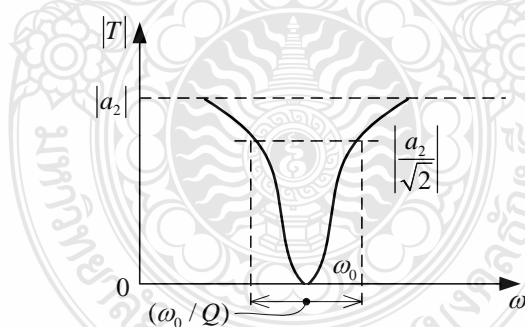


$$T(s) = \frac{s^2 + \omega_0^2}{s^2 + \frac{\omega_0}{Q}s + \omega_0^2} \quad (2.146)$$

ค่าอัตราขยายความถี่สูงของวงจรมีค่าเท่ากับ  $a_2$  กราฟการตอบสนองทางขนาดเชิงความถี่ของวงจรมีลักษณะดังภาพที่ 2.46 และค่า  $\omega_0$  เป็นที่รู้จักกันในชื่อหนึ่งว่า ความถี่น็อทช์ (Notch Frequency)



ภาพที่ 2.45 ค่าโพลและซีโรบนระนาบ  $s$  ของวงจรกรองผ่านแถบความถี่อันดับสอง

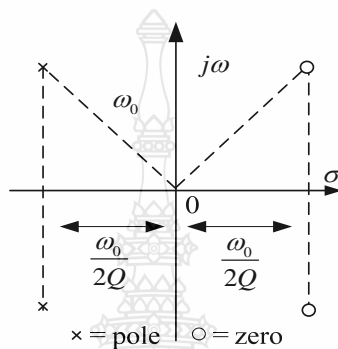


ภาพที่ 2.46 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านแถบความถี่อันดับสอง

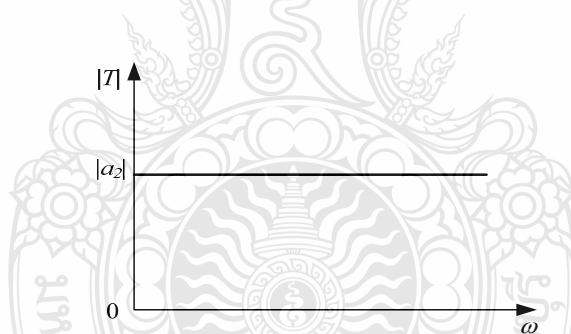
จ. ในกรณีที่ค่าซีโรของสมการทั้งสองค่ามีตำแหน่งอยู่ทางด้านขวามือของระนาบ  $s$  ( $s$ -plane) โดยมีความสมมาตรกับโพลดังแสดงในภาพที่ 2.48 ภาพที่ 2.48 และภาพที่ 2.49 สมการ (2.142) จะให้ฟังก์ชันการถ่ายโอนของวงจรกรองผ่านทุกความถี่อันดับสองโดยมีรูปแบบดังนี้ [21]

$$T(s) = \frac{s^2 - \frac{\omega_0}{Q}s + \omega_0^2}{s^2 + \frac{\omega_0}{Q}s + \omega_0^2} \quad (2.147)$$

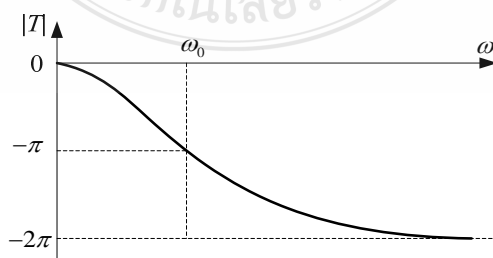
เมื่อ  $|a_2|$  คือค่าอัตราขยายแบบราบ (Flat Gain) ของวงจร



ภาพที่ 2.47 ค่าโพลและซีโรบนระนาบ  $s$  ของวงจรกรองผ่านทุกความถี่อันดับสอง



ภาพที่ 2.48 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านทุกความถี่อันดับสอง



ภาพที่ 2.49 การตอบสนองทางเฟสเชิงความถี่ของวงจรกรองผ่านทุกความถี่อันดับสอง

### 2.5.1 วงจรกรองความถี่หลายหน้าที่ที่สร้างจากอุปกรณ์แอกทีฟ

การออกแบบวงจรกรองความถี่หลายหน้าที่ ที่สร้างจากอุปกรณ์แอกทีฟ เช่น ออปแอมป์ และโอทีเอ มีการนำเสนอในงานวิชาการ มีดังต่อไปนี้

ก. วงจรกรองความถี่หลายหน้าที่ ที่สร้างจากออปแอมป์ เป็นวงจรกรองความถี่หลายหน้าที่แบบตัวแปรสถานะให้ผลการตอบสนองความถี่ 3 รูปแบบพื้นฐาน ประกอบด้วย วงจรกรองความถี่ต่ำ วงจรกรองความถี่สูง และวงจรกรองจำกัดแถบความถี่ [22] วงจรดังแสดงในภาพที่ 2.50

จากภาพที่ 2.50 กรณีที่  $V_{iB} = 0$  และ  $R_6 = \infty$  สามารถเขียนฟังก์ชันการถ่ายโอนของวงจรได้ดังนี้

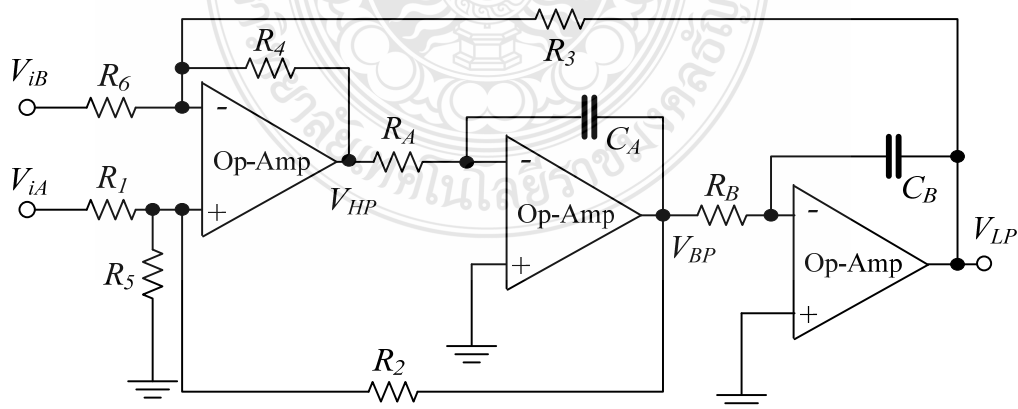
$$T_{HP}(s) = \frac{H_\infty s^2}{s^2 + (\omega_0 / Q)s + \omega_0^2} V_i(s) \quad (2.148)$$

$$T_{BP}(s) = \frac{H_b (\omega_0 / Q)s}{s^2 + (\omega_0 / Q)s + \omega_0^2} V_i(s) \quad (2.149)$$

$$T_{LP}(s) = \frac{H_0 \omega_0^2}{s^2 + (\omega_0 / Q)s + \omega_0^2} V_i(s) \quad (2.150)$$

โดย  $H_\infty = \frac{1 + R_4 / R_3}{1 + R_1 / R_2 + R_1 / R_5}$ ,  $H_b = -\frac{R_2}{R_1}$  และ  $H_0 = \frac{1 + R_5 / R_4}{1 + R_1 / R_2 + R_1 / R_5}$

เมื่อ  $\omega_0 = \sqrt{\frac{R_4 / R_3}{R_A R_B C_A C_B}}$  และ  $Q = \frac{1 + R_2 / R_1 + R_2 / R_5}{1 + R_4 / R_3} \sqrt{\frac{R_A C_A R_4}{R_B C_B R_3}}$



ภาพที่ 2.50 วงจรกรองความถี่หลายหน้าที่ ที่สร้างจากออปแอมป์

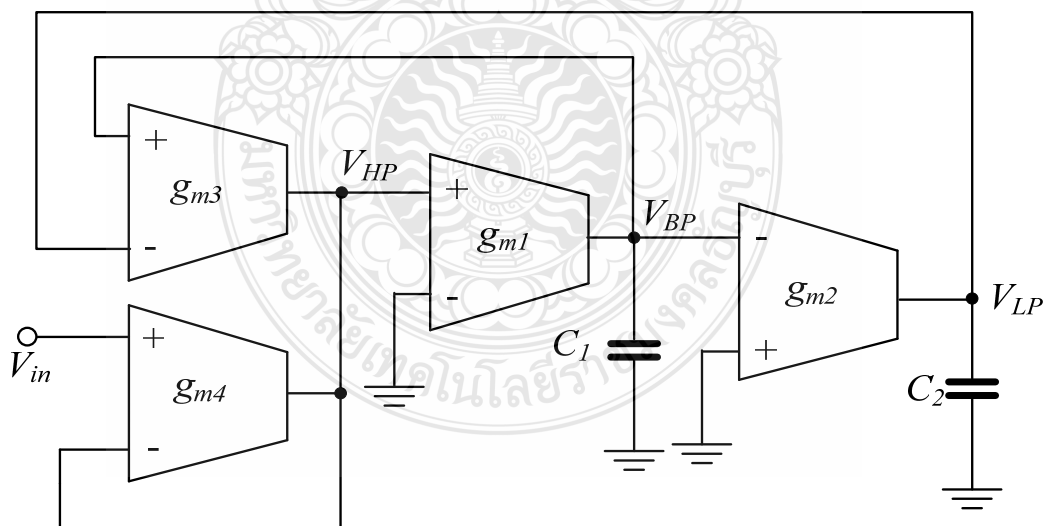
จากภาพที่ 2.51 ในกรณีที่  $V_{iA} = 0$  และ  $R_1 = \infty$  สามารถเขียนฟังก์ชันการถ่ายโอนของวงจร  $T_{HP}(s)$  มีค่าเท่ากับสมการ (2.148)  $T_{BP}(s)$  มีค่าเท่ากับสมการ (2.149) และ  $T_{LP}(s)$  มีค่าเท่ากับสมการ (2.150)

$$\text{โดย } H_\infty = -\frac{R_4}{R_6}, H_b = \frac{1+R_2/R_5}{1+R_6/R_4+R_6/R_3} \text{ และ } H_0 = -\frac{R_3}{R_6}$$

$$\text{เมื่อ } \omega_0 = \sqrt{\frac{R_4/R_3}{R_A R_B C_A C_B}} \text{ และ } Q = \frac{1+R_2/R_1}{1+R_4/R_3+R_4/R_5} \sqrt{\frac{R_A C_A R_4}{R_B C_B R_3}}$$

จากฟังก์ชันการถ่ายโอนของวงจรกรองความถี่ทั้งสองกรณี จะเห็นได้ว่าสามารถเลือกค่าและเครื่องหมายของอัตราขยาย  $H_\infty$ ,  $H_b$  และ  $H_0$  ได้อย่างอิสระ

ข. วงจรกรองความถี่หลายหน้าที่โหมคแรงดัน ที่สร้างจากโอทีเอ เป็นวงจรกรองความถี่หลายหน้าที่ ทำงานในโหมคของแรงดันใช้อินพุตเดียว และหลายเอาต์พุต สร้างจากโอทีเอ 4 วงจรร่วมกับตัวเก็บประจุแบบต่อลงกราวด์ ให้ผลการตอบสนองความถี่ 3 รูปแบบพื้นฐาน ประกอบด้วยวงจรกรองความถี่ต่ำ วงจรกรองความถี่สูง และวงจรกรองจำกัดแถบความถี่ [23] วงจรดังแสดงในภาพที่ 2.51



ภาพที่ 2.51 วงจรกรองความถี่หลายหน้าที่ ที่สร้างโอทีเอ

วงจรที่แสดงในภาพที่ 2.51 สามารถเขียนสมการฟังก์ชันการถ่ายโอนได้ดังนี้

$$T_{HP}(s) = \frac{s^2 C_1 C_2}{s^2 C_1 C_2 + s C_2 g_{m1} + g_{m1} g_{m2}} V_{in}(s) \quad (2.151)$$

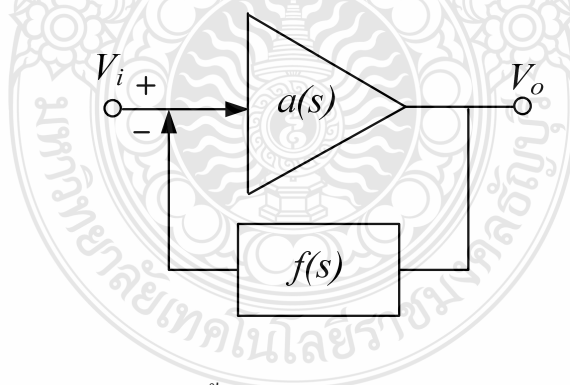
$$T_{BP}(s) = \frac{-s C_2 g_{m1}}{s^2 C_1 C_2 + s C_2 g_{m1} + g_{m1} g_{m2}} V_{in}(s) \quad (2.152)$$

$$T_{LP}(s) = \frac{g_{m1} g_{m2}}{s^2 C_1 C_2 + s C_2 g_{m1} + g_{m1} g_{m2}} V_{in}(s) \quad (2.153)$$

จากสมการ (2.151) สมการ (2.152) และสมการ (2.153) จะเห็นว่าวงจรกรองความถี่สามารถให้การตอบสนองความถี่สูงผ่านที่เอาต์พุต  $V_{HP}$  การตอบสนองแบบแถบความถี่ผ่านที่เอาต์พุต  $V_{BP}$  และการตอบสนองความถี่ต่ำผ่านที่เอาต์พุต  $V_{LP}$  ตามลำดับ

## 2.6 เสถียรภาพ (Stability) ของวงจรกรองความถี่

การวิเคราะห์หาเสถียรภาพของวงจรกรองความถี่ถือได้ว่าเป็นเรื่องสำคัญของการออกแบบวงจรกรองความถี่ ดังนั้นในวิทยานิพนธ์นี้จึงขอกล่าวถึงเสถียรภาพของระบบที่มีการย้อนกลับเพื่อเป็นพื้นฐาน โดยที่ทุกๆระบบที่มีการย้อนกลับจะรวมถึงระบบแบบอนาล็อก หรือ สวิตซ์คาปาซิเตอร์ ซึ่งเป็นระบบที่เกิดความไม่เสถียรภาพขึ้น เนื่องจากในระบบมีจำนวนข้อมูลย้อนกลับอย่างหลากหลายหรืออาจเกิดขึ้นจากการหน่วงเวลาภายในของระบบ [15]



ภาพที่ 2.52 ระบบที่มีการย้อนกลับแบบชั้นเดียว

ในภาพที่ 2.52 สมมติให้  $f(s)$  คือฟังก์ชันการย้อนกลับของวงจร และ  $a(s)$  คืออัตราขยายของวงจรซึ่งสามารถเขียนสมการฟังก์ชันการถ่ายโอนแบบ Open-Loop ได้ดังนี้

$$T(s) = a(s)f(s) \quad (2.154)$$

และสมการฟังก์ชันการถ่ายโอน  $A(s)$  แบบ Close-Loop คือ

$$A(s) = \frac{a(s)}{1 + a(s)f(s)} \quad (2.155)$$

ระบบที่มีเสถียรภาพจะต้องมีค่าโพลที่มาจาก Close-Loop ฟังก์ชันการถ่ายโอนอยู่ด้านซ้ายของระนาบ  $s$  ( $s$ -Plane) และค่าโพล ที่ได้มาจากราก (root) ของสมการคุณลักษณะ ซึ่งมีค่าดังนี้

$$F(s) = 1 + a(s)f(s) \quad (2.156)$$

ค่าปริมาณ  $20 \log_{10} |F(j\omega)|$  เรียกปริมาณย้อนกลับ และมีหน่วยเป็น เดซิเบล (dB)

การวิเคราะห์เสถียรภาพของวงจรมัน ถือได้ว่าเป็นเรื่องสำคัญเป็นอย่างยิ่ง เพราะทำให้ทราบถึงขอบเขตการทำงานของวงจรต่างๆ นอกจากนี้จะทำการพิจารณาจากสมการคุณลักษณะ โดยทั่วไปแล้ว เสถียรภาพของวงจรจะขึ้นอยู่กับตำแหน่งรากของสมการคุณลักษณะ โดยในวิทยานิพนธ์ฉบับนี้ วิเคราะห์เสถียรภาพของวงจรด้วยเทคนิคในควิสต์โคอะแกรม (Nyquist Diagram) ซึ่งมีหลักการคือ จะนำรากสมการคุณลักษณะ หรืออาจกล่าวได้ว่านำสมการตัวส่วนของฟังก์ชันการถ่ายโอน มาหาเส้นทางเดินของในควิสต์ในระนาบ  $s$ -Plane กรณีที่วงจรมีเสถียรภาพ จะต้องไม่เส้นทางเดินของในควิสต์ปิดล้อมจุดกำเนิด (Origin)

สำหรับการวิเคราะห์เสถียรภาพของวงจรตรงความถี่ที่ใช้  $URC$  และ  $DURC$  นั้น เพื่อความสะดวกในการวิเคราะห์ จึงได้ทำการเปลี่ยนแปลงให้มาอยู่ในระนาบ  $P$  ( $P$ -Plane) แทน สามารถเขียนฟังก์ชันการถ่ายโอนของระบบได้เป็น

$$T(P) = \frac{N(P)}{D(P)} \quad (2.157)$$

เมื่อ  $N(P)$  คือ โพลีโนเมียลของตัวเศษ และ

$D(P)$  คือ โพลีโนเมียลของตัวส่วน

สามารถเขียนสมการใหม่ได้เป็น

$$\text{Stability region} = \text{Re}\{D(P)\} + \text{Im}\{D(P)\} \quad (2.158)$$

เมื่อ  $\text{Re}$  คือส่วนของจำนวนจริง และ  $\text{Im}$  คือจำนวนจินตภาพ ของสมการตัวส่วน

## 2.7 ความไวของตัวอุปกรณ์ในวงจรกรองความถี่

วงจรกรองความถี่ที่มีคุณภาพจะต้องมีความไวของตัวอุปกรณ์ที่ต่ำ มีการเปลี่ยนแปลงทางขนาดน้อย ดังนั้นในการวิเคราะห์หาค่าความไวของอุปกรณ์ จึงเป็นสิ่งจำเป็นของการออกแบบวงจรกรองความถี่ ถ้า  $T(s)$  คือฟังก์ชันการถ่ายโอนหลักของวงจร และ  $x$  คือตัวอุปกรณ์หรืออิลิเมนต์ต่างๆ ในวงจร เช่น  $R, C, K, \omega$  และอื่นๆ [15] สามารถหาค่าความไวของตัวอุปกรณ์  $x$  ได้ดังนี้

$$S_{x_i}^T = \frac{\Delta T / T}{\Delta X / X} = \frac{X}{T} \frac{\Delta T}{\Delta X} \quad (2.159)$$

ซึ่ง  $\Delta T = T(s, x + \Delta x) - T(s, x)$  และ  $S_{x_i}^T$  คือค่าความไวของการเปลี่ยนแปลงของ  $T$  สาเหตุจากมีการเปลี่ยนแปลงค่าของ  $x$  โดยปกติ ถ้าขยายค่า  $\Delta T$  แบบอนุกรมเทย์เลอร์ (Taylor Series) ด้วยค่า  $\Delta X$  ที่ต่ำจะได้สมการใหม่เป็น

$$\Delta T = \frac{\partial T}{\partial X} \Delta X = X \frac{\partial T}{\partial X} \frac{\Delta X}{X} \quad (2.160)$$

เมื่อทำการ Normalize สมการ (2.160) ด้วยการหาร  $T$  ทั้งสองข้าง จะได้

$$S_x^T = \frac{\partial T / T}{\partial X / T} = \frac{\partial (\ln T)}{\partial (\ln X)} \cong \frac{X}{T} \frac{\Delta T}{\Delta X} \quad (2.161)$$

ในทางปฏิบัติ สมการ (2.161) มีการนำมาใช้อย่างกว้างขวางในการหาค่าความไวของตัวอุปกรณ์ ของวงจรกรองความถี่ชนิดต่างๆ ในบางกรณีก็สามารถเขียนฟังก์ชันการถ่ายโอนได้เป็น

$$T(s, x) = \frac{N(s, x)}{D(s, x)} \quad (2.162)$$

แทนสมการ (2.162) ลงในสมการ (2.161) จะได้

$$S_x^T = \frac{\partial T}{\partial x} \left( \frac{x}{T} \right) = \frac{DN' - ND'}{D^2} \left( x \frac{D}{N} \right) = x \left( \frac{N'}{N} - \frac{D'}{D} \right) \quad (2.163)$$

โดยที่  $N' = \frac{\partial N}{\partial x}$  และ  $D' = \frac{\partial D}{\partial x}$  นำมาเขียนสมการรูปแบบใหม่ได้เป็น

$$S_x^T = S_x^N - S_x^D \quad (2.164)$$

## 2.8 กรู๊ปดีเลย์ของวงจรความถี่

ผลตอบสนองของกรู๊ปดีเลย์ ได้จากการพิจารณาสัญญาณแบบ โดเมนเวลา (Time Domain) ซึ่งจะแสดงให้อยู่ในรูปของโดเมนความถี่ (Frequency Domain) เช่นเดียวกับผลการตอบสนองทางขนาดและเฟส [14] โดยสมมติสัญญาณอินพุต  $V_1$  ป้อนไปยังเน็ตเวิร์คที่มีค่ากรู๊ปดีเลย์เท่ากับ  $D$  วินาที และสัญญาณทางด้านเอาต์พุต  $V_2$  จะมีค่าเป็น

$$V_2(t) = V_1(t - D) \quad (2.165)$$

เนื่องจากสัญญาณใดๆ มักมีองค์ประกอบของสัญญาณรูปไซน์อยู่เสมอ ดังนั้นสัญญาณอินพุตจะได้

$$V_1 = A \sin(\omega t + \phi) \quad (2.166)$$

เมื่อนำไปแทนในสมการ (2.165) จะได้สัญญาณเอาต์พุตคือ

$$V_2 = A \sin[\omega(t - D) + \phi] \quad (2.167)$$

หรือ

$$V_2 = A \sin[\omega t - \omega D + \phi] \quad (2.168)$$

จากสมการ (2.166) และ (2.168) จะเห็นว่าสัญญาณอินพุตและเอาต์พุตมีเฟสต่างกันคือ

$$\theta = -\omega D \quad (2.169)$$



โดยฟังก์ชันของกรุปดีเลย์ จะได้จากการหาอนุพันธ์ของสมการ (2.169) เทียบกับ  $\omega$  จะได้เป็น

$$D = -\frac{d\theta}{d\omega} \quad (2.170)$$



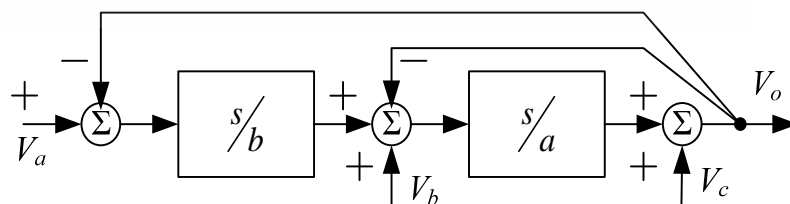
## บทที่ 3

### การออกแบบวงจรกรองความถี่หลายหน้าที่

การออกแบบวงจรกรองความถี่หลายหน้าที่ในวิทยานิพนธ์ฉบับนี้ สามารถสังเคราะห์ผลตอบสนองทางความถี่ได้ 4 รูปแบบมาตรฐาน คือ วงจรกรองผ่านความถี่ต่ำ วงจรกรองผ่านความถี่สูง วงจรกรองผ่านแถบความถี่ และวงจรกรองจํากัดแถบความถี่ บนโครงสร้างของวงจรเดียวกันทำงานในโหมดของแรงดัน วงจรที่ออกแบบแบ่งออกเป็น 2 ลักษณะ คือ วงจรกรองความถี่หลายหน้าที่ โดยใช้โอทีเอกับยูนิฟอร์มดิสทริบิวต์ อาร์ซี แบบหนึ่งชั้น (Uniform Distributed RC: *URC*) และวงจรกรองความถี่หลายหน้าที่ โดยใช้โอทีเอกับยูนิฟอร์มดิสทริบิวต์ อาร์ซี แบบสองชั้น (Double Layers Uniform Distributed RC: *DURC*) คุณลักษณะเด่นของวงจรที่ออกแบบ คือ มีผลการตอบสนองทางขนาดต่อความถี่ที่ดี มีเสถียรภาพ มีกรุปดีเลย์คงที่ตลอดย่านความถี่ที่ต้องการใช้งาน และมีค่าความไวที่ต่ำ ในบทนี้จะกล่าวถึงรายละเอียดในการออกแบบวงจร ประกอบด้วย หลักการออกแบบวงจรกรองความถี่หลายหน้าที่ การวิเคราะห์หาค่าเสถียรภาพ การหากรุปดีเลย์และการวิเคราะห์หาค่าความไวของวงจร ซึ่งมีรายละเอียดดังต่อไปนี้

#### 3.1 หลักการออกแบบวงจรกรองความถี่

วงจรที่ออกแบบมี 2 ลักษณะคือ วงจรกรองความถี่หลายหน้าที่ โดยใช้โอทีเอกับ *URC* และวงจรกรองความถี่หลายหน้าที่ โดยใช้โอทีเอกับ *DURC* ซึ่งการออกแบบวงจรที่นำเสนอ มีพื้นฐานอยู่บนโครงสร้างตัวแปรสแตต (State Variable Structure) ลักษณะการทำงานของวงจรจะขึ้นอยู่กับตัวแปรสถานะทางด้านอินพุต ที่ป้อนให้กับวงจร นั่นคือค่าของ  $V_a$ ,  $V_b$  และ  $V_c$  ที่ประกอบขึ้นจากวงจรมีตัวแปรอินทิเกรเตอร์ (Integrator Loop) ซึ่งมีบล็อกไดอะแกรมดังแสดงในภาพที่ 3.1



ภาพที่ 3.1 โครงสร้างตัวแปรสแตตของวงจรกรองความถี่ที่นำเสนอ

จากภาพที่ 3.1 จะเห็นได้ว่าสมการฟังก์ชันการถ่ายโอนของวงจรจะขึ้นอยู่กับตัวแปรสถานะทางด้านอินพุตซึ่งแยกพิจารณาเป็น 4 รูปแบบ คือ วงจรกรองผ่านความถี่ต่ำ วงจรกรองผ่านความถี่สูง วงจรกรองผ่านแถบความถี่ และวงจรกรองจำกัดแถบความถี่ ในกรณีที่กำหนดให้  $V_a = V_g$ ,  $V_b = 0$  และ  $V_c = 0$  สมการฟังก์ชันการถ่ายโอนของวงจรจะให้ผลการตอบสนองทางความถี่เป็นแบบวงจรกรองผ่านความถี่ต่ำ ในกรณีที่กำหนดให้  $V_a = 0$ ,  $V_b = 0$  และ  $V_c = V_g$  สมการฟังก์ชันการถ่ายโอนของวงจรจะให้ผลการตอบสนองทางความถี่เป็นแบบวงจรกรองผ่านความถี่สูง ในกรณีที่กำหนดให้  $V_a = 0$ ,  $V_b = V_g$  และ  $V_c = 0$  สมการฟังก์ชันการถ่ายโอนของวงจรจะให้ผลการตอบสนองทางความถี่เป็นแบบวงจรกรองผ่านแถบความถี่ และในกรณีที่กำหนดให้  $V_a = V_g$ ,  $V_b = 0$  และ  $V_c = V_g$  สมการฟังก์ชันการถ่ายโอนของวงจรจะให้ผลการตอบสนองทางความถี่เป็นแบบวงจรกรองจำกัดแถบความถี่ ดังนั้นจากภาพที่ 3.1 เพื่อให้ง่ายต่อการวิเคราะห์สมการฟังก์ชันการถ่ายโอนของวงจรจึงกำหนดให้  $V_a = V_b = V_c = V_g$  จะได้สมการเป็น

$$T(s) = \frac{V_{out}}{V_g} = \frac{s^2 \frac{V_c}{V_g} + \frac{s V_b}{a V_g} + \frac{1 V_a}{ab V_g}}{s^2 + \frac{s}{a} + \frac{1}{ab}} \quad (3.1)$$

เมื่อ  $a$  และ  $b$  สามารถแทนด้วยค่าขยายความนำถ่ายโอน ( $g_m$ ) หรือค่าตัวเก็บประจุ กรณีใช้อุปกรณ์หลักเป็น OTA ต่อใช้งานร่วมกับตัวเก็บประจุ

พิจารณารูปแบบฟังก์ชันการถ่ายโอนตามสมการ (3.1) จะพบว่า สามารถนำไปออกแบบเป็นวงจรกรองความถี่ได้ถึง 4 รูปแบบ โดยใช้เงื่อนไขของการป้อนแรงดันทางด้านอินพุตดังที่ได้กล่าวแล้วข้างต้น ซึ่งแยกพิจารณาเป็นกรณีได้ดังต่อไปนี้

กรณีที่กำหนดให้  $V_a = V_g$ ,  $V_b = 0$  และ  $V_c = 0$  สมการฟังก์ชันการถ่ายโอนของวงจรจะให้ผลการตอบสนองทางความถี่เป็นแบบวงจรกรองผ่านความถี่ต่ำ ดังแสดงในสมการ (3.2)

$$T_{LP}(s) = \frac{1}{ab} \frac{1}{s^2 + \frac{s}{a} + \frac{1}{ab}} \quad (3.2)$$

กรณีที่กำหนดให้  $V_a = 0$ ,  $V_b = 0$  และ  $V_c = V_g$  สมการฟังก์ชันการถ่ายโอนของวงจรจะให้ผลการตอบสนองทางความถี่เป็นแบบวงจรกรองผ่านความถี่สูง ดังแสดงในสมการ (3.3)

$$T_{HP}(s) = \frac{s^2}{s^2 + \frac{s}{a} + \frac{1}{ab}} \quad (3.3)$$

กรณีที่กำหนดให้  $V_a = 0$ ,  $V_b = V_g$  และ  $V_c = 0$  สมการฟังก์ชันการถ่ายโอนของวงจรจะให้ผลการตอบสนองทางความถี่เป็นแบบวงจรกรองผ่านแถบความถี่ ดังแสดงในสมการ (3.4)

$$T_{BP}(s) = \frac{\frac{s}{a}}{s^2 + \frac{s}{a} + \frac{1}{ab}} \quad (3.4)$$

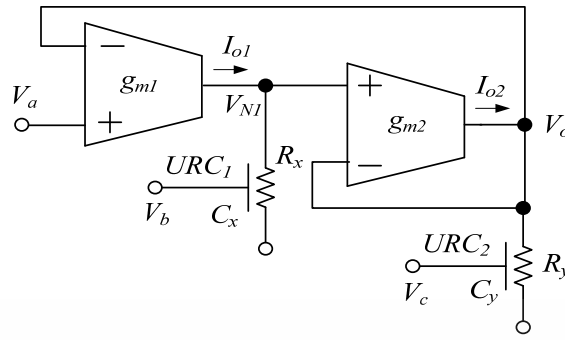
กรณีที่กำหนดให้  $V_a = V_g$ ,  $V_b = 0$  และ  $V_c = V_g$  สมการฟังก์ชันการถ่ายโอนของวงจรจะให้ผลการตอบสนองทางความถี่เป็นแบบวงจรกรองจำกัดแถบความถี่ ดังแสดงในสมการ (3.5)

$$T_{RP}(s) = \frac{V_{out}}{V_g} = \frac{s^2 + \frac{1}{ab}}{s^2 + \frac{s}{a} + \frac{1}{ab}} \quad (3.5)$$

บล็อกไดอะแกรมดังแสดงในภาพที่ 3.1 สามารถนำไปสร้างวงจรกรองความถี่หลายหน้าที่ที่ทำงานในโหมดของแรงดัน โดยใช้โอทีเอและยูนิฟอร์มดิสทริบิวต์ อาร์ซี แบบหนึ่งชั้น และแบบสองชั้นได้ดังต่อไปนี้

### 3.1.1 วงจรกรองความถี่หลายหน้าที่ โดยใช้โอทีเอและยูนิฟอร์มดิสทริบิวต์อาร์ซีแบบ 1 ชั้น

วงจรแรกที่น่าสนใจมีส่วนประกอบหลักของวงจร คือ โอทีเอ 2 ตัว และยูนิฟอร์มดิสทริบิวต์ อาร์ซี แบบหนึ่งชั้น (URC) 2 ตัว ดังแสดงในภาพที่ 3.2 วงจรที่ออกแบบสามารถสังเคราะห์ผลการตอบสนองทางความถี่ได้ 4 รูปแบบมาตรฐาน คือ วงจรกรองผ่านความถี่ต่ำ วงจรกรองผ่านความถี่สูง วงจรกรองผ่านแถบความถี่ และวงจรกรองจำกัดแถบความถี่ และสามารถปรับผลตอบสนองทางความถี่ของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์จากการกำหนดกระแสไบแอสให้กับโอทีเอทั้ง 2 ตัว และการปรับค่าตัวเก็บประจุจากโครงสร้างของตัว URC



ภาพที่ 3.2 วงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-URC

สมการแอดมิตแตนซ์ ของวงจร โครงข่ายแบบ URC สามารถเขียนได้เป็น [12]

$$\begin{bmatrix} I_1 \\ I_2 \\ I_3 \end{bmatrix} = X \begin{bmatrix} Y & -1 & -(Y-1) \\ -1 & Y & -(Y-1) \\ -(Y-1) & -(Y-1) & 2(Y-1) \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \\ V_3 \end{bmatrix} \quad (3.6)$$

เมื่อกำหนดให้  $X = \frac{P}{R \sinh P}$ ,  $Y = \cosh P$  และ  $P = \sqrt{sRC}$

$R$  และ  $C$  คือ ค่าความต้านทานรวม และค่าความจุรวมของ URC

$s$  คือ ความถี่เชิงซ้อน (Complex Frequency)

จากวงจรในภาพที่ 3.2 สามารถเขียนสมการของ  $I_{o1}$  ได้เป็น

$$I_{o1} = g_{m1}(V_a - V_o) \quad (3.7)$$

ที่โหนด  $V_{N1}$  ให้กฎการแบ่งแรงดันของเคอร์ชอฟฟ์ (Kirchhoff's) จะได้เป็น

$$V_{N1} = V_{1URC1} + V_b \quad (3.8)$$

และจากสมการ (3.6) จะได้เป็น

$$I_{1URC1} = XYV_{1URC1} - XV_{2URC1} - X(Y-1)V_{3URC1} \quad (3.9)$$

จากสมการ (3.9) เมื่อ  $V_{2URC1} = 0$ ,  $V_{3URC1} = V_b$  และ  $I_{1URC1} = I_{o1}$  เขียนสมการใหม่ได้เป็น

$$V_{1URC1} = \left\{ \frac{I_{o1} + X(Y-1)V_b}{XY} \right\} \quad (3.10)$$

แทนสมการ (3.10) ลงในสมการ (3.8) จะได้

$$V_{N1} = \left\{ \frac{I_{o1} + X(Y-1)V_b}{XY} \right\} + V_b \quad (3.11)$$

จัดสมการ (3.11) ใหม่จะได้เป็น

$$V_{N1} = \frac{I_{o1}}{XY} + \left\{ \frac{(Y-1)}{Y} + 1 \right\} V_b \quad (3.12)$$

จากภาพที่ 3.2 ที่โหนด  $V_o$  จะเห็นว่า

$$I_{o2} = g_{m2}(V_{N1} - V_o) \quad (3.13)$$

$$V_o = V_{1URC2} + V_c \quad (3.14)$$

และจากสมการ (3.6) จะได้เป็น

$$I_{1URC2} = XY'V_{1URC2} - XV_{2URC2} - X'(Y'-1)V_{3URC3} \quad (3.15)$$

จากสมการ (3.15) เมื่อ  $V_{2URC2} = 0$ ,  $V_{3URC2} = V_c$  และ  $I_{1URC2} = I_{o2}$  เขียนสมการใหม่ได้เป็น

$$V_{1URC2} = \left\{ \frac{I_{o2} + X'(Y'-1)V_c}{XY'} \right\} \quad (3.16)$$

จัดสมการ (3.16) ใหม่จะได้เป็น

$$V_o = \frac{I_{o2}}{XY'} + \left\{ \frac{(Y'-1)}{Y'} + 1 \right\} V_c \quad (3.17)$$

แทนค่า  $V_o$  ในสมการ (3.17) ลงในสมการ (3.13) จะได้

$$I_{o2} = g_{m2} \left\{ \left[ \frac{I_{o1}}{XY} + \left( \frac{Y-1}{Y} + 1 \right) V_b \right] - V_o \right\} \quad (3.18)$$

จัดสมการ (3.18) ใหม่

$$I_{o2} = \frac{g_{m2}I_{o1}}{XY} + \frac{g_{m2}(2Y-1)}{Y}V_b - g_{m2}V_o \quad (3.19)$$

แทนค่าสมการ (3.19) ลงในสมการ (3.17)

$$V_o = \frac{1}{XY'} \left\{ \frac{g_{m2}I_{o1}}{XY} + \frac{g_{m2}(2Y-1)}{Y}V_b - g_{m2}V_o \right\} + \frac{(2Y'-1)}{Y'}V_c \quad (3.20)$$

จัดสมการ (3.20) ใหม่จะได้เป็น

$$V_o = \frac{g_{m2}I_{o1}}{XYX'Y'} + \frac{g_{m2}(2Y-1)}{X'Y'}V_b - \frac{g_{m2}V_o}{X'Y'} + \frac{(2Y'-1)}{Y'}V_c \quad (3.21)$$

แทนค่า  $I_{o1}$  ในสมการ (3.7) ลงใน (3.21) จะได้

$$V_o = \frac{g_{m1}g_{m2}(V_a - V_o)}{XYX'Y'} + \frac{g_{m2}(2Y-1)}{X'Y'}V_b - \frac{g_{m2}V_o}{X'Y'} + \frac{(2Y'-1)}{Y'}V_c \quad (3.22)$$

จัดสมการ (3.22) ใหม่จะได้เป็น

$$V_o = \frac{g_{m1}g_{m2}V_a + Xg_{m2}(2Y-1)V_b + XYX'(2Y'-1)V_c}{XYX'Y' + g_{m1}g_{m2} + XYg_{m2}} \quad (3.23)$$

กรณีกำหนดแรงดันทางด้านอินพุตเป็น  $V_g$  สมการฟังก์ชันการถ่ายโอนของวงจรจะได้เป็น

$$T(s) = \frac{V_o}{V_g} = \frac{g_{m1}g_{m2} \frac{V_a}{V_g} + g_{m2}X(2Y-1) \frac{V_b}{V_g} + XYX'(2Y'-1) \frac{V_c}{V_g}}{XYX'Y' + g_{m1}g_{m2} + XYg_{m2}} \quad (3.24)$$

เมื่อ

$$X = \frac{P_x}{R_x \sinh P_x}, Y = \cosh P_x \text{ และ } P_x = \sqrt{sR_x C_x}$$

$$X' = \frac{P_y}{R_y \sinh P_y}, Y' = \cosh P_y \text{ และ } P_y = \sqrt{sR_y C_y}$$

จากสมการ (3.24) กำหนดค่าตัวแปรสถานะ  $V_a$ ,  $V_b$  และ  $V_c$  จะสามารถสังเคราะห์ผลการตอบสนองทางความถี่ในรูปแบบต่างๆ ดังรายละเอียดดังต่อไปนี้

ก. วงจรกรองความถี่ต่ำ โดยใช้ OTA-URC จากสมการ (3.24) และวงจรที่แสดงในภาพที่ 3.2 กำหนดให้  $V_a = V_g$ ,  $V_b = 0$  และ  $V_c = 0$  สามารถเขียนสมการฟังก์ชันการถ่ายโอนได้เป็น

$$T_{LP}(s) = \frac{V_o}{V_g} = \frac{g_{m1}g_{m2}}{XYX'Y' + g_{m1}g_{m2} + XYg_{m2}} \quad (3.25)$$

ข. วงจรกรองความถี่สูง โดยใช้ OTA-URC จากสมการ (3.24) และวงจรที่แสดงในภาพที่ 3.2 กำหนดให้  $V_a = 0$ ,  $V_b = 0$  และ  $V_c = V_g$  สามารถเขียนสมการฟังก์ชันการถ่ายโอนได้เป็น

$$T_{HP}(s) = \frac{V_o}{V_g} = \frac{XYX'(2Y'-1)}{XYX'Y' + g_{m1}g_{m2} + XYg_{m2}} \quad (3.26)$$

ค. วงจรกรองผ่านแถบความถี่ โดยใช้ OTA-URC จากสมการ (3.24) และวงจรที่แสดงในภาพที่ 3.2 กำหนดให้  $V_a = 0$ ,  $V_b = V_g$  และ  $V_c = 0$  สามารถเขียนสมการฟังก์ชันการถ่ายโอนได้เป็น

$$T_{BP}(s) = \frac{V_o}{V_g} = \frac{g_{m2}X(2Y-1)}{XYX'Y' + g_{m1}g_{m2} + XYg_{m2}} \quad (3.27)$$



ง. วงจรกรองจำกัดแถบความถี่ โดยใช้ OTA-URC จากสมการ (3.24) และวงจรที่แสดงใน ภาพที่ 3.2 กำหนดให้  $V_a = V_g$ ,  $V_b = 0$  และ  $V_c = V_g$  สามารถเขียนสมการฟังก์ชันการถ่ายโอนได้ เป็น

$$T_{RP}(s) = \frac{V_o}{V_g} = \frac{g_{m1}g_{m2} + XYX'(2Y' - 1)}{XYX'Y' + g_{m1}g_{m2} + XYg_{m2}} \quad (3.28)$$

จากสมการ (3.25) ถึง สมการ (3.28) แสดงให้เห็นว่าวงจรที่นำเสนอสามารถสังเคราะห์ ฟังก์ชันการถ่ายโอนแบบวงจรมวลต่ำ  $T_{LP}(s)$  แบบวงจรมวลสูง  $T_{HP}(s)$  แบบวงจรรองผ่าน แถบความถี่  $T_{BP}(s)$  และแบบวงจรรองจำกัดแถบความถี่  $T_{RP}(s)$  ในโหมดแรงดันโดยปราศจากการ เปลี่ยนแปลงโครงสร้างของวงจร นอกจากนี้ค่าผลตอบสนองทางความถี่ (Frequency Response:  $\omega_0$ ) และตัวประกอบคุณภาพ (Quality Factor:  $Q$ ) ของวงจรสามารถหาได้เป็น

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}} \quad (3.29)$$

และ

$$Q_0 = \sqrt{\frac{g_{m1}R_y C_y}{g_{m2}R_x C_x}} \quad (3.30)$$

พิจารณาสมการ (3.29) และสมการ (3.30) จะพบว่าสามารถปรับค่า  $Q$  ได้ออกจากค่า  $\omega_0$  ในรูปแบบของอัตราส่วน  $g_{m1}/g_{m2}$ ,  $R_y/R_x$  และ  $C_y/C_x$  รวมไปถึงการปรับค่า  $\omega_0$  ในรูปแบบ ของอัตราส่วน  $g_m/RC$  ประกอบกับการเลือกค่าอุปกรณ์แต่ละตัวไปพร้อมกัน และเมื่อแทนค่า  $g_{m1} = \frac{I_{B1}}{2V_T}$  และ  $g_{m2} = \frac{I_{B2}}{2V_T}$  โดยที่  $V_T$  เป็นค่าคงที่ศักดาความร้อน ซึ่งมีค่าประมาณ 26 mV จะได้

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}} = \frac{1}{2V_T} \sqrt{\frac{I_{B1}I_{B2}}{C_x C_y R_x R_y}} \quad (3.31)$$

และ

$$Q_0 = \sqrt{\frac{g_{m1}R_y C_y}{g_{m2}R_x C_x}} = \sqrt{\frac{I_{B1}R_y C_y}{I_{B2}R_x C_x}} \quad (3.32)$$

พิจารณาสมการ (3.31) และสมการ (3.32) จะพบว่าสามารถปรับค่าตัวประกอบคุณภาพ และผลตอบสนองทางความถี่ได้จากกระแสไบแอส  $I_{B1}$  และ  $I_{B2}$  หรือจากค่าพารามิเตอร์ของ โครงสร้างเสมือนของ  $URC$  คือ  $C_x$ ,  $C_y$ ,  $R_x$  และ  $R_y$

### 3.1.2 วงจรกรองความถี่หลายหน้าที่ โดยใช้โอทีเอและยูนิฟอร์มดิสทริบิวต์อาร์ชีแบบ 2 ชั้น

วงจรที่สองที่นำเสนอมีส่วนประกอบหลักของวงจร คือ โอทีเอ 2 ตัว และยูนิฟอร์มดิสทริบิวต์ อาร์ชี แบบสองชั้น ( $DURC$ ) 2 ตัว ดังแสดงในภาพที่ 3.3 วงจรที่ออกแบบสามารถสังเคราะห์ผลการตอบสนองทางความถี่ได้ 4 รูปแบบมาตรฐาน คือ วงจรกรองผ่านความถี่ต่ำ วงจรกรองผ่านความถี่สูง วงจรกรองผ่านแถบความถี่ และวงจรกรองจำกัดแถบความถี่ และสามารถปรับผลตอบสนองทางความถี่ของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการกำหนดค่ากระแสไบแอสให้กับ โอทีเอ ทั้ง 2 ตัว และการปรับค่าตัวเก็บประจุจากโครงสร้างของตัว  $DURC$  สมการแอดมิตแตนซ์ ของวงจร โครงข่ายแบบ  $DURC$  แสดงในสมการ (3.29) [13]

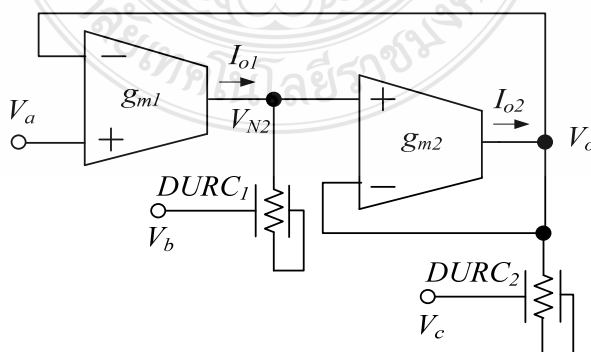
$$\begin{bmatrix} I_1 \\ I_2 \\ I_3 \end{bmatrix} = X \begin{bmatrix} Y & -1 & -\alpha(Y-1) \\ -1 & Y & -\alpha(Y-1) \\ -\alpha(Y-1) & -\alpha(Y-1) & \zeta \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \\ V_3 \end{bmatrix} \quad (3.33)$$

เมื่อกำหนดให้  $\zeta = \frac{\alpha(1-\alpha)P^2}{XR + 2\alpha^2(Y-1)}$ ,  $X = \frac{P}{R \sinh P}$ ,  $Y = \cosh P$

$$P = \sqrt{sRC}, C = C_1 + C_2, C_1 = (1-\alpha)C, C_2 = \alpha C \text{ และ } \alpha = \frac{C_2}{C_1 + C_2}$$

$R$  และ  $C$  เป็นค่าความต้านทานรวมและค่าความจุรวมของ  $DURC$

$s$  เป็นความถี่เชิงซ้อน (Complex Frequency)



ภาพที่ 3.3 วงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-DURC

จากภาพที่ 3.3 สามารถวิเคราะห์ห้สมการฟังก์ชันถ่ายโอนของวงจรได้ดังนี้

$$I_{o1} = g_{m1}(V_a - V_o) \quad (3.34)$$

ที่โหนด  $V_{N1}$  ให้กฎการแบ่งแรงดันของเคอร์ชอฟฟ์ (Kirchhoff's) จะ ได้เป็น

$$V_{N1} = V_{1DURC1} + V_b \quad (3.35)$$

และจากสมการ (3.33) จะ ได้เป็น

$$I_{1DURC1} = XYV_{1DURC1} - XV_{2DURC1} - \alpha X(Y-1)V_{3DURC1} \quad (3.36)$$

จากสมการ (3.36) เมื่อ  $V_{2DURC1} = 0$ ,  $V_{3DURC1} = V_b$  และ  $I_{1DURC1} = I_{o1}$  เขียนสมการใหม่ได้เป็น

$$V_{1DURC1} = \left\{ \frac{I_{o1} + \alpha X(Y-1)V_b}{XY} \right\} \quad (3.37)$$

แทนสมการ (3.37) ลงในสมการ (3.36) จะ ได้

$$V_{N1} = \left\{ \frac{I_{o1} + \alpha X(Y-1)V_b}{XY} \right\} + V_b \quad (3.38)$$

จัดสมการ (3.38) ใหม่จะ ได้เป็น

$$V_{N1} = \frac{I_{o1}}{XY} + \left\{ \frac{\alpha(Y-1)}{Y} + 1 \right\} V_b \quad (3.39)$$

จากภาพที่ 3.3 ที่โหนด  $V_o$  จะเห็นว่า

$$I_{o2} = g_{m2}(V_{N1} - V_o) \quad (3.40)$$

$$V_o = V_{1DURC2} + V_c \quad (3.41)$$

และจากสมการ (3.33) จะได้เป็น

$$I_{1DURC2} = XYV_{1DURC2} - XV_{2DURC2} - X'(Y'-1)V_{3DURC3} \quad (3.42)$$

จากสมการ (3.42) เมื่อ  $V_{2DURC2} = 0$ ,  $V_{3DURC2} = V_c$  และ  $I_{1DURC2} = I_{o2}$  เขียนสมการใหม่ได้เป็น

$$V_{1DURC2} = \left\{ \frac{I_{o2} + \alpha'X'(Y'-1)V_c}{XY'} \right\} \quad (3.43)$$

จัดสมการ (3.43) ใหม่จะได้เป็น

$$V_o = \frac{I_{o2}}{XY'} + \left\{ \frac{\alpha'(Y'-1)}{Y'} + 1 \right\} V_c \quad (3.44)$$

แทนค่า  $V_o$  ในสมการ (3.44) ลงในสมการ (3.40) จะได้

$$I_{o2} = g_{m2} \left\{ \left[ \frac{I_{o1}}{XY} + \left( \frac{\alpha(Y-1)}{Y} + 1 \right) V_b \right] - V_o \right\} \quad (3.45)$$

จัดสมการ (3.45) ใหม่

$$I_{o2} = \frac{g_{m2}I_{o1}}{XY} + g_{m2} \left\{ \frac{\alpha(Y-1)}{Y} + 1 \right\} V_b - g_{m2}V_o \quad (3.46)$$

แทนค่าสมการ (3.46) ลงในสมการ (3.44)

$$V_o = \frac{1}{XY'} \left\{ \frac{g_{m2}I_{o1}}{XY} + g_{m2} \left[ \frac{\alpha(Y-1)}{Y} + 1 \right] V_b - g_{m2}V_o \right\} + \left\{ \frac{\alpha'(Y'-1)}{Y'} + 1 \right\} V_c \quad (3.47)$$

จัดสมการ (3.47) ใหม่จะได้เป็น

$$V_o = \frac{g_{m2}I_{o1}}{XYX'Y'} + \frac{g_{m2}}{XY'} \left[ \frac{\alpha(Y-1)}{Y} + 1 \right] V_b - \frac{g_{m2}V_o}{XY'} + \left\{ \frac{\alpha'(Y'-1)}{Y'} + 1 \right\} V_c \quad (3.48)$$

แทนค่า  $I_{o1}$  ในสมการ (3.34) ลงใน (3.48) จะได้

$$V_o = \frac{g_{m1}g_{m2}(V_a - V_b)}{XYX'Y'} + \frac{g_{m2}}{XY'} \left[ \frac{\alpha(Y-1)}{Y} + 1 \right] V_b - \frac{g_{m2}V_o}{XY'} + \left\{ \frac{\alpha'(Y'-1)}{Y'} + 1 \right\} V_c \quad (3.49)$$

จัดสมการ (3.49) ใหม่จะได้เป็น

$$V_o = \frac{g_{m1}g_{m2}V_a + Xg_{m2} \{ \alpha(Y-1) + Y \} V_b + XYX' \{ \alpha'(Y'-1) + Y' \} V_c}{XYX'Y' + g_{m1}g_{m2} + XYg_{m2}} \quad (3.50)$$

กรณีกำหนดแรงดันทางดำนอินพุตเป็น  $V_g$  สมการฟังก์ชันการถ่ายโอนของวงจรจะได้เป็น

$$T(s) = \frac{V_o}{V_g} = \frac{g_{m1}g_{m2} \frac{V_a}{V_g} + g_{m2}X \{ \alpha(Y-1) + Y \} \frac{V_b}{V_g} + XYX' \{ \alpha'(Y'-1) + Y' \} \frac{V_c}{V_g}}{XYX'Y' + g_{m1}g_{m2} + XYg_{m2}} \quad (3.51)$$

เมื่อหนดให้

$$X = \frac{P_x}{R_x \sinh P_x}, Y = \cosh P_x \text{ และ } P_x = \sqrt{sR_x C_x}$$

$$C_x = C_{x1} + C_{x2}, C_{x1} = (1-\alpha)C_x, C_{x2} = \alpha C_x \text{ และ } \alpha = \frac{C_{x2}}{C_{x1} + C_{x2}}$$

$$X' = \frac{P_y}{R_y \sinh P_y}, Y' = \cosh P_y \text{ และ } P_y = \sqrt{sR_y C_y}$$

$$C_y = C_{y1} + C_{y2}, C_{y1} = (1-\alpha')C_y, C_{y2} = \alpha' C_y \text{ และ } \alpha' = \frac{C_{y2}}{C_{y1} + C_{y2}}$$

จากสมการ (3.50) กำหนดค่าตัวแปรสถานะ  $V_a$ ,  $V_b$  และ  $V_c$  จะสามารถสังเคราะห์ผลการตอบสนองทางความถี่ในรูปแบบต่างๆ ดังรายละเอียดดังต่อไปนี้

ก. วงจรกรองความถี่ต่ำ โดยใช้ OTA-DURC จากสมการ (3.51) และวงจรที่แสดงในภาพที่ 3.3 กำหนดให้  $V_a = V_g$ ,  $V_b = 0$  และ  $V_c = 0$  สามารถเขียนสมการฟังก์ชันการถ่ายโอนได้เป็น

$$T_{LP}(s) = \frac{V_o}{V_g} = \frac{g_{m1}g_{m2}}{XYX'Y' + g_{m1}g_{m2} + XYg_{m2}} \quad (3.52)$$

ข. วงจรกรองความถี่สูง โดยใช้ OTA-DURC จากสมการ (3.51) และวงจรที่แสดงในภาพที่ 3.3 กำหนดให้  $V_a = 0$ ,  $V_b = 0$  และ  $V_c = V_g$  สามารถเขียนสมการฟังก์ชันการถ่ายโอนได้เป็น

$$T_{HP}(s) = \frac{V_o}{V_g} = \frac{XYX' \{ \alpha'(Y' - 1) + Y' \}}{XYX'Y' + g_{m1}g_{m2} + XYg_{m2}} \quad (3.53)$$

ค. วงจรกรองผ่านแถบความถี่ โดยใช้ OTA-DURC จากสมการ (3.51) และวงจรที่แสดงในภาพที่ 3.3 กำหนดให้  $V_a = 0$ ,  $V_b = V_g$  และ  $V_c = 0$  สามารถเขียนสมการฟังก์ชันการถ่ายโอนได้เป็น

$$T_{BP}(s) = \frac{V_o}{V_g} = \frac{g_{m2}X \{ \alpha(Y - 1) + Y \}}{XYX'Y' + g_{m1}g_{m2} + XYg_{m2}} \quad (3.54)$$

ง. วงจรกรองจำกัดแถบความถี่ โดยใช้ OTA-DURC จากสมการ (3.51) และวงจรที่แสดงในภาพที่ 3.3 กำหนดให้  $V_a = V_g$ ,  $V_b = 0$  และ  $V_c = V_g$  เขียนสมการฟังก์ชันการถ่ายโอนได้เป็น

$$T_{RP}(s) = \frac{V_o}{V_g} = \frac{g_{m1}g_{m2} + XYX' \{ \alpha'(Y' - 1) + Y' \}}{XYX'Y' + g_{m1}g_{m2} + XYg_{m2}} \quad (3.55)$$

จากสมการ (3.52) ถึงสมการ (3.55) แสดงให้เห็นว่าวงจรที่นำเสนอขึ้นสามารถสังเคราะห์ฟังก์ชันการถ่ายโอนแบบวงจรกรองความถี่ต่ำ  $T_{LP}(s)$  แบบวงจรกรองความถี่สูง  $T_{HP}(s)$  แบบวงจรกรองผ่านแถบความถี่  $T_{BP}(s)$  และแบบวงจรกรองจำกัดแถบความถี่  $T_{RP}(s)$  ในโหมดแรงดันโดยปราศจากการเปลี่ยนแปลงโครงสร้างของวงจร นอกจากนี้ค่าผลตอบสนองทางความถี่ (Frequency Response:  $\omega_0$ ) และตัวประกอบคุณภาพ (Quality Factor:  $Q$ ) ของวงจรสามารถหาได้ดังต่อไปนี้

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}} \quad (3.56)$$

และ

$$Q = \sqrt{\frac{g_{m1}R_y C_y}{g_{m2}R_x C_x}} \quad (3.57)$$

เมื่อแทนค่า  $g_{m1} = \frac{I_{B1}}{2V_T}$  และ  $g_{m2} = \frac{I_{B2}}{2V_T}$  โดยที่  $V_T$  เป็นค่าคงที่ที่สกัดค่าความร้อนของโอทีเอ ซึ่งมีค่าประมาณ 26 mV จะได้

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}} = \frac{1}{2V_T} \sqrt{\frac{I_{B1}I_{B2}}{C_x C_y R_x R_y}} \quad (3.58)$$

และ

$$Q = \sqrt{\frac{g_{m1}R_y C_y}{g_{m2}R_x C_x}} = \sqrt{\frac{I_{B1}R_y C_y}{I_{B2}R_x C_x}} \quad (3.59)$$

เมื่อกำหนดให้  $C_x = C_{x1} + C_{x2}$ ,  $C_{x1} = (1-\alpha)C_x$ ,  $C_{x2} = \alpha C_x$  และ  $\alpha = \frac{C_{x2}}{C_{x1} + C_{x2}}$   
 $C_y = C_{y1} + C_{y2}$ ,  $C_{y1} = (1-\alpha')C_y$ ,  $C_{y2} = \alpha' C_y$  และ  $\alpha' = \frac{C_{y2}}{C_{y1} + C_{y2}}$

ตารางที่ 3.1 เปรียบเทียบคุณสมบัติของวงจรกรองความถี่

วงจรที่นำเสนอ	ข้อดี	ข้อด้อย
วงจรที่หนึ่ง OTA-URC	<ul style="list-style-type: none"> <li>- สังกะเราะห์รูปแบบการตอบสนองความถี่ได้ 4 รูปแบบมาตรฐาน</li> <li>- วงจรประกอบด้วย OTA 2 ตัว และ URC 2 ตัว ทำให้ง่ายต่อการวิเคราะห์</li> <li>- วงจรทำงานในโหมดของแรงดัน ทำให้ไม่ต้องใช้วงจรแปลงแรงดัน</li> <li>- การปรับค่า <math>Q</math> เป็นอิสระจาก <math>\omega_0</math></li> </ul>	<ul style="list-style-type: none"> <li>- ต้องอาศัยเงื่อนไขของการสมพงษ์กันของค่าอุปกรณ์ เพื่อสร้างวงจรโครงสร้างเสมือนของ URC</li> <li>- การปรับค่า <math>Q</math> เป็นอิสระจาก <math>\omega_0</math> ด้อยกว่า เนื่องจากวงจรลักษณะที่สองมีชิ้นสองตัวที่ประจุเพิ่มขึ้นมาอีกชิ้น</li> </ul>
วงจรที่สอง OTA-DURC	<ul style="list-style-type: none"> <li>- สังกะเราะห์รูปแบบการตอบสนองความถี่ได้ 4 รูปแบบมาตรฐาน</li> <li>- วงจรทำงานในโหมดของแรงดัน ทำให้ไม่ต้องใช้วงจรแปลงแรงดัน</li> <li>- การปรับค่า <math>Q</math> เป็นอิสระจาก <math>\omega_0</math></li> </ul>	<ul style="list-style-type: none"> <li>- วงจรประกอบด้วยอุปกรณ์หลักคือ OTA 2 ตัว และ DURC 2 ตัว ทำให้ยากต่อการวิเคราะห์ห้วงจร</li> <li>- ต้องอาศัยเงื่อนไขของการสมพงษ์กันของค่าอุปกรณ์ เพื่อสร้างวงจรโครงสร้างเสมือนของ DURC</li> </ul>

พิจารณาสมการ (3.58) และสมการ (3.59) จะพบว่าสามารถปรับค่า  $Q$  และ  $\omega_0$  ได้จาก กระแสไบแอส  $I_{B1}$  และ  $I_{B2}$  หรือจากค่าพารามิเตอร์ของโครงสร้างเสมือนของ URC คือ  $C_x$ ,  $C_y$ ,  $R_x$  และ  $R_y$  รวมไปถึงสามารถปรับค่า  $Q$  ได้ออกจากค่า  $\omega_0$  ในรูปแบบของอัตราส่วน  $g_{m1} / g_{m2}$ ,  $R_y / R_x$  และ  $C_y / C_x$  ถ้า  $C_{x1} = C_{x2}$ ,  $C_{y1} = C_{y2}$  จะพบว่าวงจรนี้สามารถปรับค่า  $Q$  ได้อย่างอิสระ โดยการปรับค่า  $C_y$  และ  $C_x$  รวมไปถึงการปรับค่า  $\omega_0$  ในรูปแบบของอัตราส่วน  $g_m / RC$  ประกอบกับการเลือกค่าอุปกรณ์แต่ละตัวไปพร้อมกัน ซึ่งมีลักษณะเช่นเดียวกับวงจรแรกที่น่าเสนอ ดังนั้นจากหลักการออกแบบของวงจรกรองความถี่หลายหน้าที่ของทั้งสองวงจร ที่ได้กล่าวมาแล้วข้างต้น สามารถสรุปคุณสมบัติของวงจรได้ดังตารางที่ 3.1

### 3.2 การวิเคราะห์ค่าความไว

สิ่งหนึ่งที่จะต้องพิจารณาถึงในการออกแบบวงจรกรองความถี่ คือ ค่าความไว (Sensitivity) ของอุปกรณ์ที่มีผลต่อค่าฟังก์ชันการถ่ายโอนหรือค่าจำเพาะอื่นๆของวงจร เนื่องจากการใช้งานจริงนั้น ค่าของอุปกรณ์ต่างๆ อาจจะมีค่าไม่ตรงกับค่าจริงที่ควรเป็นตามอุดมคติ ซึ่งอาจจะมีสาเหตุต่างๆกัน อาทิเช่น การที่คุณลักษณะเฉพาะของอุปกรณ์เกิดการเปลี่ยนแปลงไปตามสภาพแวดล้อมในขณะที่ใช้งาน เช่น อุณหภูมิ ความชื้น เป็นต้น หรือเกิดจากการเปลี่ยนแปลงทางเคมีอันเนื่องมาจากอายุการใช้งานของอุปกรณ์ ค่าความไวนี้เป็นอัตราส่วนระหว่างค่าการเปลี่ยนแปลงต่อหน่วยของค่าพารามิเตอร์ของอุปกรณ์ในวงจร ซึ่งสามารถหาค่าได้ตามสมการดังต่อไปนี้ [15]

$$S_{X_i}^{T(s)} = \frac{X_i}{T(s)} \cdot \frac{\partial T(s)}{\partial X_i} \quad (3.60)$$

เมื่อ  $X_i$  แทนด้วยค่าอิมพีแดนซ์แต่ละตัวในวงจร

ถ้าแทน  $S$  ด้วย  $j\omega$  ฟังก์ชันการถ่ายโอนจะได้เป็น

$$T(j\omega) = |T(j\omega)| e^{-j\theta\omega} \quad (3.61)$$

แทนค่าสมการ (3.61) ลงในสมการ (3.60) จะได้



$$S_{X_i}^{T(j\omega)} = \frac{X_i}{|T(j\omega)|e^{-j\theta\omega}} \frac{\partial}{\partial X_i} |T(j\omega)| e^{-j\theta\omega} \quad (3.62)$$

จากสมการ (3.62) เขียนให้อยู่ในรูปจำนวนเชิงซ้อนได้เป็น

$$S_{X_i}^{T(j\omega)} = \frac{X_i}{|T(j\omega)|} \frac{\partial}{\partial X_i} |T(j\omega)| + jX_i \frac{\partial}{\partial X_i} (\theta\omega) \quad (3.63)$$

และจากสมการ (3.63) จะได้ว่า

$$S_{X_i}^{T(j\omega)} = \text{Re } S_{X_i}^{T(j\omega)} \quad (3.64)$$

$$S_{X_i}^{T(j\omega)} = \left[ \frac{1}{\theta\omega} \right] \text{Im } S_{X_i}^{T(j\omega)} \quad (3.65)$$

โดยที่สมการ (3.65) เป็นสมการในการหาค่าความไวของ  $|T(j\omega)|$  ซึ่งสามารถเขียนใหม่ได้คือ

$$S_{X_i}^{T(j\omega)} = \text{Re} \left[ \frac{X_i}{T(s)} \frac{\partial}{\partial X_i} T(s) \right] \quad (3.66)$$

$$S_{X_i}^{T(j\omega)} = \text{Re} \left[ X_i \left( \frac{N'(s)}{N(s)} - \frac{D'(s)}{D(s)} \right) \right] \quad (3.67)$$

เมื่อ  $N(s)$  คือ โพลีโนเมียลเศษของ  $T(s)$  และ  $D(s)$  คือ โพลีโนเมียลส่วนของ  $T(s)$

และ

$$N'(s) = \frac{d}{dX_i} N(s), \quad D'(s) = \frac{d}{dX_i} D(s) \quad (3.68)$$

การวิเคราะห์หาค่าความไวของอุปกรณ์สำหรับวงจรกรองความถี่ ที่ได้นำเสนอในวิทยานิพนธ์ฉบับนี้ แบ่งออกเป็นสองส่วน คือ การวิเคราะห์หาค่าความไวของวงจรกรองความถี่หลายหน้าที่ ที่สร้างด้วยโอทีเอกับตัวยูนีฟอร์มดิสทริบิวต์ อาร์ซี แบบหนึ่งชั้น และการวิเคราะห์หาค่าความไวของวงจรกรองความถี่หลายหน้าที่ ที่สร้างด้วยโอทีเอกับตัวยูนีฟอร์มดิสทริบิวต์ อาร์ซี แบบสองชั้น ค่าความไวจะเป็นตัวบอกสถานการณ์ทำงานของวงจร มีรายละเอียดดังนี้

### 3.2.1 การวิเคราะห์ค่าความไวเทียบกับตัวแปรพาสซีฟและแอคทีฟ

การวิเคราะห์ค่าความไวของวงจรความถี่หลายหน้าที่ ที่สร้างด้วยโอทีเอกับตัวยูนีฟอร์มดิสทริบิวต์ อาร์ซี แบบหนึ่งชั้น และแบบสองชั้น จากสมการ (3.31), สมการ (3.32), สมการ (3.58) และสมการ (3.69) จะเห็นว่าตัวแปรพาสซีฟในวงจร คือ ตัวเก็บประจุ  $C_x$ ,  $C_y$  และตัวความต้านทาน  $R_x$ ,  $R_y$  ดังนั้นจากสมการ (3.60) วิเคราะห์ค่าความไวของผลตอบสนองทางความถี่เทียบกับ  $C_x$  จะได้เป็น

$$S_{C_x}^\omega = \left( \frac{C_x}{\omega} \right) \frac{\partial \omega}{\partial C_x} \quad (3.69)$$

แทนค่าสมการ (3.31) ลงในสมการ (3.69) จะได้ค่าความไวเทียบกับ  $C_x$  คือ

$$S_{C_x}^\omega = \left( \frac{C_x}{\sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}}} \right) \frac{\partial \sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}}}{\partial C_x} = \frac{1}{2} \quad (3.70)$$

วิเคราะห์ค่าความไวของผลตอบสนองทางความถี่เทียบกับ  $C_y$  จะได้เป็น

$$S_{C_y}^\omega = \left( \frac{C_y}{\omega} \right) \frac{\partial \omega}{\partial C_y} \quad (3.71)$$

แทนค่าสมการ (3.31) ลงในสมการ (3.71) จะได้ค่าความไวเทียบกับ  $C_y$  คือ

$$S_{C_y}^\omega = \left( \frac{C_y}{\sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}}} \right) \frac{\partial \sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}}}{\partial C_y} = -\frac{1}{2} \quad (3.72)$$

วิเคราะห์ค่าความไวของผลตอบสนองทางความถี่เทียบกับ  $R_x$  จะได้เป็น

$$S_{R_x}^\omega = \left( \frac{R_x}{\omega} \right) \frac{\partial \omega}{\partial R_x} \quad (3.73)$$

แทนค่าสมการ (3.31) ลงในสมการ (3.73) จะได้ค่าความไวเทียบกับ  $R_x$  คือ

$$S_{R_x}^\omega = \left( \frac{R_x}{\sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}}} \right) \frac{\partial \sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}}}{\partial R_x} = -\frac{1}{2} \quad (3.74)$$

วิเคราะห์ค่าความไวของผลตอบสนองทางความถี่เทียบกับ  $R_y$  จะได้เป็น

$$S_{R_y}^\omega = \left( \frac{R_y}{\omega} \right) \frac{\partial \omega}{\partial R_y} \quad (3.75)$$

แทนค่าสมการ (3.31) ลงในสมการ (3.75) จะได้ค่าความไวของผลตอบสนองทางความถี่เทียบกับ  $R_y$  คือ

$$S_{R_y}^\omega = \left( \frac{R_y}{\sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}}} \right) \frac{\partial \sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}}}{\partial R_y} = -\frac{1}{2} \quad (3.76)$$

วิเคราะห์ค่าความไวของผลตอบสนองทางความถี่เทียบกับ  $g_{m1}$  จะได้เป็น

$$S_{g_{m1}}^\omega = \left( \frac{g_{m1}}{\omega} \right) \frac{\partial \omega}{\partial g_{m1}} \quad (3.77)$$

แทนค่าสมการ (3.31) ลงในสมการ (3.77) จะได้ค่าความไวเทียบกับ  $g_{m1}$  คือ

$$S_{g_{m1}}^{\omega} = \left( \frac{g_{m1}}{\sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}}} \right) \frac{\partial \sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}}}{\partial g_{m1}} = -\frac{1}{2} \quad (3.78)$$

วิเคราะห์ค่าความไวของผลตอบสนองทางความถี่เทียบกับ  $g_{m2}$  จะได้เป็น

$$S_{g_{m2}}^{\omega} = \left( \frac{g_{m2}}{\omega} \right) \frac{\partial \omega}{\partial g_{m2}} \quad (3.79)$$

แทนค่าสมการ (3.31) ลงในสมการ (3.79) จะได้ค่าความไวเทียบกับ  $g_{m2}$  คือ

$$S_{g_{m2}}^{\omega} = \left( \frac{g_{m2}}{\sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}}} \right) \frac{\partial \sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}}}{\partial g_{m2}} = \frac{1}{2} \quad (3.80)$$

จากสมการ (3.32) สมการ (3.60) วิเคราะห์ค่าความไวของค่าตัวประกอบคุณภาพ  $Q$  เทียบกับ  $C_x$  จะได้เป็น

$$S_{C_x}^Q = \left( \frac{C_x}{Q} \right) \frac{\partial Q}{\partial C_x} \quad (3.81)$$

แทนค่าสมการ (3.32) ลงในสมการ (3.81) จะได้ค่าความไวตัวประกอบคุณภาพ  $Q$  เทียบกับ  $C_x$  คือ

$$S_{C_x}^Q = \left( \frac{C_x}{\sqrt{\frac{g_{m1}R_y C_y}{g_{m2}R_x C_x}}} \right) \frac{\partial \sqrt{\frac{g_{m1}R_y C_y}{g_{m2}R_x C_x}}}{\partial C_x} = -\frac{1}{2} \quad (3.82)$$

วิเคราะห์ค่าความไวของค่าตัวประกอบคุณภาพ  $Q$  เทียบกับ  $C_y$  จะได้เป็น

$$S_{C_y}^Q = \left( \frac{C_y}{Q} \right) \frac{\partial Q}{\partial C_y} \quad (3.83)$$

แทนค่าสมการ (3.32) ลงในสมการ (3.83) จะได้ค่าความไวเทียบกับ  $C_y$  คือ

$$S_{C_y}^Q = \left( \frac{C_y}{\sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}}} \right) \frac{\partial \sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}}}{\partial C_y} = \frac{1}{2} \quad (3.84)$$

วิเคราะห์ค่าความไวของค่าตัวประกอบคุณภาพ  $Q$  เทียบกับ  $R_x$  จะได้เป็น

$$S_{R_x}^Q = \left( \frac{R_x}{Q} \right) \frac{\partial Q}{\partial R_x} \quad (3.85)$$

แทนค่าสมการ (3.32) ลงในสมการ (3.85) จะได้ค่าความไวเทียบกับ  $R_x$  คือ

$$S_{R_x}^Q = \left( \frac{R_x}{\sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}}} \right) \frac{\partial \sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}}}{\partial R_x} = -\frac{1}{2} \quad (3.86)$$

วิเคราะห์ค่าความไวของค่าตัวประกอบคุณภาพ  $Q$  เทียบกับ  $R_y$  จะได้เป็น

$$S_{R_y}^Q = \left( \frac{R_y}{Q} \right) \frac{\partial Q}{\partial R_y} \quad (3.87)$$

แทนค่าสมการ (3.32) ลงในสมการ (3.87) จะได้ค่าความไวเทียบกับ  $R_y$  คือ

$$S_{R_y}^Q = \left( \frac{R_y}{\sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}}} \right) \frac{\partial \sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}}}{\partial R_y} = \frac{1}{2} \quad (3.88)$$

วิเคราะห์ค่าความไวของค่าตัวประกอบคุณภาพ  $Q$  เทียบกับ  $g_{m1}$  จะได้เป็น

$$S_{g_{m1}}^Q = \left( \frac{g_{m1}}{Q} \right) \frac{\partial Q}{\partial g_{m1}} \quad (3.89)$$

แทนค่าสมการ (3.32) ลงในสมการ (3.89) จะได้ค่าความไวเทียบกับ  $g_{m1}$  คือ

$$S_{g_{m1}}^Q = \left( \frac{g_{m1}}{\sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}}} \right) \frac{\partial \sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}}}{\partial g_{m1}} = \frac{1}{2} \quad (3.90)$$

วิเคราะห์ค่าความไวของค่าตัวประกอบคุณภาพ  $Q$  เทียบกับ  $g_{m2}$  จะได้เป็น

$$S_{g_{m2}}^Q = \left( \frac{g_{m2}}{Q} \right) \frac{\partial Q}{\partial g_{m2}} \quad (3.91)$$

แทนค่าสมการ (3.32) ลงในสมการ (3.91) จะได้ค่าความไวเทียบกับ  $g_{m2}$  คือ

$$S_{g_{m2}}^Q = \left( \frac{g_{m2}}{\sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}}} \right) \frac{\partial \sqrt{\frac{g_{m1}g_{m2}}{C_x C_y R_x R_y}}}{\partial g_{m2}} = -\frac{1}{2} \quad (3.92)$$

จากสมการ (3.75) ถึงสมการ (3.92) จะได้ค่าความไวต่อการเปลี่ยนแปลงของอุปกรณ์พาสซีฟและแอกทีฟมีค่าเท่ากับ

$$S_{C_x}^\omega = S_{g_{m2}}^\omega = \frac{1}{2} \quad (3.93)$$

$$S_{C_y}^\omega = S_{R_x}^\omega = S_{R_y}^\omega = S_{g_{m1}}^\omega = -\frac{1}{2} \quad (3.94)$$

$$S_{C_x}^Q = S_{R_x}^Q = S_{g_{m2}}^Q = -\frac{1}{2} \quad (3.95)$$

และ

$$S_{C_y}^Q = S_{R_y}^Q = S_{g_{m1}}^Q = \frac{1}{2} \quad (3.96)$$

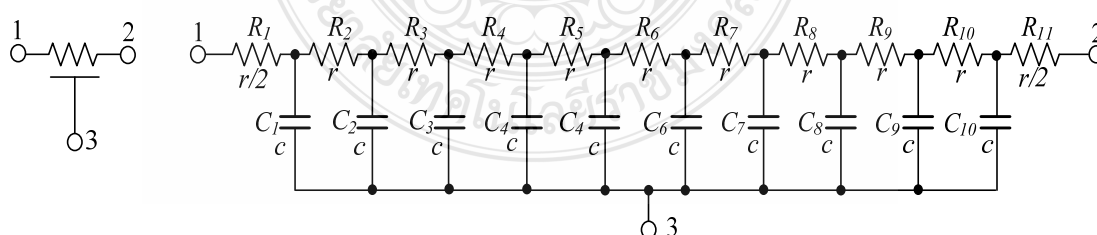
จากสมการ (3.93) ถึงสมการ (3.96) จะเห็นว่าค่าความไวของวงจรต่อการเปลี่ยนแปลงของอุปกรณ์พาสซีฟและแอกทีฟ มีค่าต่ำหรือมีขนาดต่ำกว่าหนึ่งหน่วย และบ่งบอกได้ว่าวงจรกรองความถี่หลายหน้าที่ ที่ออกแบบมีประสิทธิภาพ

### 3.3 การจำลองการทำงานของวงจร

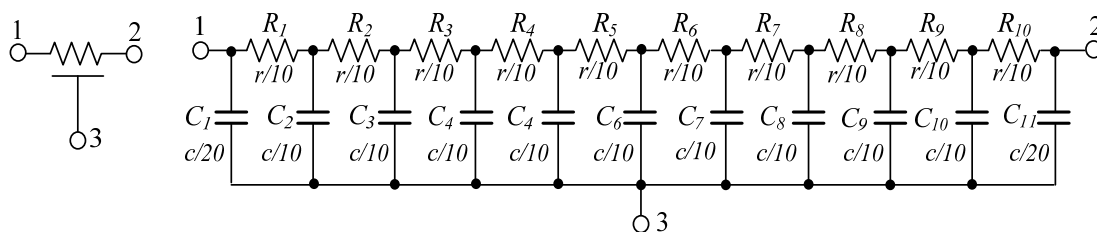
การจำลองผลการทำงานของวงจรด้วยโปรแกรม PSpice นั้น สำหรับตัวอุปกรณ์ *URC* และ *DURC* จะใช้การต่อตัวความต้านทาน และตัวเก็บประจุ แบบลัมต์อิลิเมนต์ จำนวน 10 เซกชัน [14] เพื่อให้โครงสร้างเสมือนของวงจรมีลักษณะการทำงานเทียบเท่ากับตัว *URC* และตัว *DURC* ดังรายละเอียดต่อไปนี้

#### 3.3.1 วงจรเสมือนของยูนิฟอร์มดิสทริบิวต์ อาร์ซี แบบ 1 ชั้น

การต่อวงจรแบบลัมต์อิลิเมนต์อาร์ซี เพื่อให้วงจรมีคุณสมบัติการทำงานเทียบเท่ากับตัว *URC* แบ่งออกเป็น การต่อลัมต์อิลิเมนต์ อาร์ซี แบบ T ดังแสดงในภาพที่ 3.4 และการต่อลัมต์อิลิเมนต์ อาร์ซี แบบ  $\pi$  ดังแสดงในภาพที่ 3.5



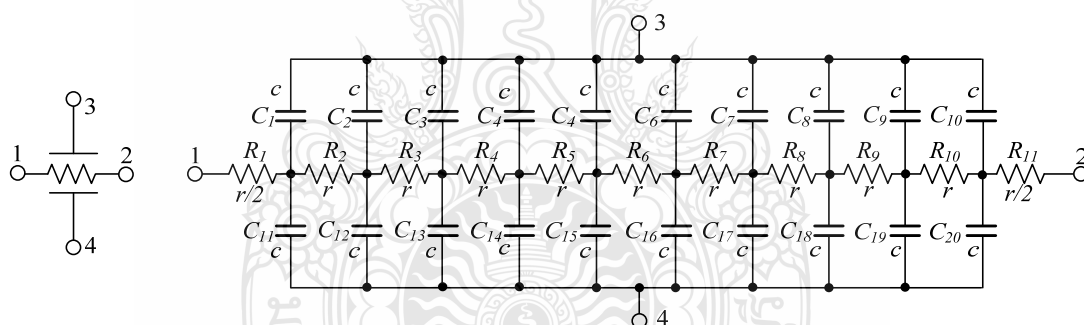
ภาพที่ 3.4 การต่อ *URC* แบบ T



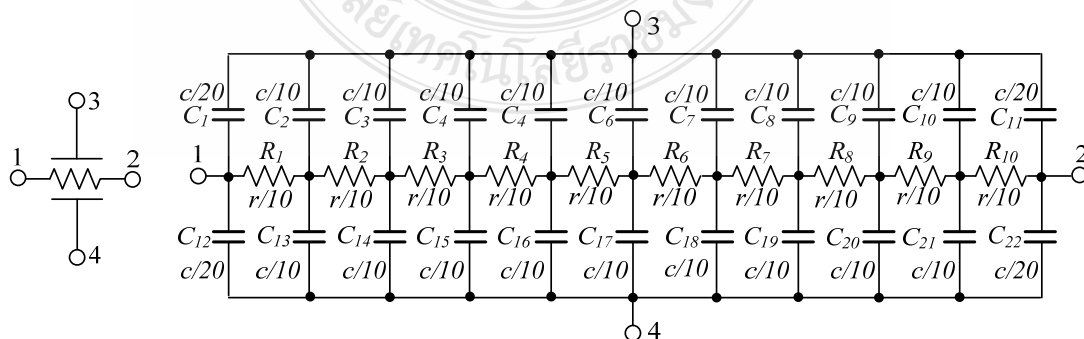
ภาพที่ 3.5 การต่อ URC แบบ  $\pi$

### 3.3.2 วงจรเสมือนของยูนิฟอร์มดิสทริบิวต์อาร์ชีแบบ 2 ชั้น

การต่อวงจรแบบลัมค้อลิเมนต์ อาร์ชี เพื่อให้วงจรมีคุณสมบัติการทำงานเทียบเท่ากับตัว DURC จะคล้ายกับการต่อวงจรแบบลัมค้อลิเมนต์ อาร์ชี ของวงจรเสมือน URC แต่ต้องเพิ่มชั้นของตัวเก็บประจุอีกหนึ่งชั้น แบ่งการต่อวงจรแบบลัมค้อลิเมนต์ อาร์ชี ของ DURC ออกเป็น 2 ลักษณะ คือ การต่อลัมค้อลิเมนต์ อาร์ชี แบบ T-Type ดังแสดงในภาพที่ 3.6 และการต่อลัมค้อลิเมนต์ อาร์ชี แบบ  $\pi$ -Type ดังแสดงในภาพที่ 3.7



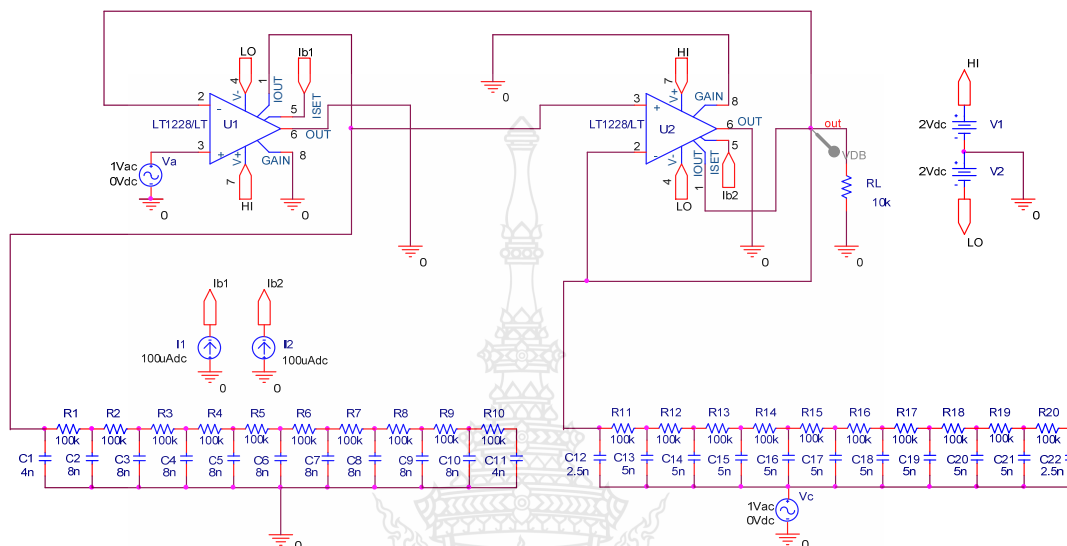
ภาพที่ 3.6 การต่อ DURC แบบ T



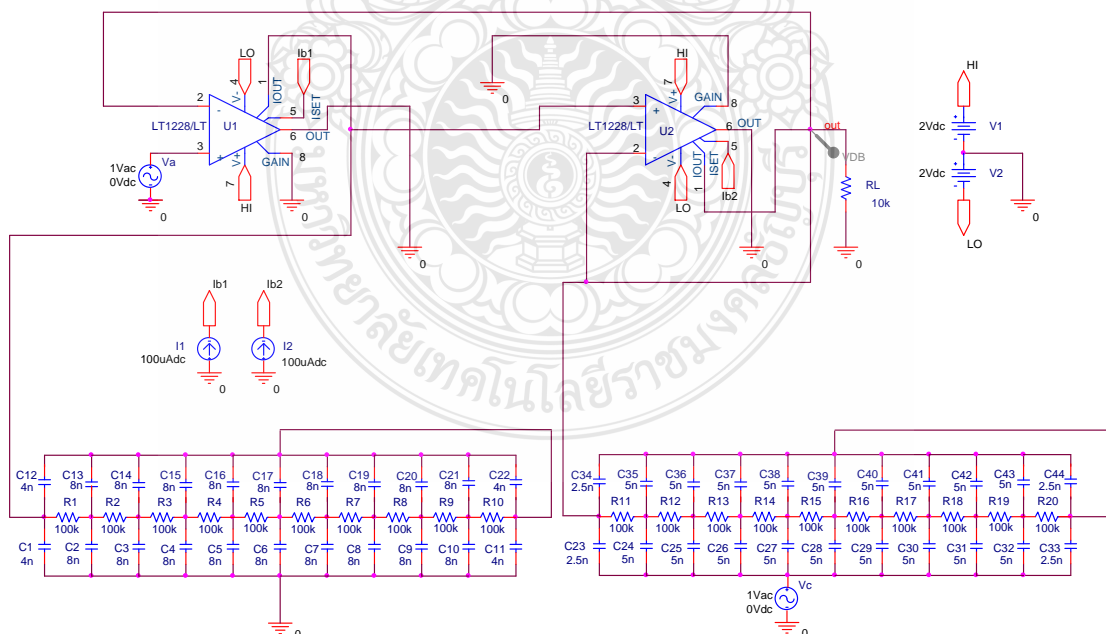
ภาพที่ 3.7 การต่อ DURC แบบ  $\pi$



การต่อวงจรกรองความถี่หลายหน้าที่ในวิทยานิพนธ์นี้ใช้โครงสร้างเสมือนแบบลัมดัลดีลิเมนต์อาร์ชี ของตัว *URC* และตัว *DURC* แบบ  $\pi$ -Type เมื่อนำไปสร้างวงจรกรองความถี่หลายหน้าที่ร่วมกับโอทีเอ ด้วยโปรแกรม PSpice จะได้วงจรดังแสดงในภาพที่ 3.8 และ 3.9 ตามลำดับ



ภาพที่ 3.8 วงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-URC ที่จำลองในโปรแกรม PSpice



ภาพที่ 3.9 วงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-DURC ที่จำลองในโปรแกรม PSpice

## บทที่ 4

### ผลการจำลองการทำงานของวงจร

ในบทนี้ได้้นำหลักการออกแบบวงจรความถี่หลายหน้าที่ ที่นำเสนอมาจำลองผลการทำงานของวงจรด้วยโปรแกรม PSpice แบ่งออกเป็น 2 ลักษณะ คือ วงจรความถี่หลายหน้าที่ที่สร้างจากโอทีเอ และยูนิฟอร์มดิสทริบิวต์อาร์ซี แบบหนึ่งชั้น (Uniform Distributed RC: *URC*) และวงจรความถี่หลายหน้าที่ที่สร้างจากโอทีเอ และยูนิฟอร์มดิสทริบิวต์อาร์ซี แบบสองชั้น (Double Layers Uniform Distributed RC: *DURC*) ซึ่งมีรายละเอียดดังนี้

#### 4.1 ผลการจำลองการทำงานของวงจร

วงจรที่นำเสนอทั้งสองลักษณะสามารถสังเคราะห์ผลตอบสนองทางความถี่แบบไบควอดราติก (Biquadratic) ได้ 4 รูปแบบมาตรฐาน คือ วงจรกรองผ่านความถี่ต่ำ วงจรกรองผ่านความถี่สูง วงจรกรองผ่านแถบความถี่ และวงจรกรองจำกัดแถบความถี่ บนโครงสร้างของวงจรเดียวกัน

##### 4.1.1 ผลจำลองการทำงานของวงจรความถี่หลายหน้าที่โดยใช้ OTA-URC

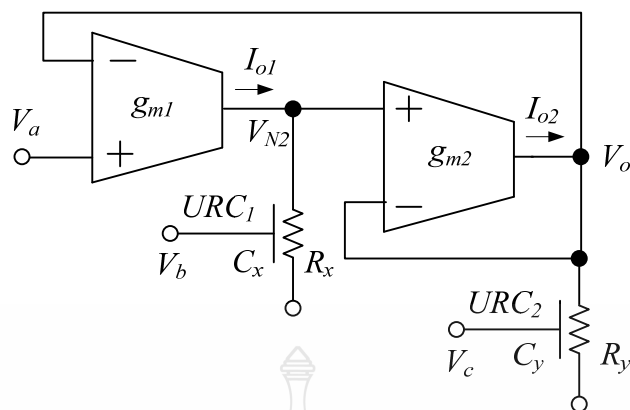
ภาพที่ 4.1 แสดงวงจรความถี่หลายหน้าที่โหมคแรงดัน ที่สร้างจากโดยใช้ OTA-URC โครงสร้างของวงจรไม่ซับซ้อน ประกอบด้วย OTA 2 ตัว และ URC 2 ตัว วงจรที่นำเสนอสามารถปรับเปลี่ยนรูปแบบผลการตอบสนองทางความถี่ ด้วยวิธีการกำหนดตัวแปรสถานะทางด้านอินพุต ประกอบด้วย  $V_a$ ,  $V_b$  และ  $V_c$  เพื่อเป็นการยืนยันว่าวงจรดังกล่าวสามารถทำงานได้ตามคุณสมบัติของวงจร ดังนั้นจึงได้นำวงจรในภาพที่ 4.1 มาเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSpice

โดยกำหนดให้  $I_{B1} = 100\mu A$ ,  $I_{B2} = 100\mu A$  และ  $V_{CC} = \pm 2V$

$$URC_1 : R_x = 1 M\Omega, C_x = 80 nF$$

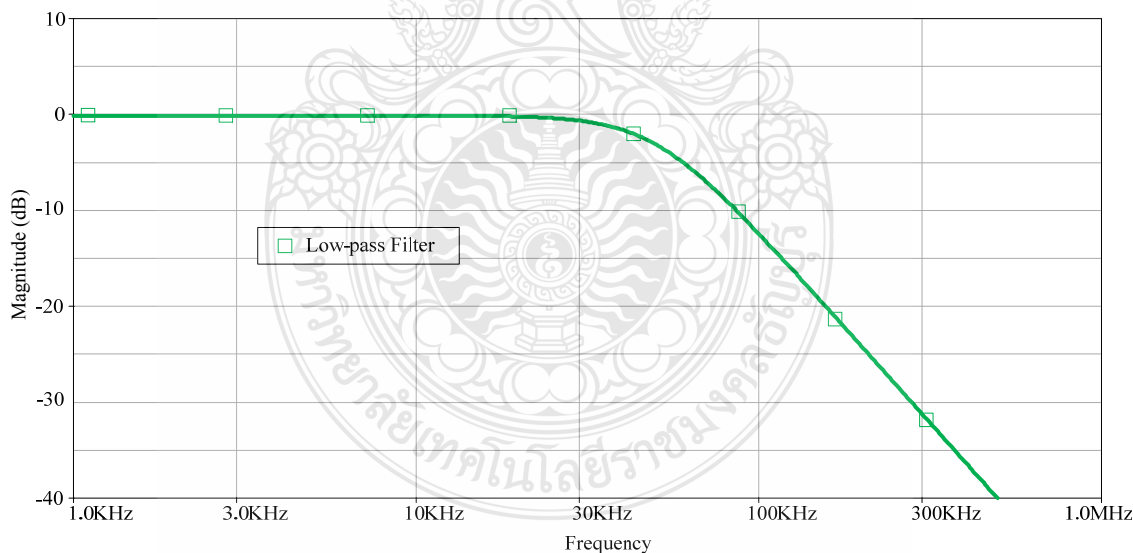
$$URC_2 : R_y = 1.5 M\Omega, C_y = 50 nF$$

รูปแบบของผลการตอบสนองทางความถี่ทางด้านเอาต์พุตของวงจร ขึ้นอยู่กับการกำหนดตัวแปรสถานะทางด้านอินพุต นั่นคือ การกำหนดค่า  $V_a$ ,  $V_b$  และ  $V_c$  การปรับเปลี่ยนความถี่ของวงจรสามารถทำได้ด้วยการปรับกระแสไบแอสที่โอทีเอทั้งสองตัว รายละเอียดการจำลองการทำงานของวงจรความถี่หลายหน้าที่ โดยใช้ OTA-URC ที่ออกแบบมีดังต่อไปนี้

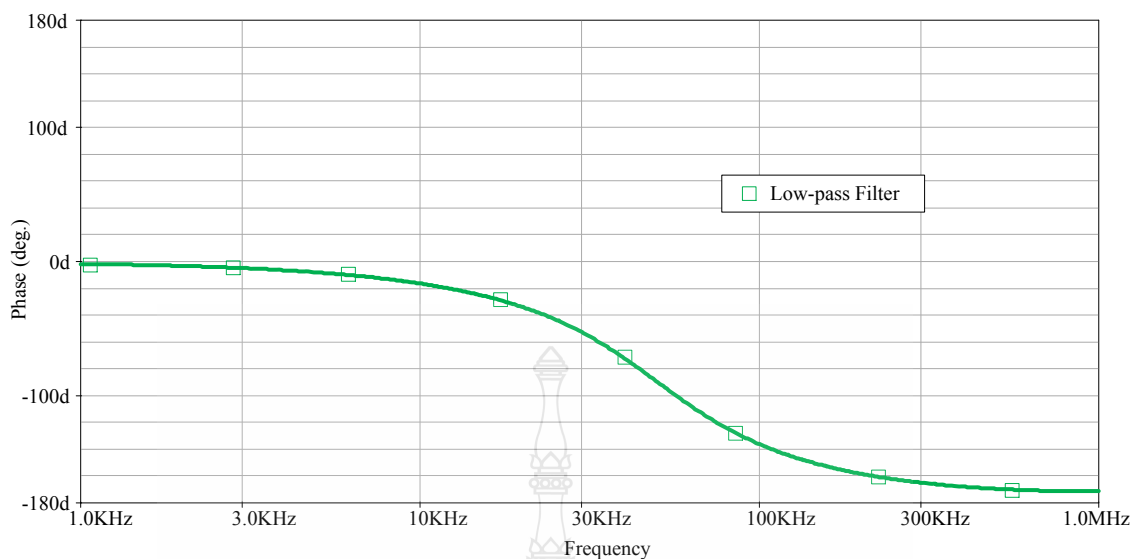


ภาพที่ 4.1 วงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-URC

ก. ผลการจำลองการทำงานของวงจรกรองความถี่ต่ำ โดยใช้ OTA-URC จากวงจรในภาพที่ 4.5 กำหนดตัวแปรสถานะทางด้านอินพุตของวงจรให้มีค่าดังนี้  $V_a = V_g$ ,  $V_b = 0$  และ  $V_c = 0$  โดยค่า  $V_g = 1Vac$  ทำให้ผลการตอบสนองทางขนาด และผลการตอบสนองทางเฟสของวงจรที่ได้เป็นแบบวงจรกรองความถี่ต่ำ ดังแสดงในภาพที่ 4.2 และภาพที่ 4.3 ตามลำดับ

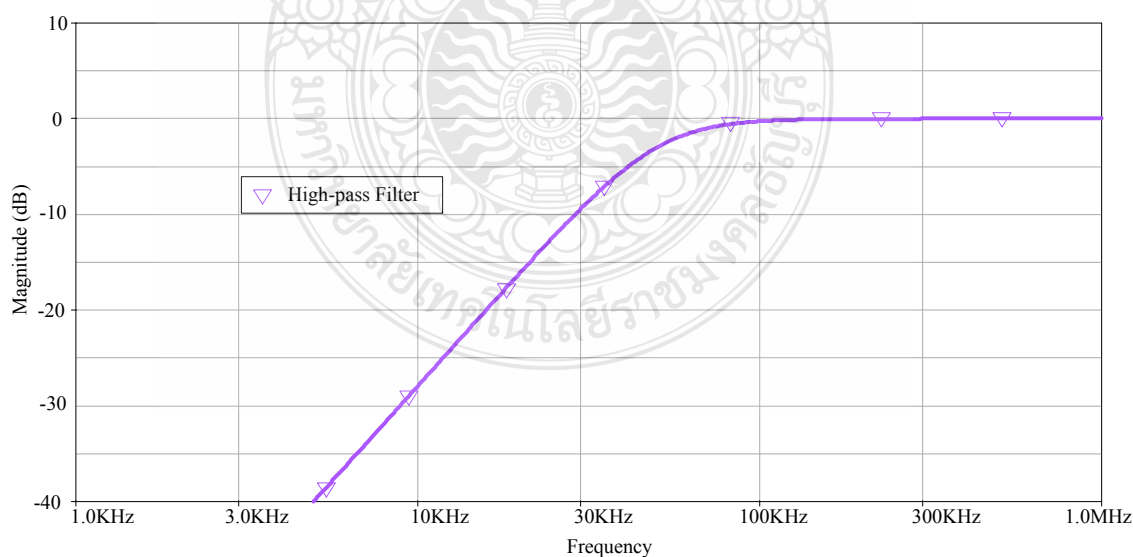


ภาพที่ 4.2 ผลตอบสนองทางขนาดของวงจรกรองความถี่ต่ำ โดยใช้ OTA-URC

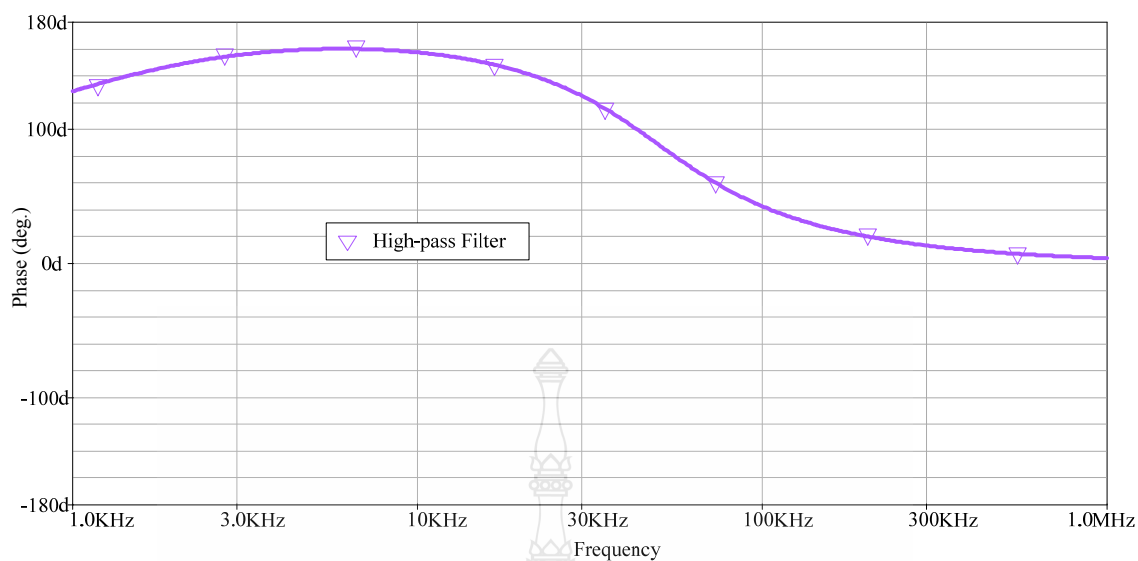


ภาพที่ 4.3 ผลตอบสนองทางเฟสของวงจรกรองผ่านความถี่ต่ำ โดยใช้ OTA-URC

ข. ผลการจำลองการทำงานของวงจรกรองผ่านความถี่สูง โดยใช้โดยใช้ OTA-URC จากวงจรในภาพที่ 4.1 กำหนดค่าตัวแปรสถานะทางด้านอินพุตของวงจรให้มามีค่าดังนี้  $V_a = 0$ ,  $V_b = 0$  และ  $V_c = V_g$  โดยค่า  $V_g = 1Vac$  ทำให้ผลการตอบสนองทางขนาด และผลการตอบสนองทางเฟสของวงจรที่ได้ เป็นแบบวงจรกรองผ่านความถี่สูง ดังแสดงในภาพที่ 4.4 และภาพที่ 4.5 ตามลำดับ

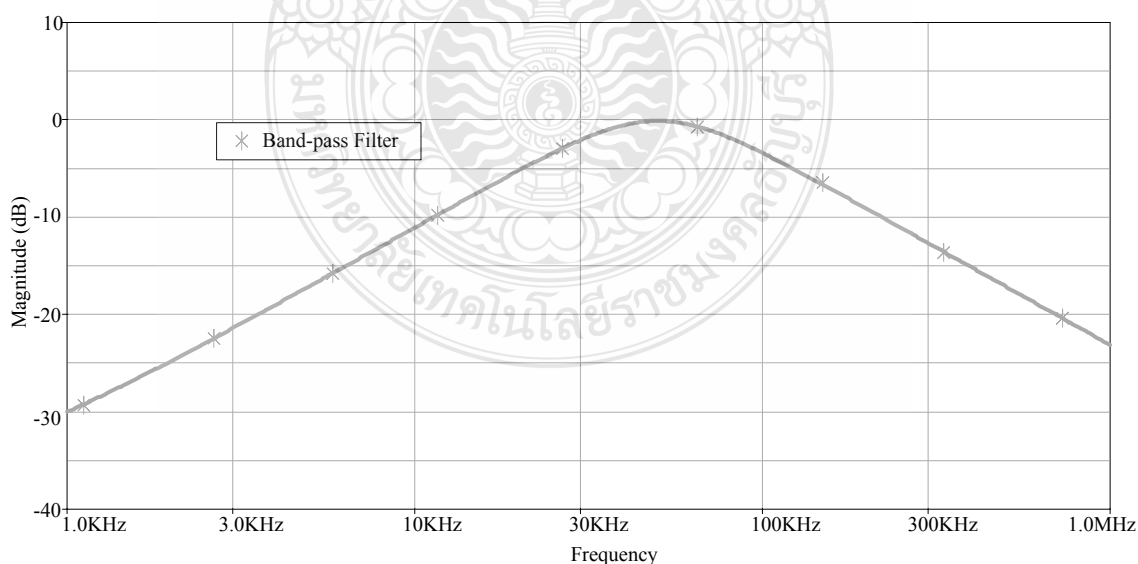


ภาพที่ 4.4 ผลตอบสนองทางขนาดของวงจรกรองผ่านความถี่สูง โดยใช้ OTA-URC

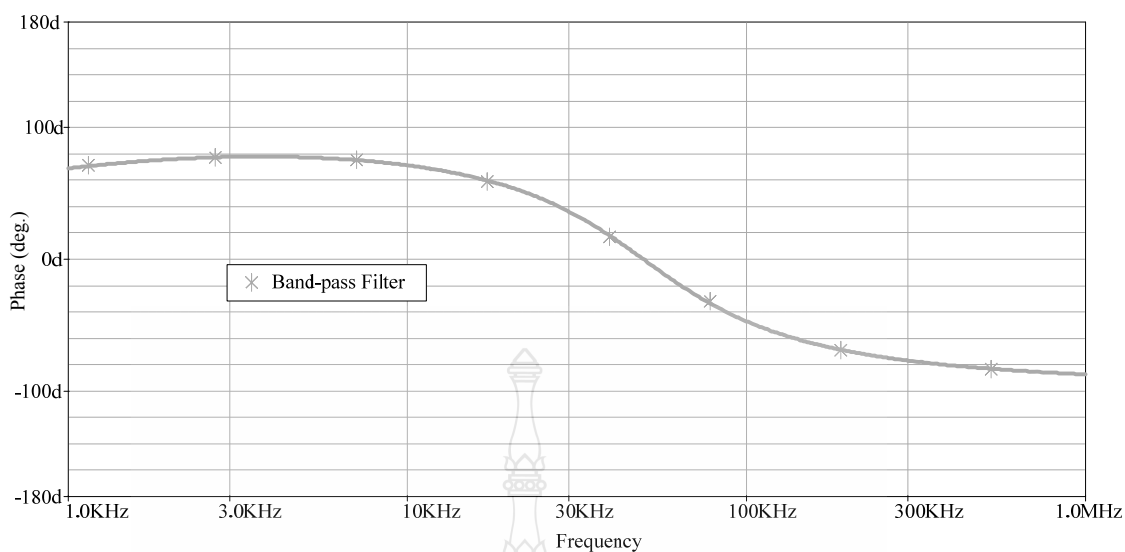


ภาพที่ 4.5 ผลตอบสนองทางเฟสของวงจรกรองผ่านความถี่สูง โดยใช้ OTA-URC

ค. ผลการจำลองการทำงานของวงจรกรองผ่านแถบความถี่ โดยใช้ OTA-URC จากวงจรในภาพที่ 4.1 กำหนดตัวแปรสถานะทางด้านอินพุตของวงจรให้มิกำลังนี้  $V_a = 0$ ,  $V_b = V_g$  และ  $V_c = 0$  โดยค่า  $V_g = 1Vac$  ทำให้ผลการตอบสนองทางขนาด และผลการตอบสนองทางเฟสของวงจรที่ได้เป็นแบบวงจรกรองผ่านแถบความถี่ ดังแสดงในภาพที่ 4.6 และภาพที่ 4.7 ตามลำดับ

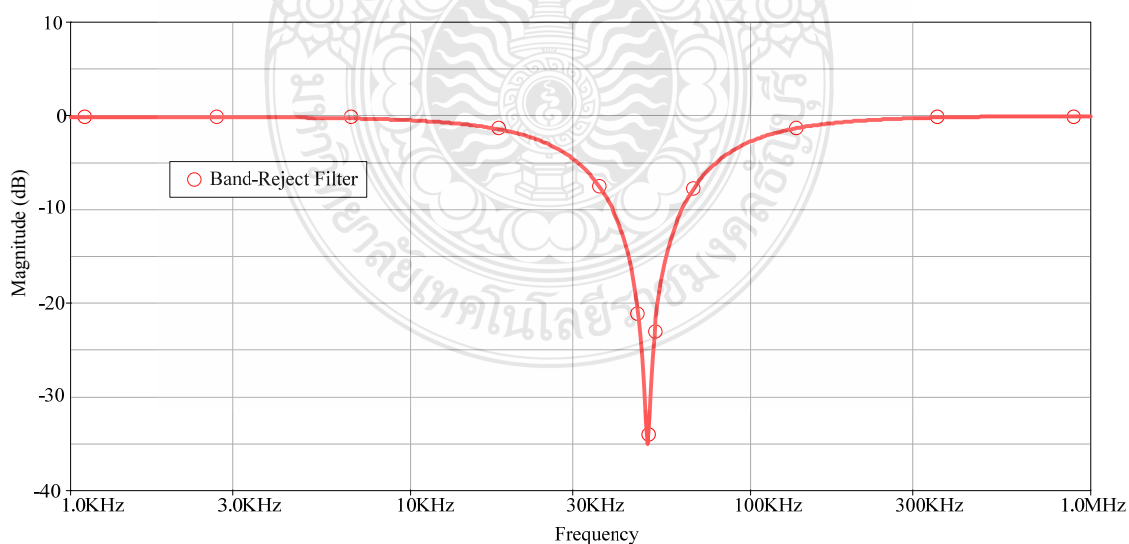


ภาพที่ 4.6 ผลตอบสนองทางขนาดของวงจรกรองผ่านแถบความถี่ โดยใช้ OTA-URC

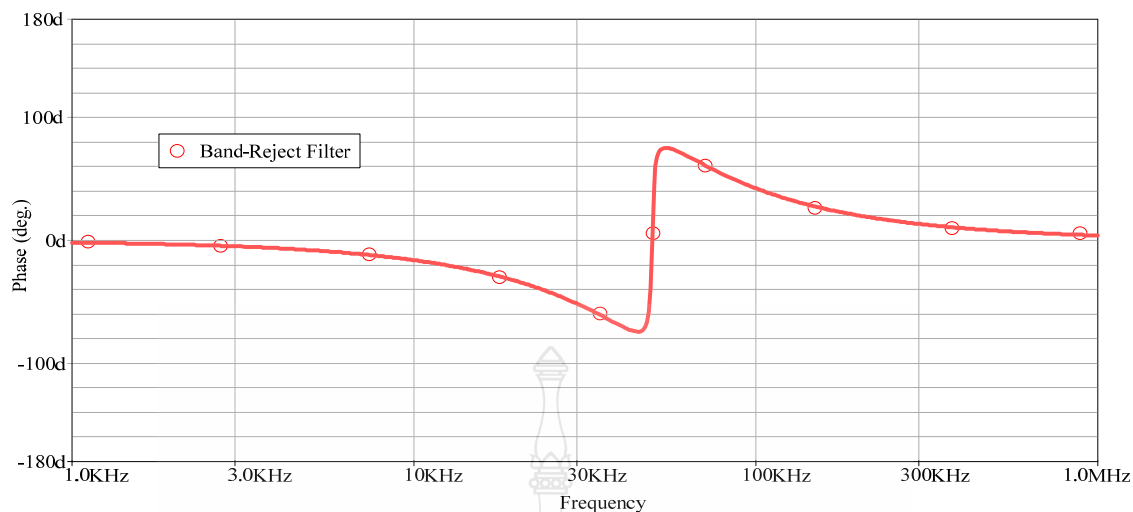


ภาพที่ 4.7 ผลตอบสนองทางเฟสของวงจรกรองผ่านแถบความถี่ โดยใช้ OTA-URC

ง. ผลการจำลองการทำงานของวงจรกรองจำกัดแถบความถี่ โดยใช้ OTA-URC จากภาพที่ 4.1 กำหนดตัวแปรสถานะทางด้านอินพุตของวงจร  $V_a = V_g$ ,  $V_b = 0$  และ  $V_c = V_g$  โดยค่า  $V_g = 1Vac$  ทำให้ผลการตอบสนองทางขนาด และผลการตอบสนองทางเฟสของวงจรที่ได้ เป็นแบบวงจรกรองจำกัดแถบความถี่ ดังแสดงในภาพที่ 4.8 และภาพที่ 4.9 ตามลำดับ

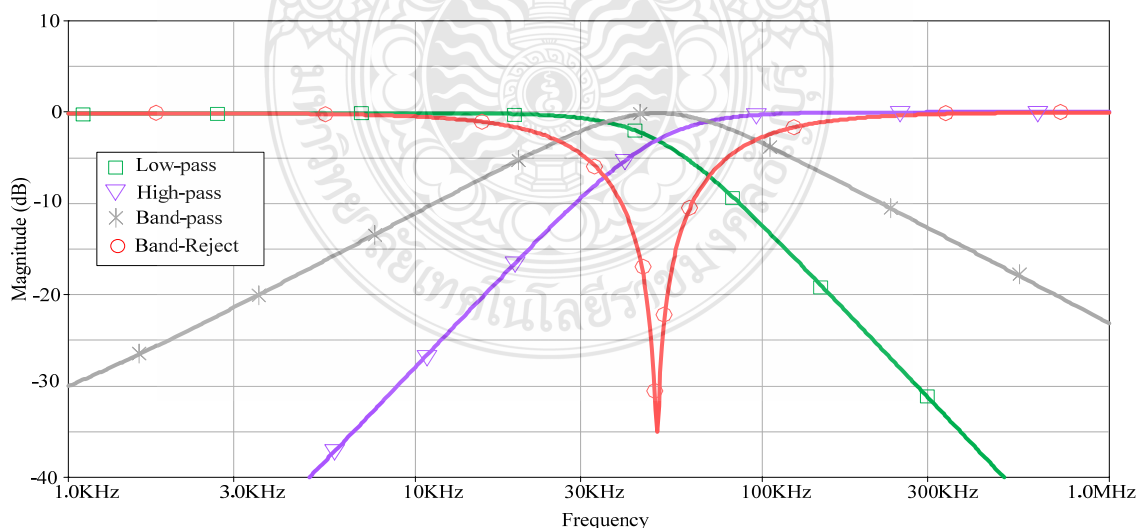


ภาพที่ 4.8 ผลตอบสนองทางขนาดของวงจรกรองจำกัดแถบความถี่ โดยใช้ OTA-URC



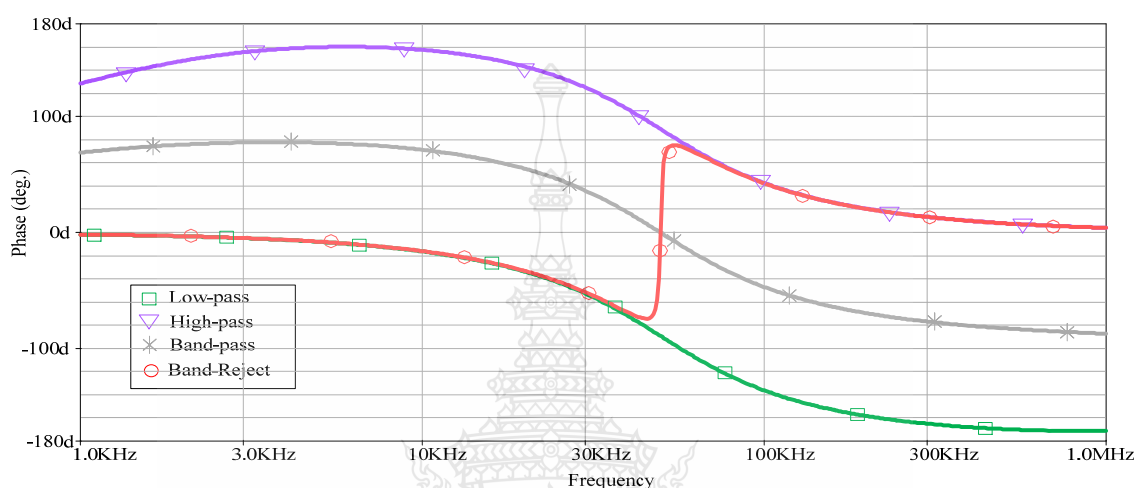
ภาพที่ 4.9 ผลตอบสนองทางเฟสของวงจรกรองจำกัดแถบความถี่ โดยใช้ OTA-URC

จากผลการเขียนแบบการทำงานของวงจรด้วยโปรแกรม PSpice ที่แสดงในภาพที่ 4.2 ถึงภาพที่ 4.9 สามารถยืนยันได้ว่าวงจรสามารถสังเคราะห์ ผลการตอบสนองทางความถี่ได้ 4 รูปแบบพื้นฐานบนโครงสร้างวงจรเดียวกัน ในภาพที่ 4.10 แสดงการเปรียบเทียบผลการตอบสนองทางขนาดของแต่ละวงจรกรองความถี่หลายหน้าที่ ประกอบด้วย วงจรกรองผ่านความถี่ต่ำ วงจรกรองผ่านความถี่สูง วงจรกรองผ่านแถบความถี่ ความถี่ทางด้านเอาต์พุตที่ได้ประมาณ 49.7 KHz



ภาพที่ 4.10 ผลตอบสนองทางขนาดของวงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-URC

ภาพที่ 4.11 แสดงการเปรียบเทียบผลตอบสนองทางเฟสของแต่ละวงจรกรองความถี่หลายหน้าที่ ประกอบด้วย วงจรกรองผ่านความถี่ต่ำ วงจรกรองผ่านความถี่สูง วงจรกรองผ่านแถบความถี่ และวงจรกรองจํากัดแถบความถี่ จะเห็นว่าวงจรกรองความถี่แต่ละรูปแบบ จะเกิดการเปลี่ยนแปลงทางเฟส เมื่ออยู่ในย่านของความถี่ที่พิจารณา



ภาพที่ 4.11 ผลตอบสนองทางเฟสของวงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-URC

วงจรกรองความถี่หลายหน้าที่ โหมดแรงดัน โดยใช้ OTA-URC ที่ออกแบบสามารถปรับเปลี่ยนค่าความถี่ในการตอบสนองได้โดยเปลี่ยนค่ากระแสไบแอสของตัว OTA และปรับได้ด้วยการเปลี่ยนค่าพารามิเตอร์ตัวเก็บประจุของลิมิต์อิมเพด็อนซ์ อาร์ชี ที่เป็นโครงสร้างเสมือนของตัว URC นั่นคือ กรณีปรับค่ากระแสไบแอสของ OTA เพิ่มขึ้นจะมีผลทำให้ผลตอบสนองทางความถี่ของวงจรสูงขึ้น และกรณีค่าของตัวเก็บประจุมีค่าลดลงจะมีผลทำให้ผลตอบสนองทางความถี่ของวงจรสูงขึ้น ดังแสดงในตารางที่ 4.1 และตารางที่ 4.2 ตามลำดับ

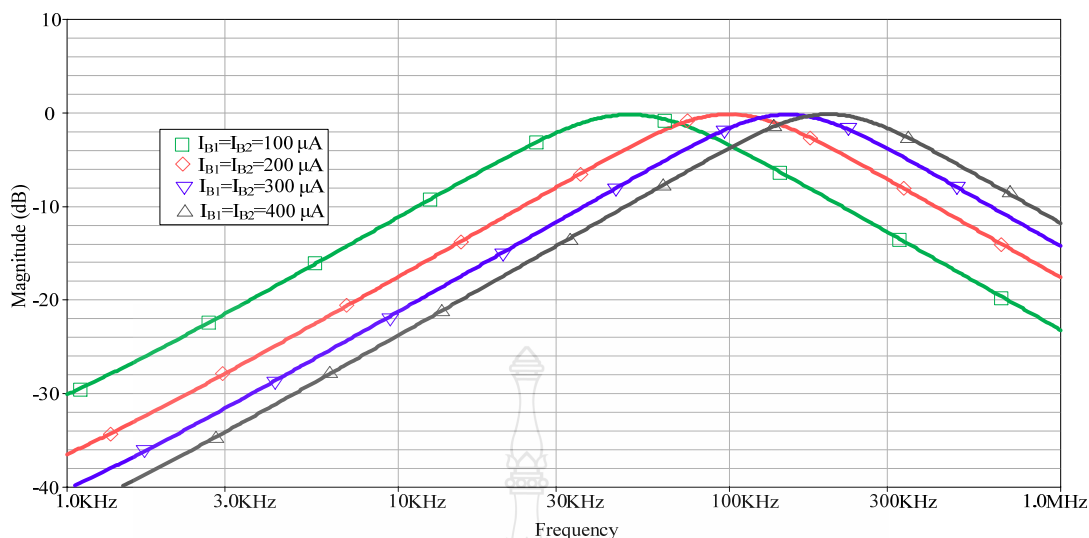
ภาพที่ 4.12 เป็นผลตอบสนองทางขนาดของวงจรกรองความถี่หลายหน้าที่ ที่ให้ผลการตอบสนองความถี่เป็นแบบวงจรกรองผ่านแถบความถี่ ที่มีค่าผลตอบสนองทางความถี่ของวงจรสูงขึ้น เมื่อปรับค่ากระแสไบแอสที่ป้อนให้กับ OTA ทั้ง 2 ตัวพร้อมกัน โดย  $I_{B1} = I_{B2}$  ปรับค่ากระแสไบแอสตั้งแต่ 100  $\mu\text{A}$  จนถึง 400  $\mu\text{A}$  และกำหนดค่าพารามิเตอร์อื่นๆของวงจรเป็น

$$V_{CC} = \pm 2V$$

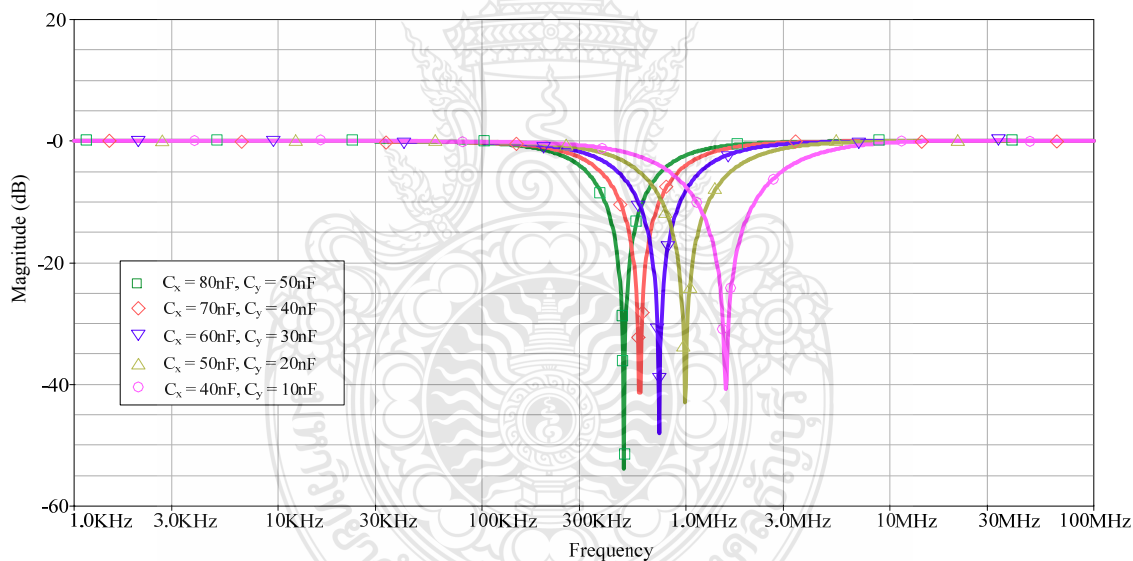
$$URC_1 : R_x = 1 M\Omega, C_x = 80 nF$$

$$URC_2 : R_y = 1.5 M\Omega, C_y = 50 nF$$





ภาพที่ 4.12 ผลตอบสนองทางขนาดของวงจรกรองความถี่หลายหน้าที่ เมื่อเปลี่ยนค่ากระแสไบแอส



ภาพที่ 4.13 ผลตอบสนองทางขนาดของวงจร เมื่อเปลี่ยนค่าพารามิเตอร์ตัวเก็บประจุ

จากภาพที่ 4.13 เป็นผลตอบสนองทางขนาดของวงจรกรองความถี่หลายหน้าที่ แบบกรองจำกัดแถบความถี่ จะเห็นว่าเมื่อปรับค่าของตัวเก็บประจุในวงจร ให้มีค่าลดลงมีผลให้ผลตอบสนองทางความถี่ของวงจรสูงขึ้น ค่า  $C_x$  กำหนดเป็น 80 nF, 70 nF, 60 nF, 50 nF, 40 nF และ  $C_y$  กำหนดเป็น 50 nF, 40 nF, 30 nF, 20 nF, 10 nF ตามลำดับ และกำหนดค่าพารามิเตอร์อื่นๆของวงจรเป็น  $V_{CC} = \pm 2V$  และ  $I_{B1} = I_{B2} = 1mA$

ตารางที่ 4.1 การปรับค่ากระแสไบแอสของโอทีเอ

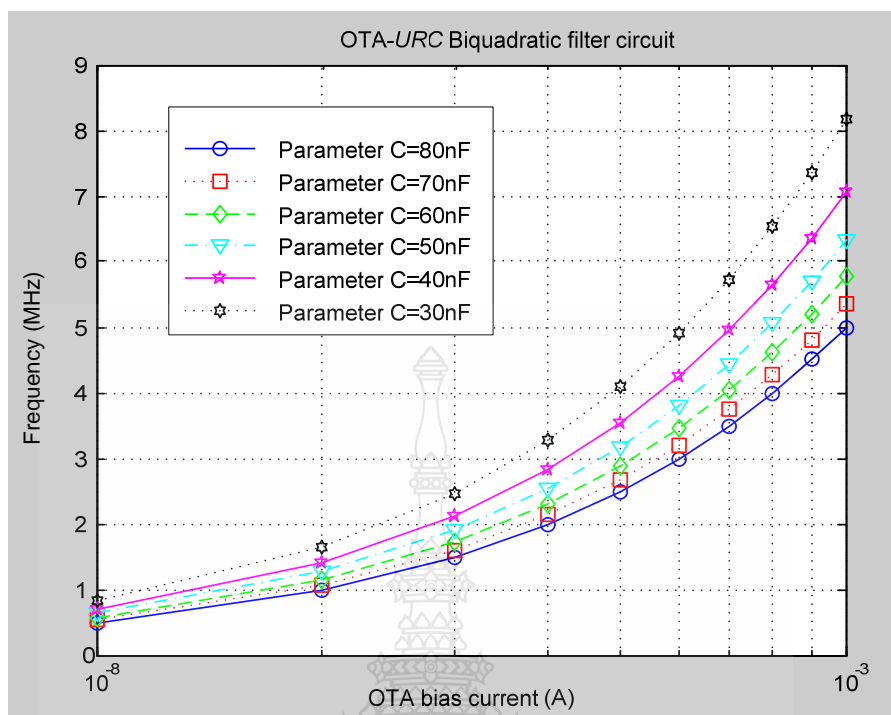
กระแส $I_{B1}$	กระแส $I_{B2}$	$R_x$	$C_x$	$R_y$	$C_y$	Frequency
100 $\mu$ A	100 $\mu$ A	1 M $\Omega$	80 nF	1.5 M $\Omega$	50 nF	49.7 KHz
200 $\mu$ A	150 $\mu$ A	1 M $\Omega$	80 nF	1.5 M $\Omega$	50 nF	98.8 KHz
300 $\mu$ A	200 $\mu$ A	1 M $\Omega$	80 nF	1.5 M $\Omega$	50 nF	149.3 KHz
400 $\mu$ A	400 $\mu$ A	1 M $\Omega$	80 nF	1.5 M $\Omega$	50 nF	198.8 KHz
600 $\mu$ A	600 $\mu$ A	1 M $\Omega$	80 nF	1.5 M $\Omega$	50 nF	296.9 KHz
800 $\mu$ A	800 $\mu$ A	1 M $\Omega$	80 nF	1.5 M $\Omega$	50 nF	395.3 KHz
1 mA	1 mA	1 M $\Omega$	80 nF	1.5 M $\Omega$	50 nF	497.2 KHz

ตารางที่ 4.2 การปรับค่าพารามิเตอร์ของ URC ในส่วนตัวเก็บประจุ

กระแส $I_{B1}$	กระแส $I_{B2}$	$R_x$	$C_x$	$R_y$	$C_y$	Frequency
1 mA	1 mA	1 M $\Omega$	80 nF	1.5 M $\Omega$	50 nF	497.2 KHz
1 mA	1 mA	1 M $\Omega$	70 nF	1.5 M $\Omega$	40 nF	597.2 KHz
1 mA	1 mA	1 M $\Omega$	60 nF	1.5 M $\Omega$	30 nF	742.4 KHz
1 mA	1 mA	1 M $\Omega$	50 nF	1.5 M $\Omega$	20 nF	988.6 KHz
1 mA	1 mA	1 M $\Omega$	40 nF	1.5 M $\Omega$	10 nF	1.56 MHz
1 mA	1 mA	1 M $\Omega$	30 nF	1.5 M $\Omega$	1 nF	5.7 MHz
1 mA	1 mA	1 M $\Omega$	25 nF	1.5 M $\Omega$	0.5 nF	8.8 MHz

ตารางที่ 4.1 กรณีปรับค่ากระแสไบแอสของ OTA เพิ่มขึ้นจะมีผลทำให้ผลตอบสนองทางความถี่ของวงจรสูงขึ้น สามารถรองรับความถี่ได้สูงถึง 500 KHz เมื่อกำหนดค่าพารามิเตอร์ต่างๆ ดังนี้  $V_{CC} = \pm 2V$ ,  $URC_1: R_x = 1 M\Omega$ ,  $C_x = 80 nF$  และ  $URC_2: R_y = 1.5 M\Omega$ ,  $C_y = 50 nF$

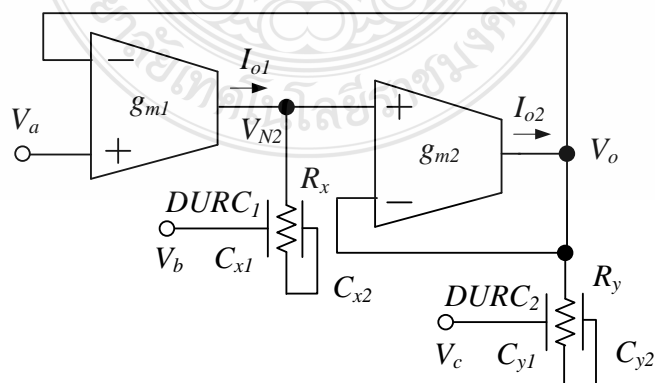
ตารางที่ 4.2 กรณีปรับค่าของตัวเก็บประจุมีค่าลดลงจะมีผลทำให้ผลตอบสนองทางความถี่ของวงจรสูงขึ้น สามารถรองรับความถี่ได้สูงถึง 10 MHz เมื่อกำหนดค่าพารามิเตอร์ต่างๆ ดังนี้  $V_{CC} = \pm 2V$  และ  $I_{B1} = I_{B2} = 1mA$  จากตารางที่ 4.1 และตารางที่ 4.2 สามารถแสดงความสัมพันธ์การปรับค่ากระแสไบแอสของ OTA และการปรับค่าของตัวเก็บประจุของ URC ได้ดังภาพที่ 4.14



ภาพที่ 4.14 ความสัมพันธ์การปรับค่ากระแสไบแอสของ OTA และการปรับค่าของตัวเก็บประจุ

#### 4.1.2 ผลจำลองการทำงานของวงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-DURC

ภาพที่ 4.15 แสดงวงจรกรองความถี่หลายหน้าที่โหมคแรงดัน โดยใช้ OTA-DURC โครงสร้างของวงจรไม่ซับซ้อน ประกอบด้วย OTA 2 ตัว และ DURC 2 ตัว คล้ายกับวงจรกรองความถี่หลายหน้าที่โหมคแรงดัน โดยใช้ OTA-URC วงจรที่นำเสนอสามารถปรับเปลี่ยนรูปแบบผลการตอบสนองทางความถี่ ด้วยวิธีการกำหนดตัวแปรสถานะทางด้านอินพุตประกอบด้วย  $V_a$ ,  $V_b$  และ  $V_c$



ภาพที่ 4.15 วงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-DURC

เพื่อเป็นการยืนยันว่าวงจรดังกล่าวสามารถทำงานได้ตามคุณสมบัติของวงจร ดังนั้นจึงได้นำวงจรที่แสดงในภาพที่ 4.5 มาเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSpice โดยกำหนดค่าให้

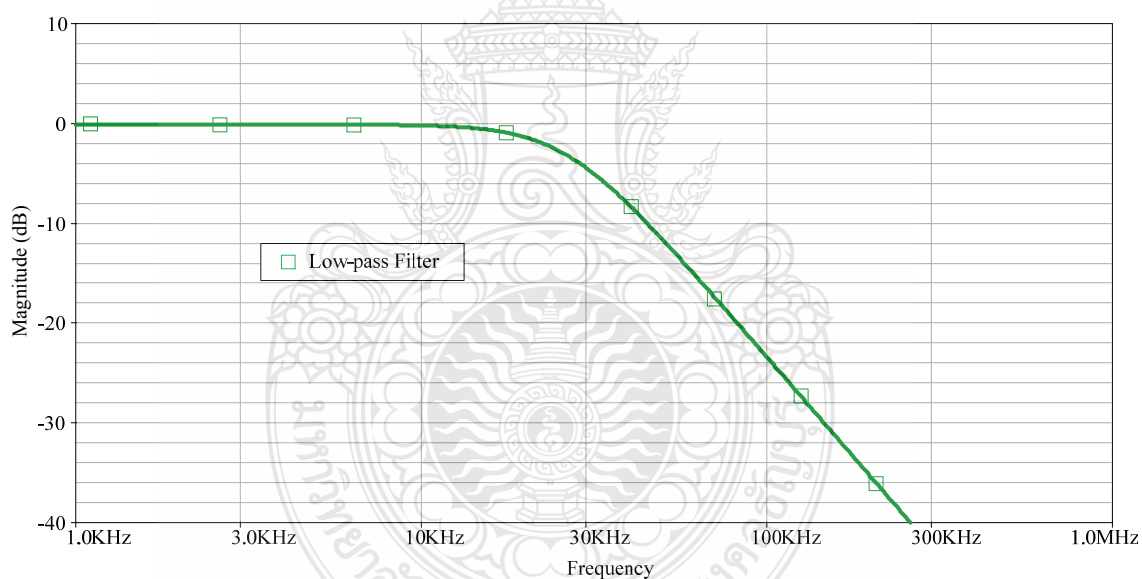
$$I_{B1} = 100\mu A, I_{B2} = 100\mu A \text{ และ } V_{CC} = \pm 2V$$

$$DURC_1 : R_x = 1 M\Omega, C_x = 80 nF$$

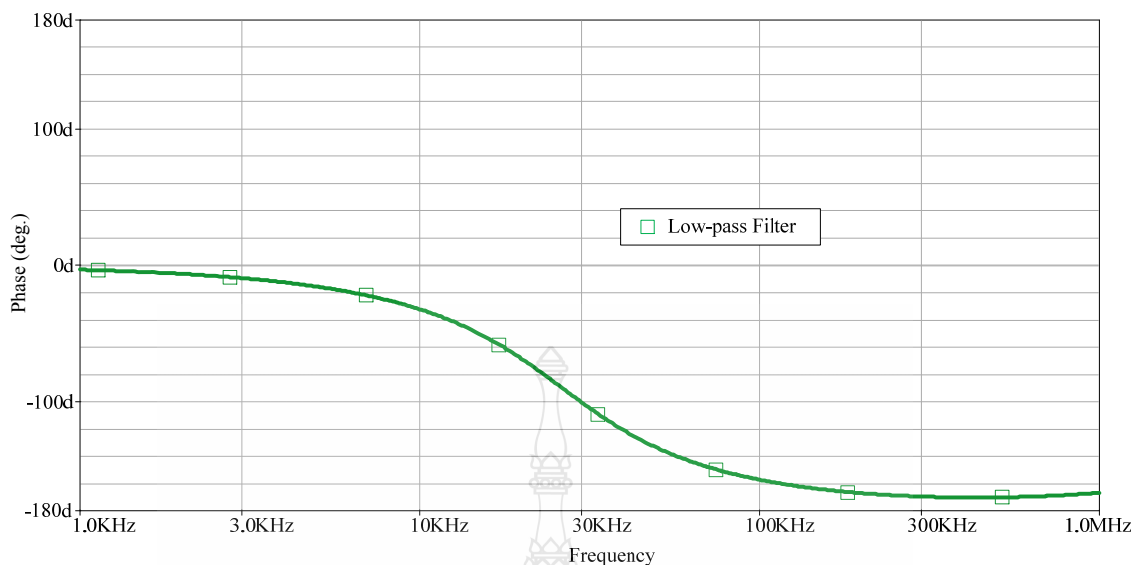
$$DURC_2 : R_y = 1.5 M\Omega, C_y = 50 nF$$

รายละเอียดผลการจำลองการทำงานของวงจรกรองความถี่หลายหน้าที่โหมดแรงดัน โดยใช้ OTA-DURC ที่ออกแบบมีดังต่อไปนี้

ก. ผลการจำลองการทำงานของวงจรกรองความถี่ต่ำ โดยใช้ OTA-DURC จากวงจรในภาพที่ 4.15 กำหนดตัวแปรสถานะทางด้านอินพุตของวงจร  $V_a = V_g$ ,  $V_b = 0$  และ  $V_c = 0$  โดยค่า  $V_g = 1Vac$  ทำให้ผลการตอบสนองทางขนาด และผลการตอบสนองทางเฟสของวงจรที่ได้ เป็นแบบวงจรกรองผ่านความถี่ต่ำ ดังแสดงในภาพที่ 4.16 และภาพที่ 4.17 ตามลำดับ

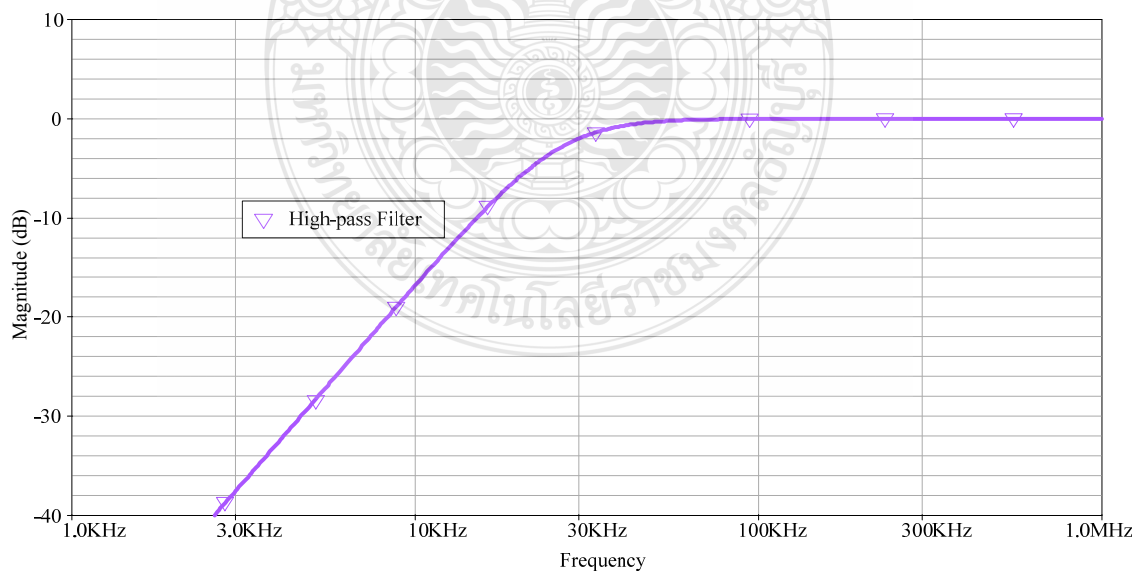


ภาพที่ 4.16 ผลตอบสนองทางขนาดของวงจรกรองผ่านความถี่ต่ำ โดยใช้ OTA-DURC

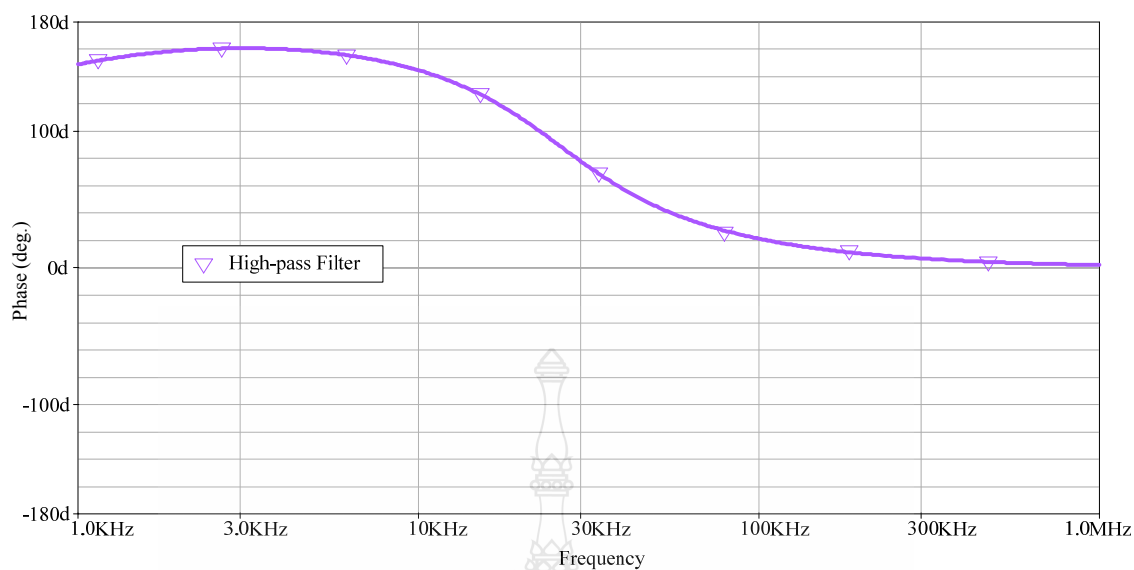


ภาพที่ 4.17 ผลตอบสนองทางเฟสของวงจรกรองผ่านความถี่ต่ำ โดยใช้ OTA-DURC

ข. ผลการจำลองการทำงานของวงจรกรองความถี่สูง โดยใช้ OTA-DURC จากวงจรในภาพที่ 4.15 กำหนดตัวแปรสถานะทางด้านอินพุตของวงจร  $V_a = 0$ ,  $V_b = 0$  และ  $V_c = V_g$  โดยค่า  $V_g = 1Vac$  ทำให้ผลการตอบสนองทางขนาด และผลการตอบสนองทางเฟสของวงจรที่ได้ เป็นแบบวงจรกรองผ่านความถี่สูง ดังแสดงในภาพที่ 4.18 และภาพที่ 4.19 ตามลำดับ

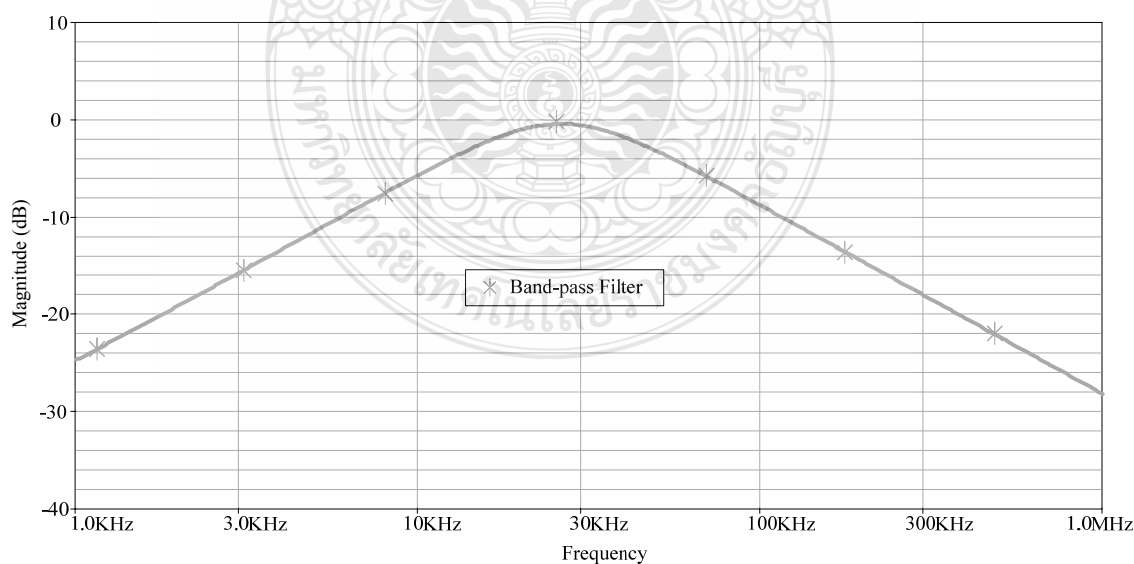


ภาพที่ 4.18 ผลตอบสนองทางขนาดของวงจรกรองผ่านความถี่สูง โดยใช้ OTA-DURC

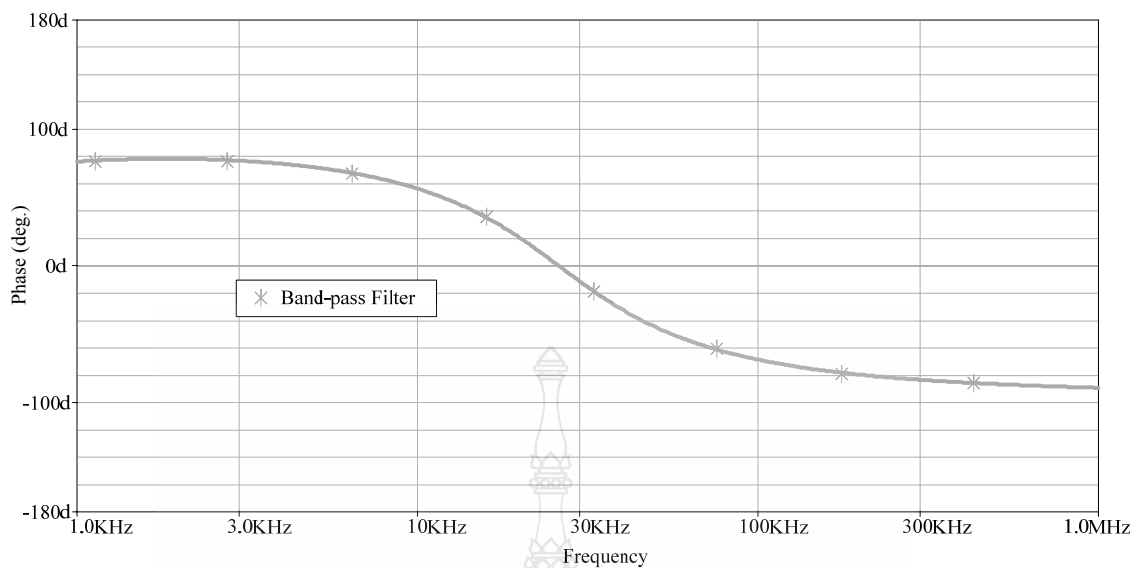


ภาพที่ 4.19 ผลตอบสนองทางเฟสของวงจรกรองผ่านความถี่สูง โดยใช้ OTA-DURC

ค. ผลการจำลองการทำงานของวงจรกรองผ่านแถบความถี่ โดยใช้ OTA-DURC จากวงจรในภาพที่ 4.15 กำหนดตัวแปรสถานะทางด้านอินพุตของวงจร  $V_a = 0$ ,  $V_b = V_g$  และ  $V_c = 0$  โดยค่า  $V_g = 1Vac$  ทำให้ผลการตอบสนองทางขนาด และผลการตอบสนองทางเฟสของวงจรที่ได้ เป็นแบบวงจรกรองผ่านแถบความถี่ ดังแสดงในภาพที่ 4.20 และภาพที่ 4.21 ตามลำดับ

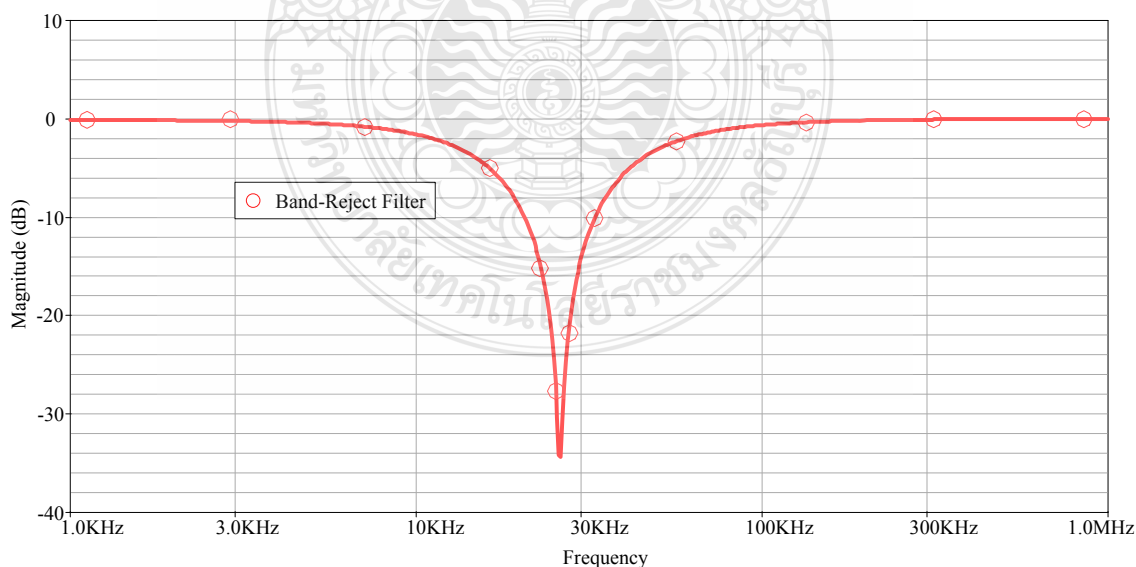


ภาพที่ 4.20 ผลตอบสนองทางขนาดของวงจรกรองผ่านแถบความถี่ โดยใช้ OTA-DURC

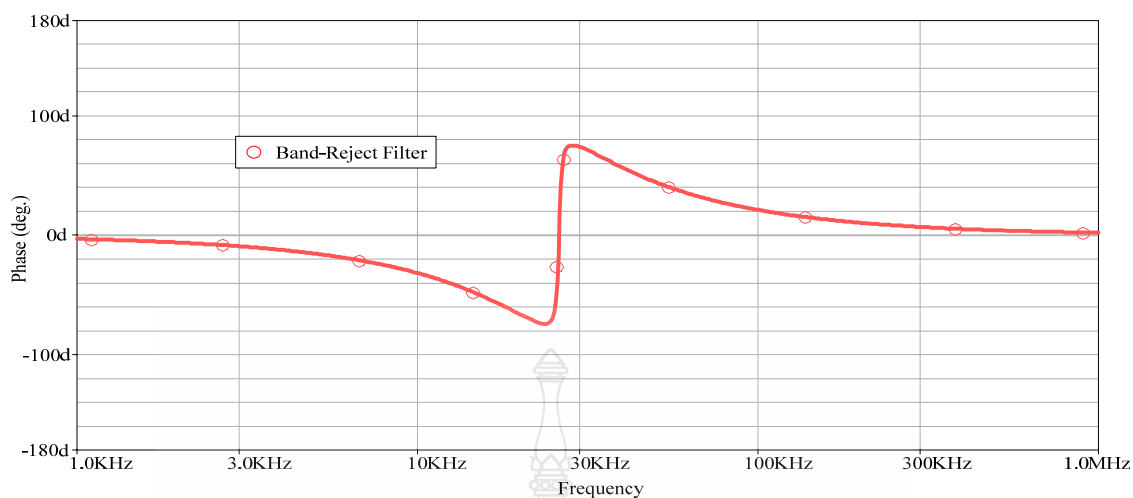


ภาพที่ 4.21 ผลตอบสนองทางเฟสของวงจรกรองผ่านแถบความถี่ โดยใช้ OTA-DURC

ง. ผลการจำลองการทำงานของวงจรกรองจำกัดแถบความถี่ โดยใช้ OTA-DURC จากภาพที่ 4.15 กำหนดตัวแปรสถานะทางด้านอินพุตของวงจร  $V_a = V_g$ ,  $V_b = 0$  และ  $V_c = V_g$  โดยค่า  $V_g = 1Vac$  ทำให้ผลการตอบสนองทางขนาด และผลการตอบสนองทางเฟสของวงจรที่ได้ เป็นแบบวงจรกรองจำกัดแถบความถี่ ดังแสดงในภาพที่ 4.22 และภาพที่ 4.23 ตามลำดับ

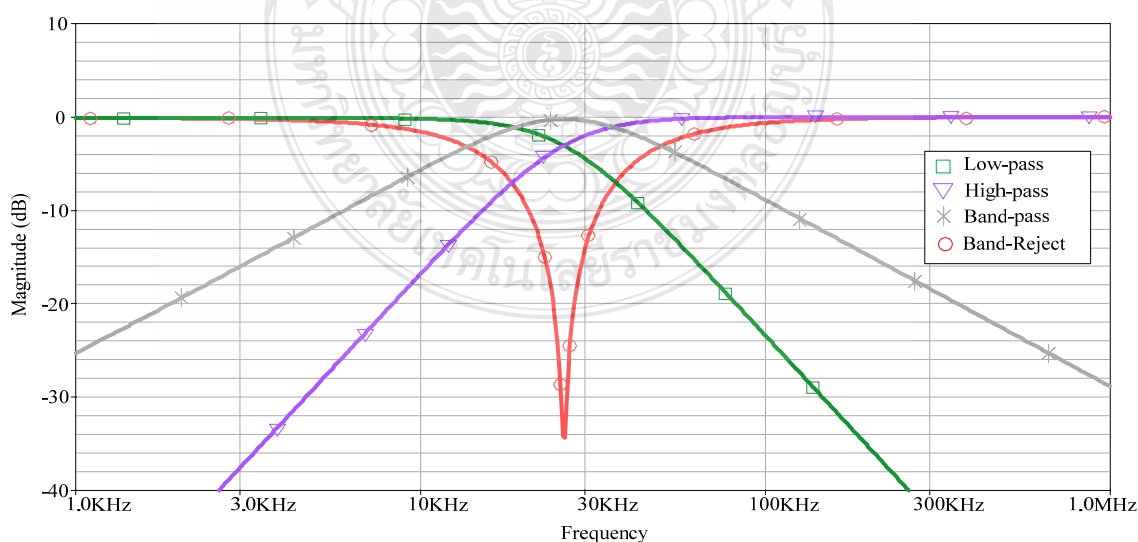


ภาพที่ 4.22 ผลตอบสนองทางขนาดของวงจรกรองจำกัดแถบความถี่ โดยใช้ OTA-DURC



ภาพที่ 4.23 ผลตอบสนองทางเฟสของวงจรกรองจำกัดแถบความถี่ โดยใช้ OTA-DURC

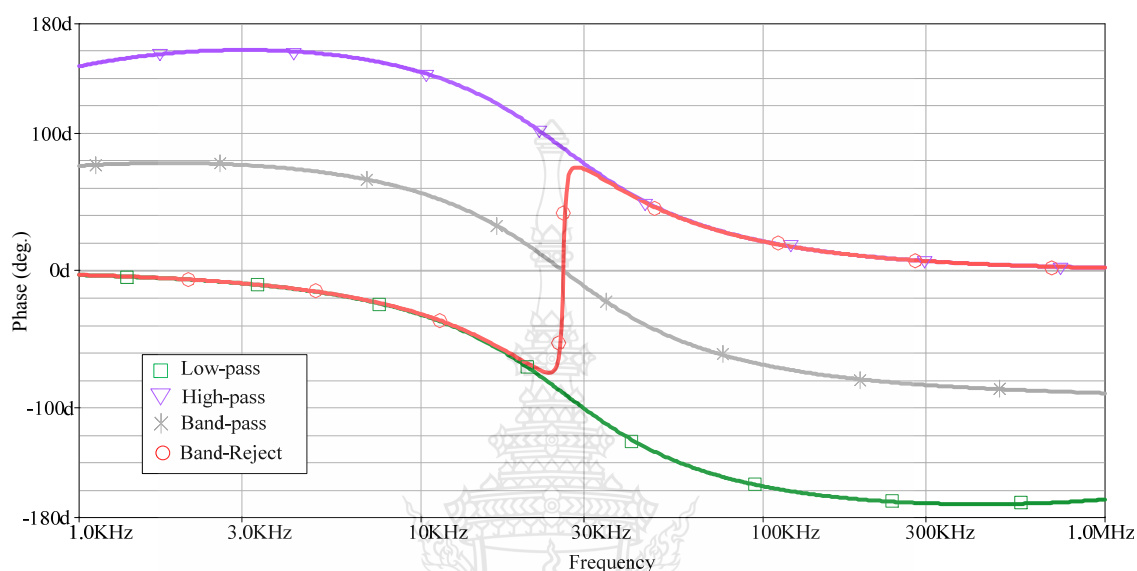
จากผลการเขียนแบบการทำงานของวงจรกรองความถี่หลายหน้าที่ ด้วยโปรแกรม PSpice ที่แสดงในภาพที่ 4.16 ถึงภาพที่ 4.23 สามารถยืนยันได้ว่าวงจรสามารถสังเคราะห์ ผลการตอบสนองทางความถี่ได้ 4 รูปแบบพื้นฐานบน โครงสร้างวงจรเดียวกัน ในภาพที่ 4.24 แสดงการเปรียบเทียบผลการตอบสนองทางขนาดของแต่ละวงจรกรองความถี่หลายหน้าที่ ประกอบด้วย วงจรกรองผ่านความถี่ต่ำ วงจรกรองผ่านความถี่สูง วงจรกรองผ่านแถบความถี่ และวงจรกรองจำกัดแถบความถี่ ความถี่ทางด้านเอาต์พุตที่ได้จากโปรแกรม PSpice ประมาณ 26.2 KHz



ภาพที่ 4.24 ผลตอบสนองทางขนาดของวงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-DURC



การเปรียบเทียบเปรียบเทียบผลตอบสนองทางเฟสของแต่ละวงจรกรองความถี่หลายหน้าที่ ประกอบด้วย วงจรกรองผ่านความถี่ต่ำ วงจรกรองผ่านความถี่สูง วงจรกรองผ่านแถบความถี่ และ วงจรกรองจำกัดแถบความถี่ แสดงดังภาพที่ 4.25



ภาพที่ 4.25 ผลตอบสนองทางเฟสของวงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-DURC

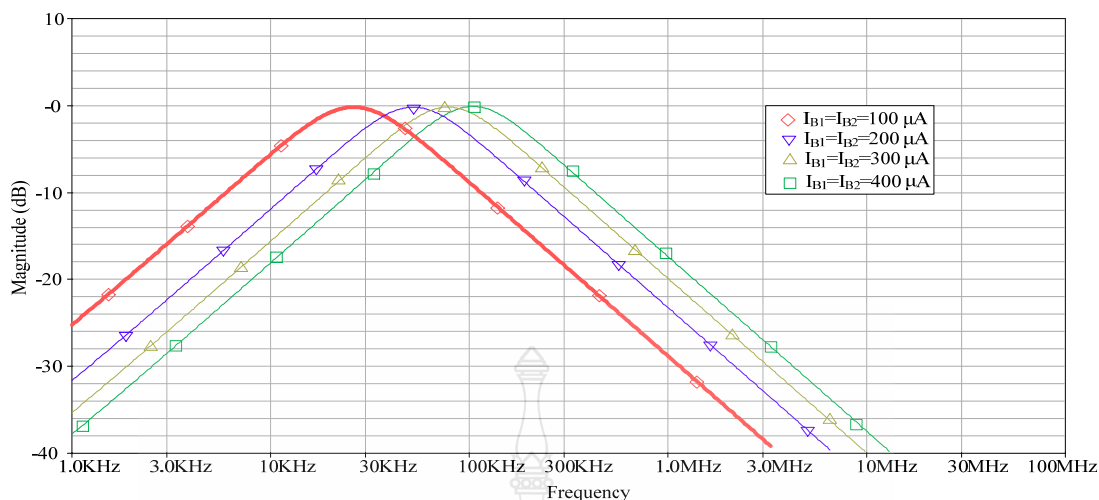
จากภาพที่ 4.24 และภาพที่ 4.25 เป็นผลการจำลองการทำงานของวงจรกรองความถี่หลายหน้าที่ โหมดแรงดัน โดยใช้ OTA-DURC การปรับเปลี่ยนค่าความถี่ในการตอบสนองของวงจรสามารถทำได้โดยเปลี่ยนค่ากระแสไบแอสของตัว OTA และปรับค่าตัวเก็บประจุที่เป็น โครงสร้างเสมือนของ DURC นั่นคือ เมื่อปรับค่ากระแสไบแอสของ OTA สูงขึ้น จะมีผลทำให้ผลตอบสนองทางความถี่ของวงจรสูงขึ้น และเมื่อปรับค่าตัวเก็บประจุให้มีค่าลดลง ก็จะมีผลทำให้ผลตอบสนองทางความถี่ของวงจรสูงขึ้นเช่นกัน ดังแสดงในตารางที่ 4.3 และตารางที่ 4.3 ตามลำดับ

ภาพที่ 4.26 เป็นผลตอบสนองทางขนาดของวงจรกรองความถี่หลายหน้าที่ ที่ให้ผลการตอบสนองความถี่เป็นแบบวงจรกรองผ่านแถบความถี่ เมื่อปรับค่ากระแสไบแอสที่ป้อนให้กับ OTA โดย  $I_{B1} = I_{B2}$  ปรับค่ากระแสไบแอสตั้งแต่  $100\mu A$  จนถึง  $400\mu A$  จะเห็นว่าเมื่อค่ากระแสไบแอสมีค่าสูงขึ้นมีผลให้ผลตอบสนองทางความถี่ของวงจรสูงขึ้น และกำหนดค่าพารามิเตอร์อื่นๆดังนี้

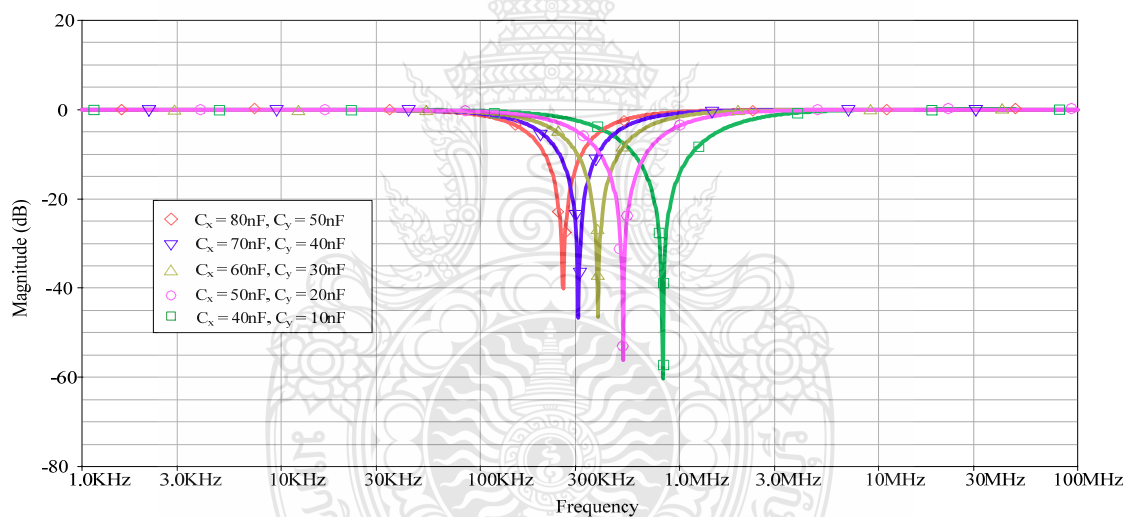
$$V_{CC} = \pm 2V$$

$$DURC_1 : R_x = 1 M\Omega, C_x = 80 nF$$

$$DURC_2 : R_y = 1.5 M\Omega, C_y = 50 nF$$



ภาพที่ 4.26 ผลตอบสนองทางขนาดของวงจรรองความถี่หลายหน้าที่ เมื่อเปลี่ยนค่ากระแสไบแอส



ภาพที่ 4.27 ผลตอบสนองทางขนาดของวงจรรองความถี่หลายหน้าที่ ค่าพารามิเตอร์ตัวเก็บประจุ

จากภาพที่ 4.27 เป็นผลตอบสนองทางขนาดของวงจรรองความถี่หลายหน้าที่ แบบกรองจำกัดแถบความถี่ จะเห็นว่าเมื่อปรับค่าของตัวเก็บประจุในวงจร ให้มีค่าลดลงมีผลให้ผลตอบสนองทางความถี่ของวงจรสูงขึ้น ค่า  $C_x$  กำหนดเป็น 80 nF, 70 nF, 60 nF, 50 nF, 40 nF และ  $C_y$  กำหนดเป็น 50 nF, 40 nF, 30 nF, 20 nF, 10 nF ตามลำดับ กำหนดค่ากระแสไบแอสที่ป้อนให้กับ OTA  $I_{B1} = I_{B2} = 1mA$  และกำหนดค่าพารามิเตอร์อื่นดังนี้  $V_{CC} = \pm 2V$ ,  $DURC_1 : R_x = 1 M\Omega$ ,  $C_x = 80 nF$  และ  $DURC_2 : R_y = 1.5 M\Omega$ ,  $C_y = 50 nF$

ตารางที่ 4.3 การปรับค่ากระแสไบแอสของโอทีเอ

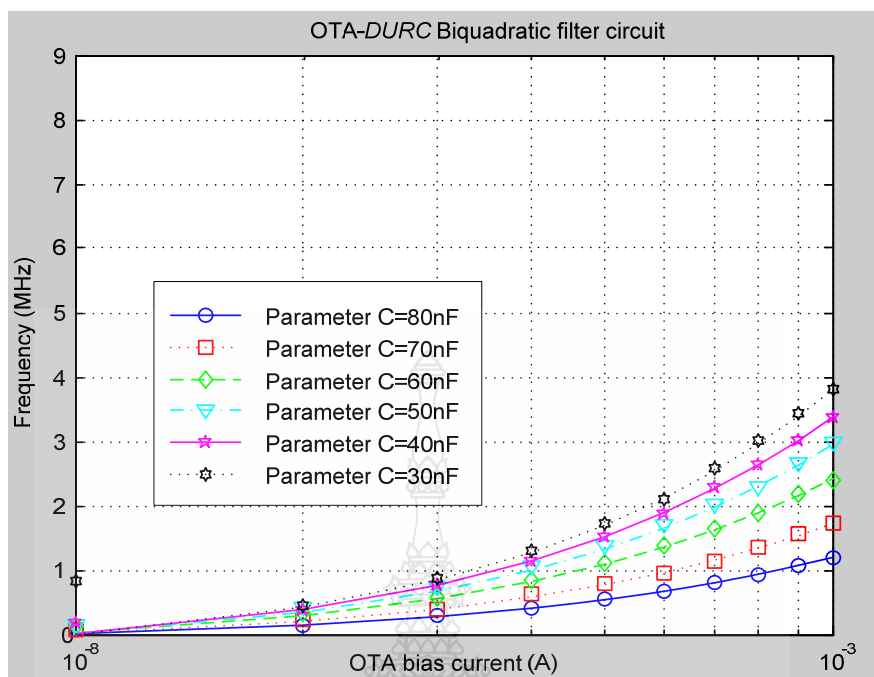
กระแส $I_{B1}$	กระแส $I_{B2}$	$R_x$	$C_x$	$R_y$	$C_y$	Frequency
100 $\mu$ A	100 $\mu$ A	1 M $\Omega$	80 nF	1.5 M $\Omega$	50 nF	26.2 KHz
200 $\mu$ A	200 $\mu$ A	1 M $\Omega$	80 nF	1.5 M $\Omega$	50 nF	52 KHz
300 $\mu$ A	300 $\mu$ A	1 M $\Omega$	80 nF	1.5 M $\Omega$	50 nF	78.6 KHz
400 $\mu$ A	400 $\mu$ A	1 M $\Omega$	80 nF	1.5 M $\Omega$	50 nF	104.7 KHz
600 $\mu$ A	600 $\mu$ A	1 M $\Omega$	80 nF	1.5 M $\Omega$	50 nF	156.3 KHz
800 $\mu$ A	800 $\mu$ A	1 M $\Omega$	80 nF	1.5 M $\Omega$	50 nF	208.2 KHz
1 mA	1 mA	1 M $\Omega$	80 nF	1.5 M $\Omega$	50 nF	261.8 KHz

ตารางที่ 4.4 การปรับค่าพารามิเตอร์ของ DURC ในส่วนตัวเก็บประจุ

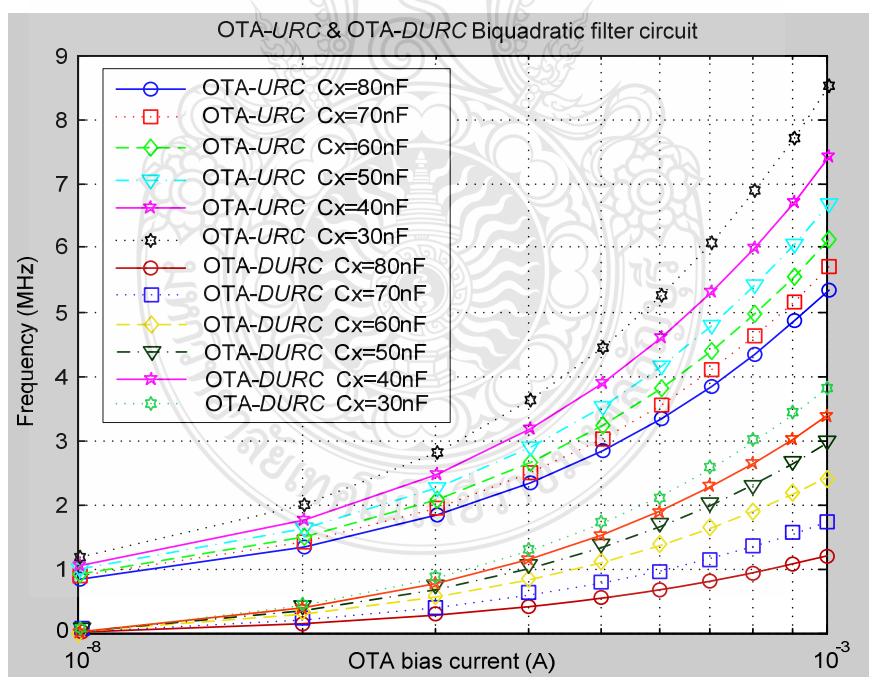
กระแส $I_{B1}$	กระแส $I_{B2}$	$R_x$	$C_x$	$R_y$	$C_y$	Frequency
1 mA	1 mA	1 M $\Omega$	80 nF	1.5 M $\Omega$	50 nF	261.8 KHz
1 mA	1 mA	1 M $\Omega$	70 nF	1.5 M $\Omega$	40 nF	310.8 KHz
1 mA	1 mA	1 M $\Omega$	60 nF	1.5 M $\Omega$	30 nF	390.9 KHz
1 mA	1 mA	1 M $\Omega$	50 nF	1.5 M $\Omega$	20 nF	520.5 KHz
1 mA	1 mA	1 M $\Omega$	40 nF	1.5 M $\Omega$	10 nF	823.1 KHz
1 mA	1 mA	1 M $\Omega$	30 nF	1.5 M $\Omega$	1 nF	3.6 MHz
1 mA	1 mA	1 M $\Omega$	25 nF	1.5 M $\Omega$	0.5 nF	4 MHz

ตารางที่ 4.1 กรณีปรับค่ากระแสไบแอสของ OTA เพิ่มขึ้นจะมีผลทำให้ผลตอบสนองทางความถี่ของวงจรสูงขึ้น สามารถรองรับความถี่ได้สูงถึง 261 KHz เมื่อกำหนดค่าพารามิเตอร์ต่างๆ ดังนี้  $V_{CC} = \pm 2V$ ,  $URC_1: R_x = 1 M\Omega$ ,  $C_x = 80 nF$  และ  $URC_2: R_y = 1.5 M\Omega$ ,  $C_y = 50 nF$

ตารางที่ 4.2 กรณีปรับค่าของตัวเก็บประจุมีค่าลดลงจะมีผลทำให้ผลตอบสนองทางความถี่ของวงจรสูงขึ้น สามารถรองรับความถี่ได้สูงถึง 4 MHz เมื่อกำหนดค่าพารามิเตอร์ต่างๆ ดังนี้  $V_{CC} = \pm 2V$  และ  $I_{B1} = I_{B2} = 1mA$  จากตารางที่ 4.1 และตารางที่ 4.2 สามารถแสดงความสัมพันธ์การปรับค่ากระแสไบแอสของ OTA และการปรับค่าของตัวเก็บประจุของ URC ได้ดังภาพที่ 4.28

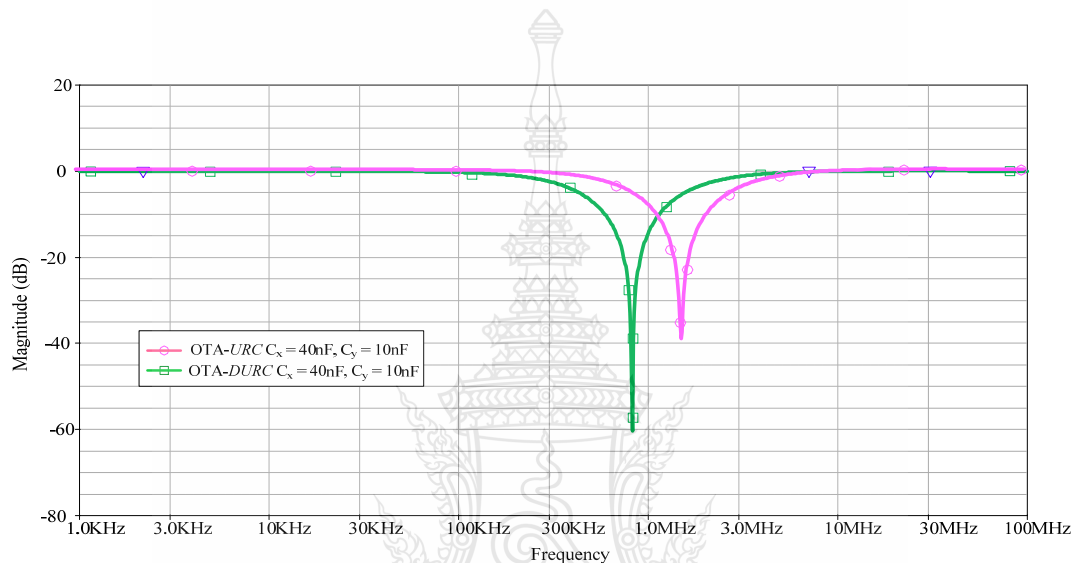


ภาพที่ 4.28 ความสัมพันธ์การปรับค่ากระแสไบแอสของ OTA และการปรับค่าของตัวเก็บประจุ



ภาพที่ 4.29 เปรียบเทียบความสัมพันธ์การปรับค่ากระแสไบแอสของ OTA และการปรับค่าของตัวเก็บประจุของวงจรความถี่หลายหน้าที่โดยใช้ OTA-URC และ OTA-DURC

จากภาพที่ 4.29 แสดงการเปรียบเทียบความสัมพันธ์การปรับค่ากระแสไบแอสของ OTA และการปรับค่าของตัวเก็บประจุ ของวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-URC และวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-DURC จะเห็นได้ว่า กรณีที่กำหนดค่าพารามิเตอร์ต่างๆของทั้งสองวงจรเท่ากันและวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-DURC จะให้ผลการตอบสนองความถี่ที่ต่ำกว่าวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-URC แต่จะให้ผลตอบสนองทางขนาดของวงจรที่ต่ำกว่าวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-URC ดังแสดงในภาพที่ 4.30



ภาพที่ 4.30 เปรียบเทียบผลตอบสนองทางขนาดของวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-URC และวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-DURC

#### 4.2 ผลการวิเคราะห์เสถียรภาพของวงจร

การวิเคราะห์เสถียรภาพ (Stabilities) ของวงจรกรองความถี่ ถือได้ว่าเป็นความสำคัญ เพื่อให้ทราบถึงขอบเขตการทำงานของวงจรต่างๆ นอกจากพิจารณาจากสมการโดยทั่วไปแล้ว เสถียรภาพวงจรจะขึ้นอยู่กับตำแหน่งรากของสมการคุณลักษณะ ในวิทยานิพนธ์ฉบับนี้ การวิเคราะห์เสถียรภาพของวงจรจะใช้เทคนิคไนควิสต์โคอะแกรม (Nyquist Diagram) ซึ่งมีหลักการคือ จะนำรากของสมการคุณลักษณะ หรืออาจกล่าวได้ว่านำสมการตัวส่วนของสมการฟังก์ชันการถ่ายโอนของวงจร มาหาเส้นทางการเดินของไนควิสต์ในระนาบ  $s$  ( $s$ -Plane) กรณีวงจรที่พิจารณามีเสถียรภาพ จะต้องไม่มีเส้นทางการเดินของไนควิสต์ปิดล้อมจุดกำเนิด (Origin)

สำหรับการวิเคราะห์หาค่าเสถียรภาพของวงจรกรองความถี่หลายหน้าที่โหมดแรงดันที่ออกแบบ จะใช้คุณสมบัติของวงจรกรองความถี่แบบแอกทิฟโดยใช้ OTA-URC และ OTA-DURC

เพื่อความสะดวกในการวิเคราะห์หาค่าเสถียรภาพของวงจร จึงได้เปลี่ยนสมการให้มาอยู่ในรูปของระนาบ  $P$  ( $P$ -Plane) ดังนั้นสามารถเขียนสมการฟังก์ชันการถ่ายโอนของระบบได้เป็น

$$T(P) = \frac{N_0 + N_1P + N_2P^2 + \dots + N_mP^m}{D_0 + D_1P + D_2P^2 + \dots + D^nP^n} \quad (4.1)$$

เมื่อ  $N(P)$  คือ โพลีโนเมียลของตัวเศษ  
 $D(P)$  คือ โพลีโนเมียลของตัวส่วน

จากสมการฟังก์ชันการถ่ายโอนของระบบโดยทั่วไปดังแสดงในสมการ (3.24) และสมการ (3.51) ตัวแปร  $N(P)$  และตัวแปร  $D(P)$  อยู่ในรูปของระนาบ  $P$  ( $P$ -Plane) และสามารถหาเสถียรภาพของวงจรได้จากสมการต่อไปนี้

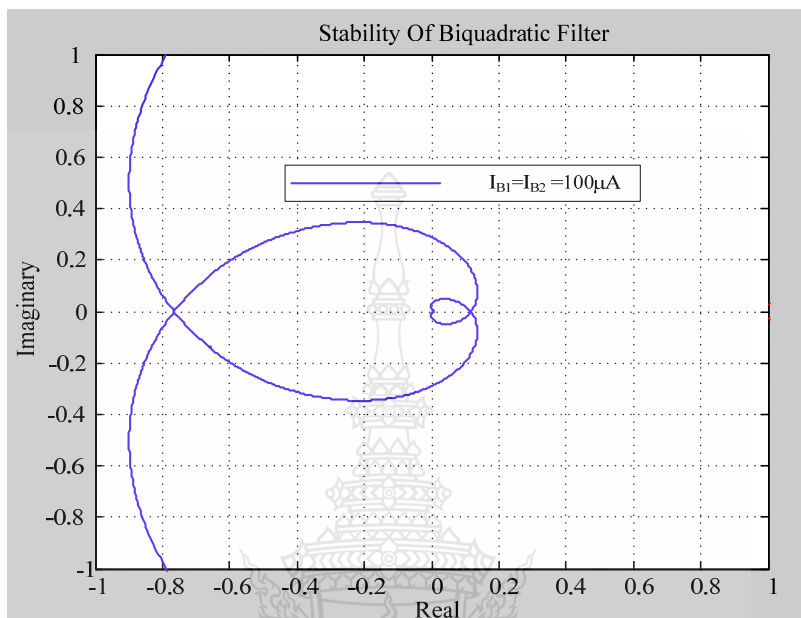
$$\text{Stability region} = \text{Re}\{D(P)\} + \text{Im}\{D(P)\} \quad (4.2)$$

ในการวิเคราะห์หาเสถียรภาพของวงจรกรองความถี่ในวิทยานิพนธ์นี้ แบ่งออกเป็น 2 ส่วน คือการวิเคราะห์หาค่าเสถียรภาพของวงจรกรองความถี่หลายหน้าที่โหมดแรงดัน โดยใช้อุปกรณ์หลักคือ OTA-URC และการวิเคราะห์หาค่าเสถียรภาพของวงจรกรองความถี่หลายหน้าที่โหมดแรงดัน โดยใช้อุปกรณ์หลักคือ OTA-DURC ซึ่งแต่ละวงจรจะแบ่งออกเป็น 4 รูปแบบพื้นฐาน ตามชนิดของผลตอบสนองทางความถี่ของวงจรกรองความถี่หลายหน้าที่โหมดแรงดัน ประกอบด้วย วงจรกรองผ่านความถี่ต่ำ วงจรกรองผ่านความถี่สูง วงจรกรองผ่านแถบความถี่ และวงจรกรองจำกัดแถบความถี่ ซึ่งวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-URC และวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-DURC มีรากของสมการฟังก์ชันการถ่ายโอนเท่ากัน ดังนั้นจะได้  $D(P)$  คือ

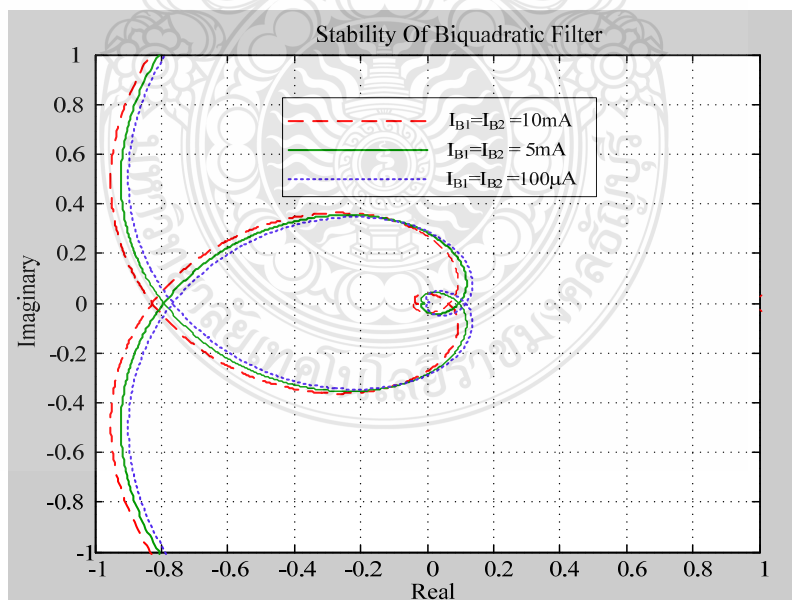
$$D(P) = XYX'Y' + g_{m1}g_{m2} + XYg_{m2} \quad (4.3)$$

โดย  $g_{m1} = g_{m2} = \frac{g_m}{1 + j\frac{\omega}{\omega_1}} = \frac{g_m\omega_1}{\omega_1 + j\omega}$ ,  $P = \sqrt{sRC} \Big|_{RC=1} = \sqrt{j\omega} = \sqrt{\frac{\omega}{2}} + j\sqrt{\frac{\omega}{2}}$

นำค่าพารามิเตอร์ต่างๆเหล่านี้แทนในสมการ (4.2) แล้วประมวลผลด้วยโปรแกรม MATLAB เพื่อวิเคราะห์หาเสถียรภาพของวงจร



ภาพที่ 4.31 เสถียรภาพของวงจรกรองความถี่หลายหน้าที่



ภาพที่ 4.32 เสถียรภาพของวงจรกรองความถี่หลายหน้าที่ เมื่อเปลี่ยนกระแสไบแอส

จากภาพที่ 4.31 พบว่าเสถียรภาพของวงจรมีเส้นทางการเดินของไนควิสต์ปิดล้อมจุดกำเนิด (Origin) นั้นแสดงว่าวงจรกรองความถี่หลายหน้าที่โหมคแรงดันโดยใช้ OTA-URC และวงจรกรองความถี่หลายหน้าที่โหมคแรงดันโดยใช้ OTA-DURC ที่ออกแบบมีเสถียรภาพ และเมื่อปรับค่ากระแสไบแอสให้กับวงจร จะมีผลทำให้อัตราขยายความนำถ่ายโอนของวงจรมีค่าเปลี่ยนแปลง จะได้เส้นทางการเดินของไนควิสต์ดังแสดงในภาพที่ 4.32

### 4.3 ผลการวิเคราะห์ค่ากรุปดีเลย์

ในการวิเคราะห์กรุปดีเลย์ (Group Delay) ของวงจรเป็นการวิเคราะห์เพื่อดูความล่าช้าของวงจร ซึ่งมีผลทำให้วงจรทำงานได้มีประสิทธิภาพเพียงใด โดยสามารถหากรุปดีเลย์ของวงจรได้จากการหาอนุพันธ์มุมเฟสของฟังก์ชันการถ่ายโอนของวงจรเทียบกับความถี่  $\omega$  ดังสมการต่อไปนี้

$$\tau_g = \frac{d\phi}{d\omega} \quad (4.4)$$

เมื่อกำหนดให้  $\tau_g$  คือ ค่ากรุปดีเลย์ของวงจรมีหน่วยเป็นวินาที  
 $\phi$  คือ มุมเฟสของฟังก์ชันการถ่ายโอนของวงจร  
 $\omega$  คือ ความถี่เชิงมุม

จากสมการ (4.4) สามารถวิเคราะห์หาค่ากรุปดีเลย์ของวงจรซึ่งแบ่งออกเป็น การวิเคราะห์หาค่ากรุปดีเลย์ของวงจรกรองความถี่หลายหน้าที่ ที่สร้างจาก OTA-URC และองวงจรกรองความถี่หลายหน้าที่ ที่สร้างจาก OTA-DURC ซึ่งมีรายละเอียดดังต่อไปนี้

#### 4.3.1 กรุปดีเลย์ของวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-URC

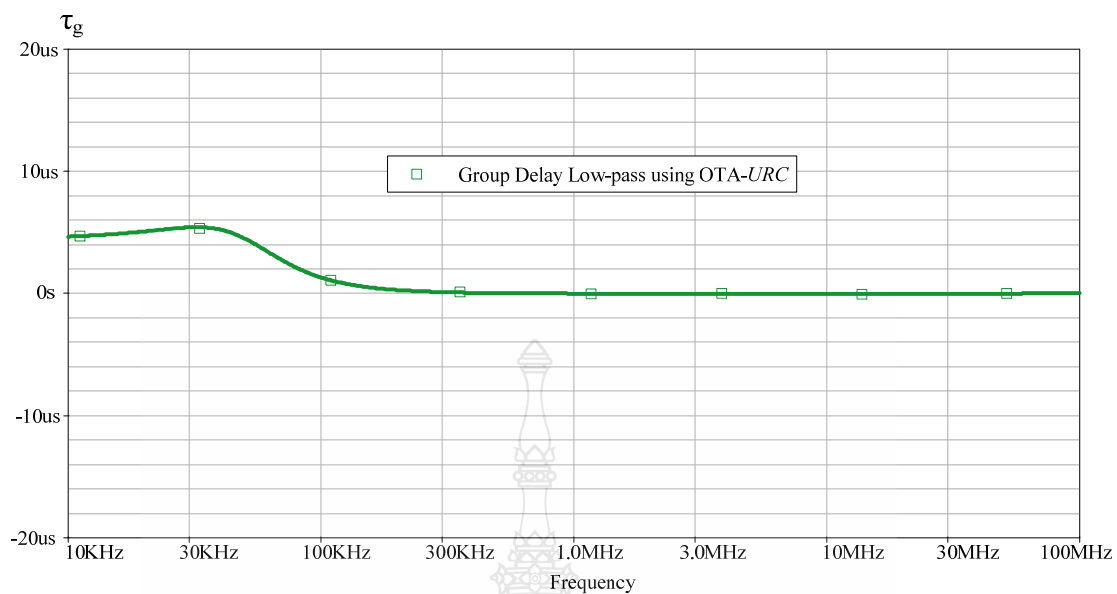
การวิเคราะห์ค่ากรุปดีเลย์ของวงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-URC แบ่งออกเป็น การวิเคราะห์ค่ากรุปดีเลย์ของวงจรกรองผ่านความถี่ต่ำ การวิเคราะห์ค่ากรุปดีเลย์ของวงจรกรองผ่านความถี่สูง การวิเคราะห์ค่ากรุปดีเลย์ของวงจรกรองผ่านแถบความถี่ และการวิเคราะห์ค่ากรุปดีเลย์ของวงจรกรองจำกัดแถบความถี่ ซึ่งแสดงดังภาพที่ 4.33 ถึงภาพที่ 4.36 การจำลองผลการทำงานของวงจรด้วยโปรแกรม PSpice กำหนดค่าพารามิเตอร์ต่างๆ ดังนี้

$$URC_1 : R_x = 1 M\Omega \quad \text{และ} \quad C_x = 80 nF ,$$

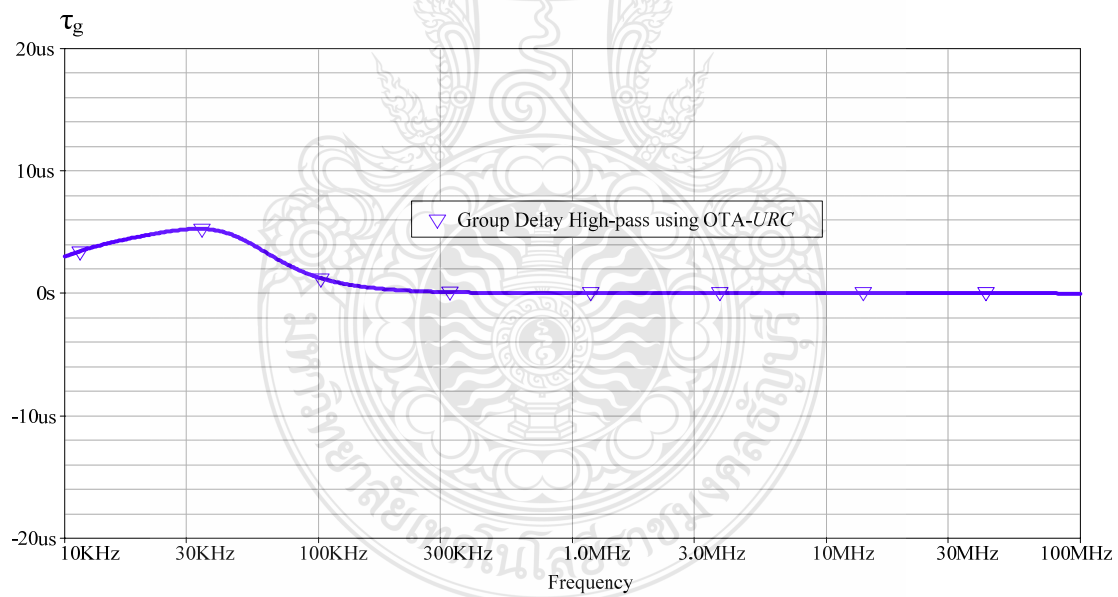
$$URC_2 : R_y = 1.5 M\Omega \quad \text{และ} \quad C_y = 50 nF$$

$$I_{B1} = 100 \mu A, \quad I_{B1} = 100 \mu A \quad \text{และ} \quad V_{CC} = \pm 2V$$

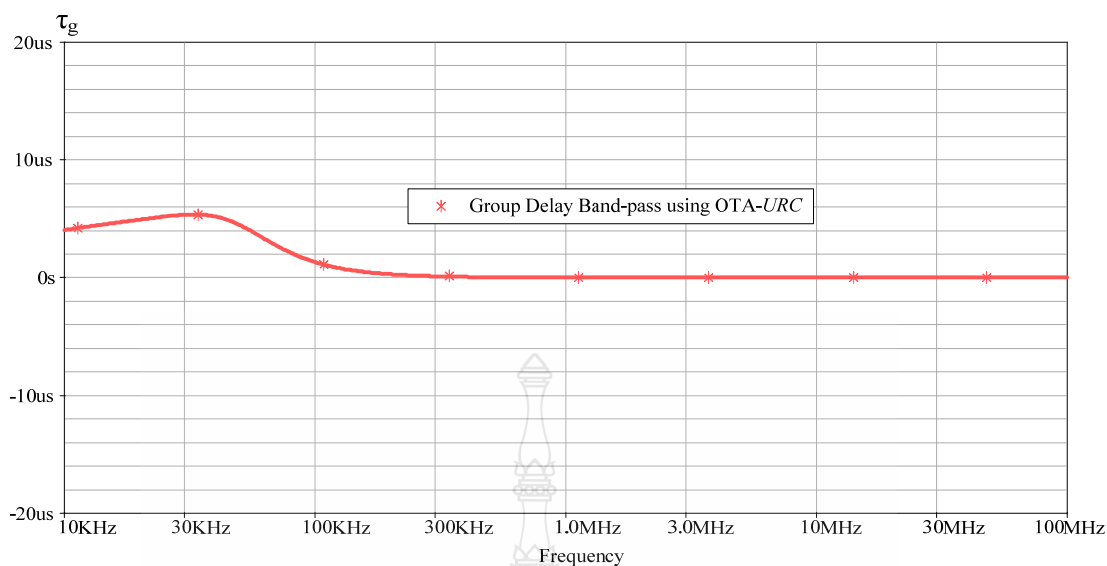




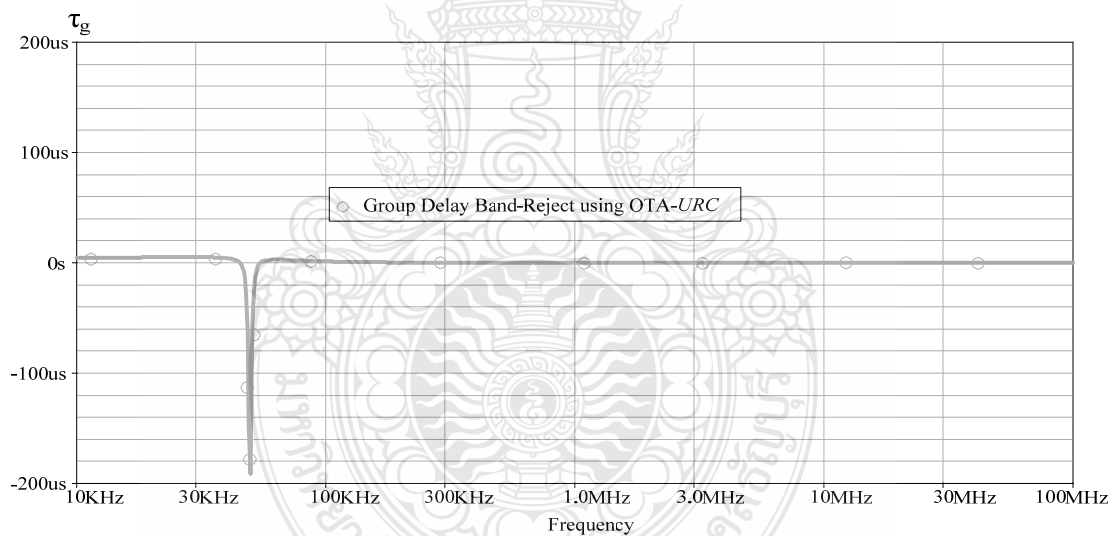
ภาพที่ 4.33 กรู๊ปดีเลย์ของวงจรกรองความถี่ต่ำโดยใช้ OTA-URC



ภาพที่ 4.34 กรู๊ปดีเลย์ของวงจรกรองความถี่สูงโดยใช้ OTA-URC



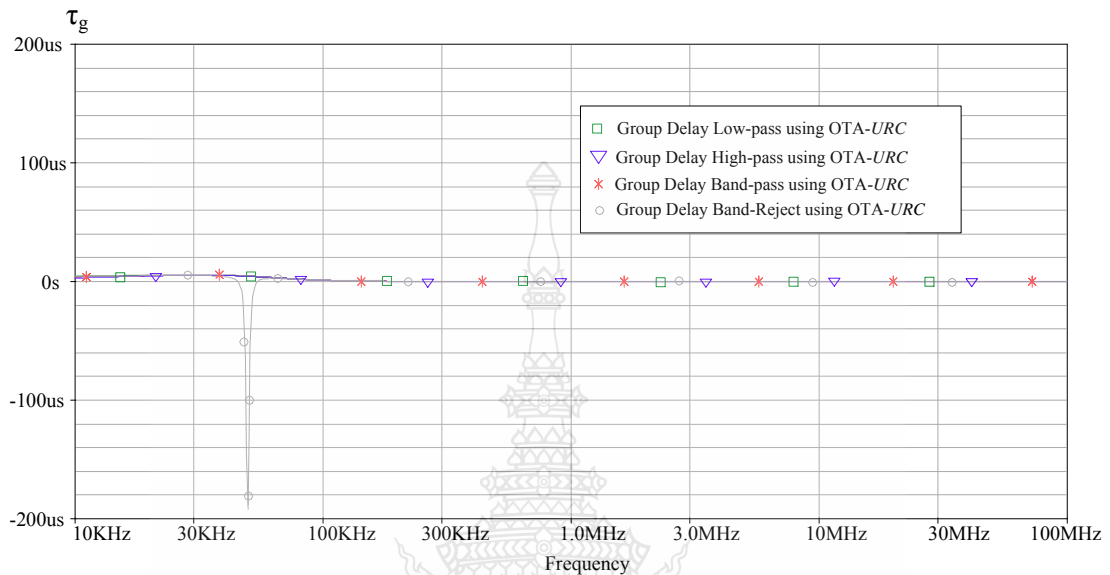
ภาพที่ 4.35 กรุปดีเลย์ของวงจรกรองผ่านแถบความถี่ โดยใช้ OTA-URC



ภาพที่ 4.36 กรุปดีเลย์ของวงจรกรองจำกัดแถบความถี่ โดยใช้ OTA-URC

ภาพที่ 4.37 แสดงการเปรียบเทียบกรุปดีเลย์ของวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-URC ของภาพที่ 4.33 ถึงภาพที่ 4.36 ซึ่งประกอบด้วยกรุปดีเลย์ของวงจรกรองผ่านความถี่ต่ำ กรุปดีเลย์ของวงจรกรองผ่านความถี่สูง กรุปดีเลย์ของวงจรกรองผ่านแถบความถี่ และกรุปดีเลย์ของวงจรกรองจำกัดแถบความถี่ จากภาพที่ 4.37 จะเห็นว่า กรุปดีเลย์ของวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-URC ทั้ง 4 รูปแบบมาตรฐาน มีลักษณะเป็นเส้นตรงในช่วงความถี่ที่ใช้งาน ซึ่งถือได้ว่า

วงจรรองความถี่หลายหน้าที่ ที่ออกแบบมีค่ากรุปดีเลย์คงที่ ตลอดช่วงความถี่ที่ใช้งานตั้งแต่ย่านความถี่ 10 KHz จนถึง 10 MHz



ภาพที่ 4.37 กรุปดีเลย์ของวงจรรองความถี่หลายหน้าที่ โดยใช้ OTA-URC

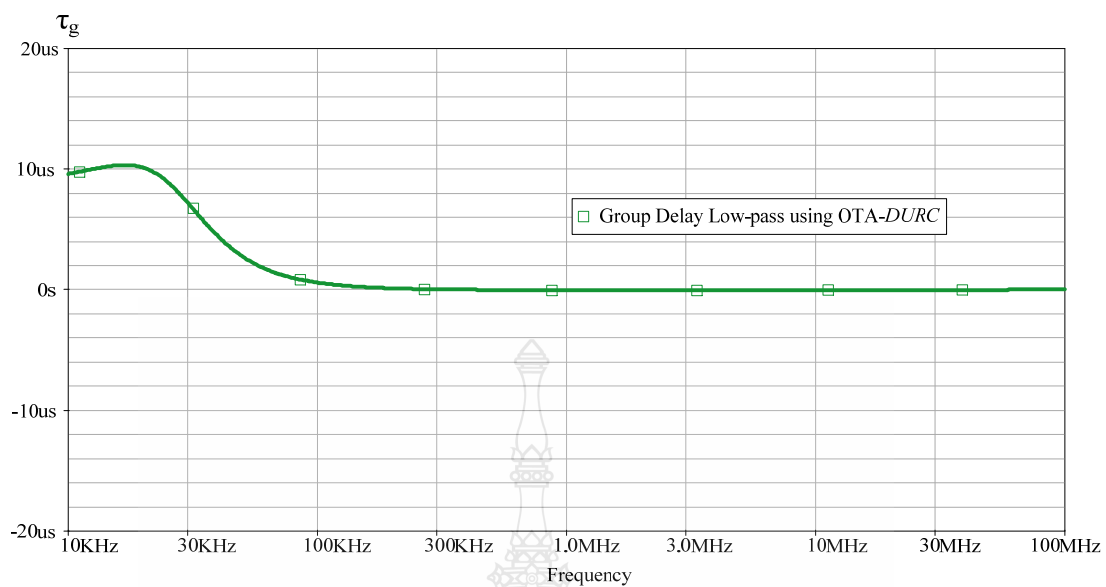
#### 4.3.2 กรุปดีเลย์ของวงจรรองความถี่หลายหน้าที่ โดยใช้ OTA-DURC

การวิเคราะห์ค่ากรุปดีเลย์ของวงจรรองความถี่หลายหน้าที่ โดยใช้ OTA-DURC แบ่งออกเป็น การวิเคราะห์ค่ากรุปดีเลย์ของวงจรรองผ่านความถี่ต่ำ การวิเคราะห์ค่ากรุปดีเลย์ของวงจรรองผ่านความถี่สูง การวิเคราะห์ค่ากรุปดีเลย์ของวงจรรองผ่านแถบความถี่ และการวิเคราะห์ค่ากรุปดีเลย์ของวงจรรองจำกัดแถบความถี่ ซึ่งแสดงดังภาพที่ 4.38 ถึงภาพที่ 4.41 การจำลองผลการทำงานของวงจรด้วยโปรแกรม PSpice กำหนดค่าพารามิเตอร์ต่างๆ ดังนี้

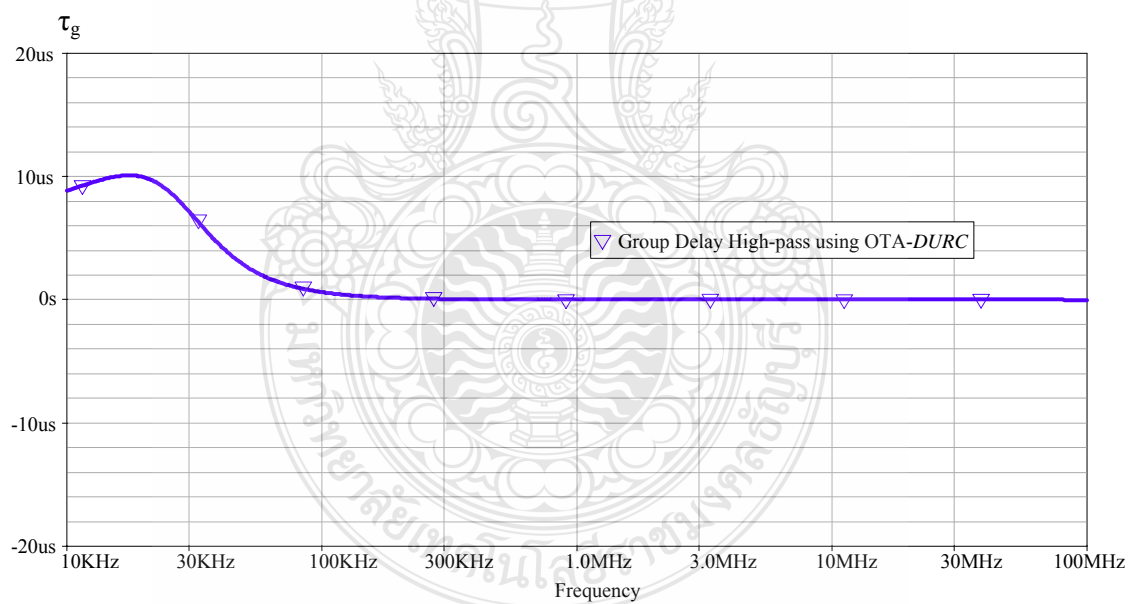
$$DURC_1 : R_x = 1 M\Omega \text{ และ } C_x = 80 nF ,$$

$$DURC_2 : R_y = 1.5 M\Omega \text{ และ } C_y = 50 nF$$

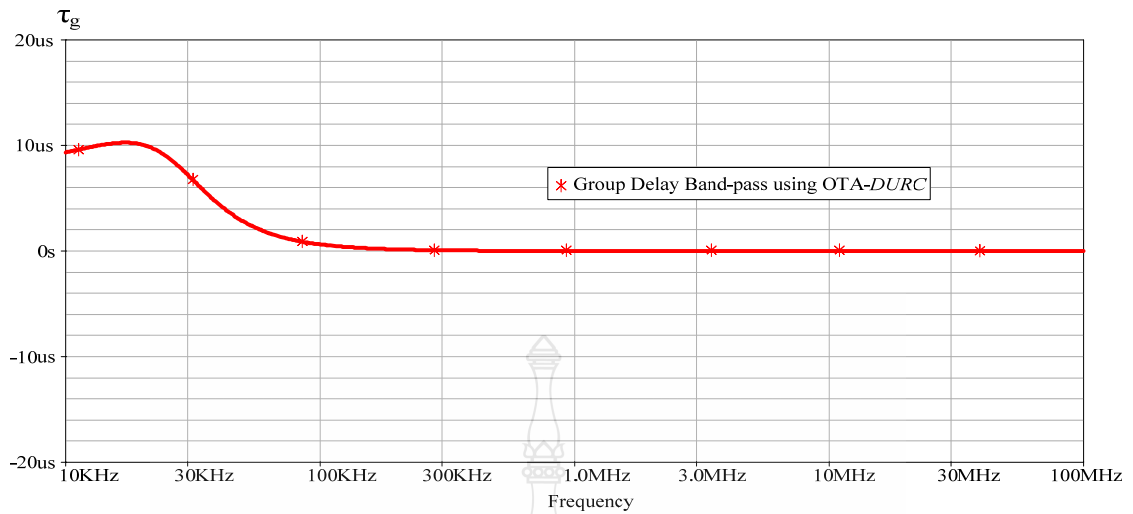
$$I_{B1} = 100 \mu A, I_{B1} = 100 \mu A \text{ และ } V_{CC} = \pm 2V$$



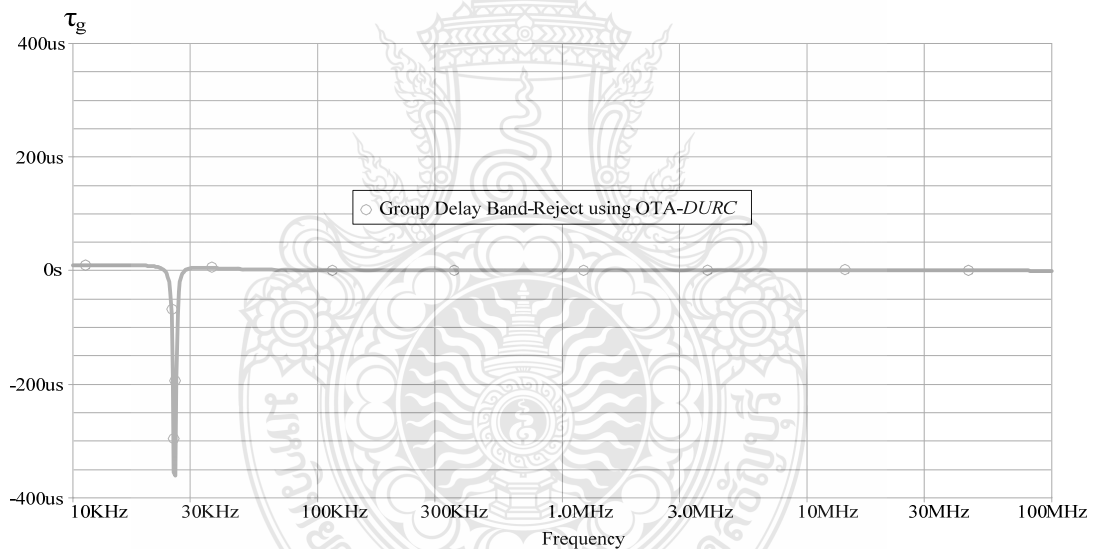
ภาพที่ 4.38 กรู๊ปดีเลย์ของวงจรกรองความถี่ต่ำ โดยใช้ OTA-DURC



ภาพที่ 4.39 กรู๊ปดีเลย์ของวงจรกรองความถี่สูง โดยใช้ OTA-DURC



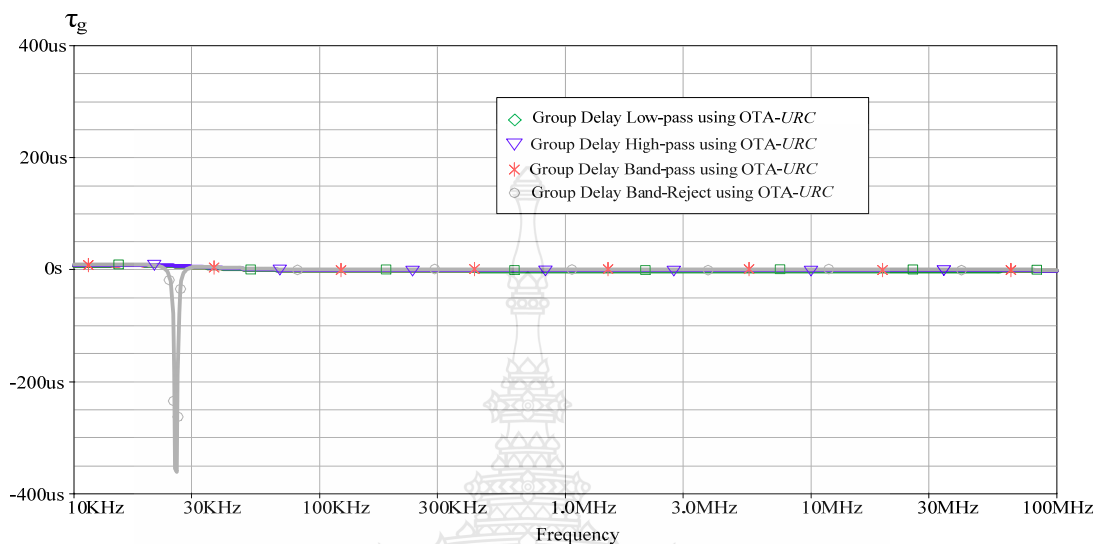
ภาพที่ 4.40 กรู๊ปดีเลย์ของวงจรกรองผ่านแถบความถี่ โดยใช้ OTA-DURC



ภาพที่ 4.41 กรู๊ปดีเลย์ของวงจรกรองจํากัดแถบความถี่ โดยใช้ OTA-DURC

ภาพที่ 4.42 แสดงการเปรียบเทียบกรู๊ปดีเลย์ของวงจรกรองความถี่หลายหน้าที่ของภาพที่ 4.38 ถึงภาพที่ 4.41 ประกอบด้วยกรู๊ปดีเลย์ของวงจรกรองผ่านความถี่ต่ำ กรู๊ปดีเลย์ของวงจรกรองผ่านความถี่สูง กรู๊ปดีเลย์ของวงจรกรองผ่านแถบความถี่ และกรู๊ปดีเลย์ของวงจรกรองจํากัดแถบความถี่ จะเห็นว่า กรู๊ปดีเลย์ของวงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-DURC มีลักษณะเป็นเส้นตรงในช่วงความถี่ที่ใช้งาน ซึ่งถือได้ว่าวงจรที่ออกแบบมีค่ากรู๊ปดีเลย์คงที่ตลอดช่วงความถี่ที่ใช้งานตั้งแต่

ย่านความถี่ 10 KHz จนถึง 10MHz และถ้าพิจารณากรุปดีเลย์ของวงจรกรองจำกัดแถบความถี่จะเห็นว่ามีย่านความถี่ที่ต่ำกว่า วงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-URC

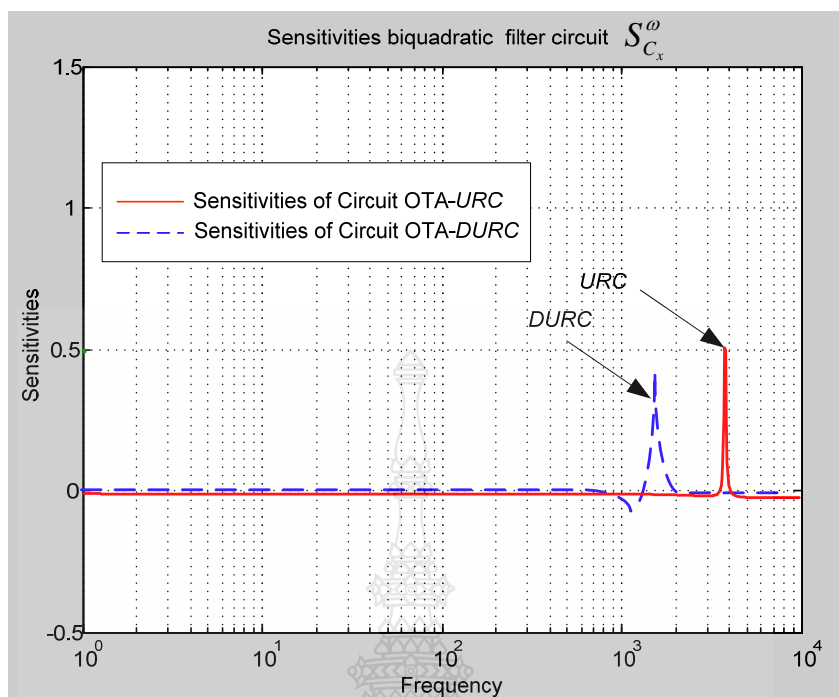


ภาพที่ 4.42 กรุปดีเลย์ของวงจรกรองความถี่หลายหน้าที่ โดยใช้ OTA-DURC

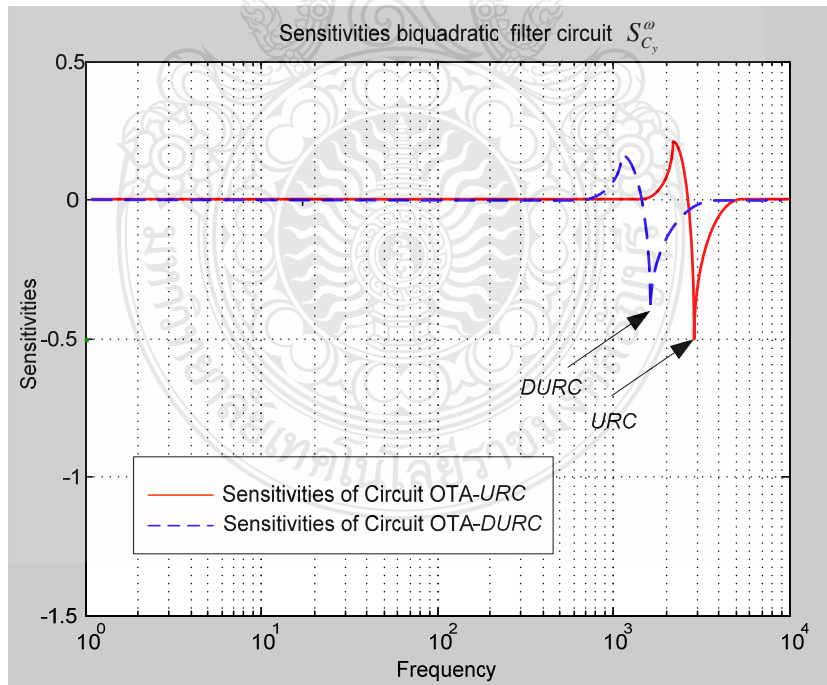
#### 4.4 ผลการวิเคราะห์ค่าความไว

การออกแบบวงจรกรองความถี่ใดๆ จะต้องพิจารณาถึงค่าอิลิเมนต์แต่ละตัว เพราะค่าอิลิเมนต์ที่ใช้งานจริงๆ แล้วจะไม่มีค่าตรงตามอุดมคติ ค่าผิดพลาดที่เกิดขึ้นเกิดจากผลรวมของความคลาดเคลื่อนของตัวอุปกรณ์ที่เกิดจากกรรมวิธีในการผลิตเอง และคุณลักษณะทางโครงสร้างของอิลิเมนต์ที่เกิดการเปลี่ยนแปลงไปตามสภาพแวดล้อมที่ใช้งานอยู่ เช่น อุณหภูมิ, ความชื้น, ความเข้มของแสงสว่าง และอายุการใช้งานของอุปกรณ์ เหตุนี้เองจึงจำเป็นต้องศึกษาผลกระทบของอิลิเมนต์ต่างๆ ภายในวงจรที่อาจเปลี่ยนแปลงไม่ตรงตามการคำนวณ

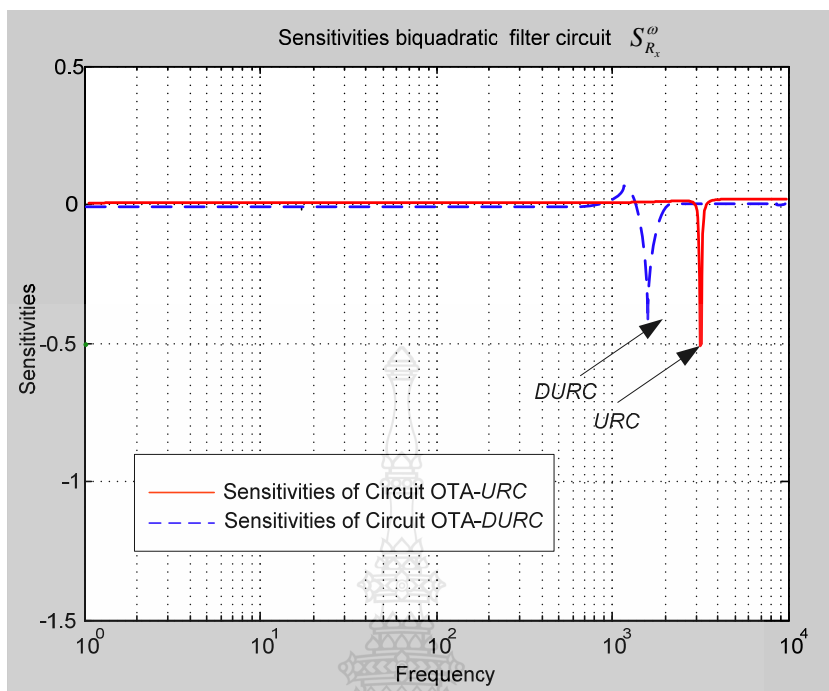
ค่าความไวเป็นค่าของการเปลี่ยนแปลงที่เกิดขึ้นที่เอาต์พุตของวงจรซึ่งเป็นผลมาจากการแปรผันของพารามิเตอร์ต่างๆ ในวงจร เช่น การเปลี่ยนแปลงของค่าความต้านทาน, ค่าตัวเก็บประจุ และค่าอัตราขยายของอุปกรณ์แอกทีฟต่างๆ การเปลี่ยนแปลงของค่าความไวที่มากจะมีการแปรผันของค่าพารามิเตอร์ภายในวงจรมีค่าสูง ทำให้ผลตอบสนองทางด้านเอาต์พุตเกิดความผิดเพี้ยนได้ง่าย ฉะนั้น โครงสร้างของวงจรที่ดีจึงควรมีค่าความไวที่ต่ำดังนั้นจากสมการ (3.31), สมการ (3.32), สมการ (3.58) และสมการ (3.69) ในบทที่ 3 นำมาวิเคราะห์หาค่าความไวได้ดังภาพที่ 4.43 ถึงภาพที่ 4.47



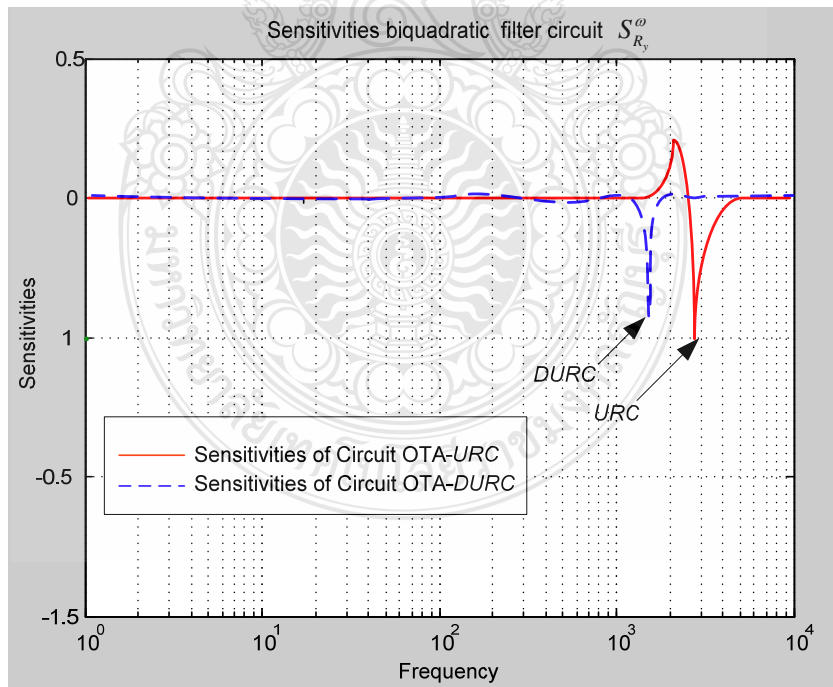
ภาพที่ 4.43 ค่าความไว  $S_{C_x}^\omega$



ภาพที่ 4.44 ค่าความไว  $S_{C_y}^\omega$

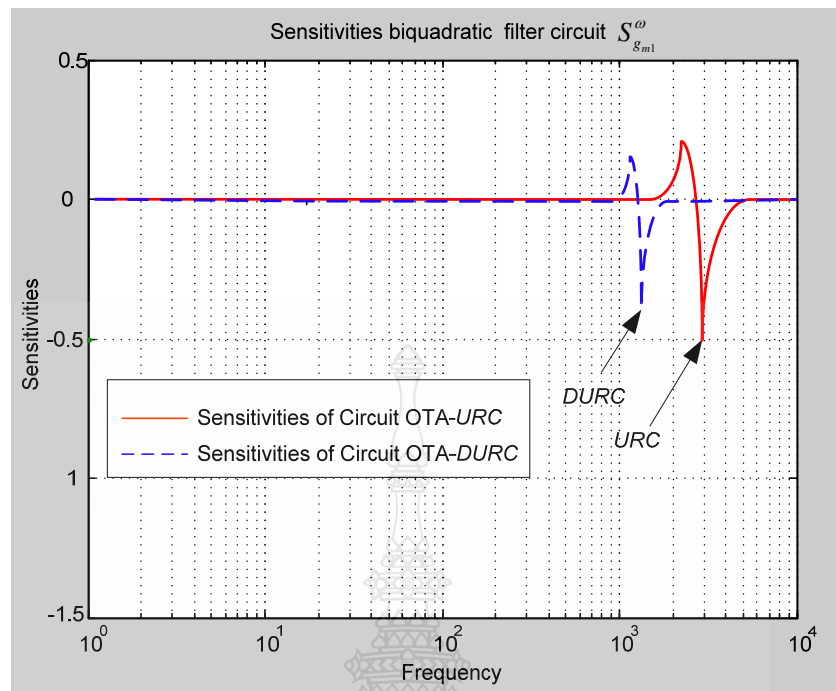


ภาพที่ 4.45 ค่าความไว  $S_{R_x}^{\omega}$  ของวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-URC และ OTA-DURC

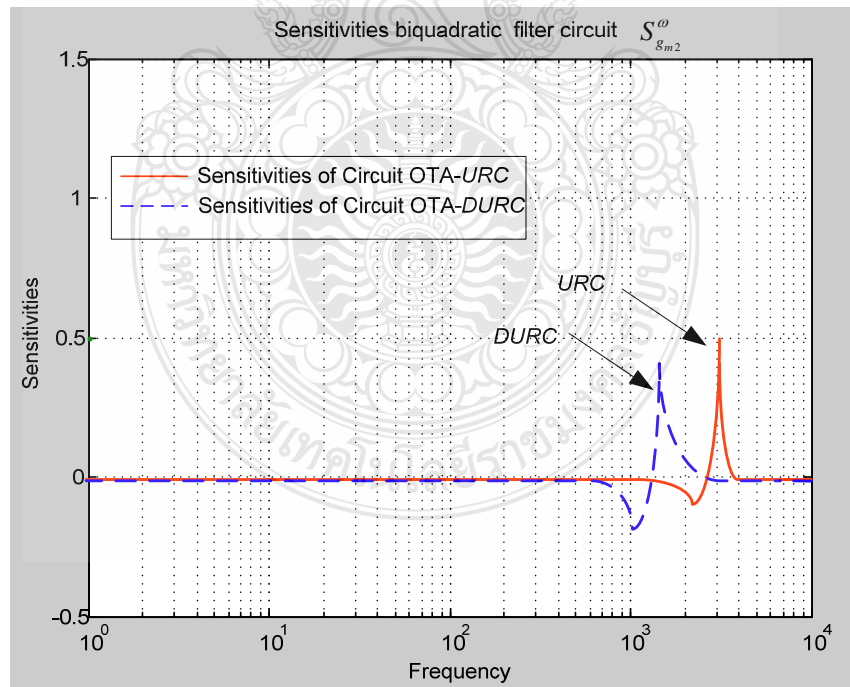


ภาพที่ 4.46 ค่าความไว  $S_{R_y}^{\omega}$  ของวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-URC และ OTA-DURC





ภาพที่ 4.47 ค่าความไว  $S_{g_{m1}}^{\omega}$  ของวงจรกรองความถี่หลายหน้าที่โดยใช้ OTA-URC และ OTA-DURC



ภาพที่ 4.48 ค่าความไว  $S_{g_{m2}}^{\omega}$  ของวงจรกรองความถี่หลายหน้าที่ใช้ OTA-URC และ OTA-DURC

จากภาพที่ 4.43 ถึงภาพที่ 4.48 จะเห็นได้ว่าวงจรรองความถี่หลายหน้าที่โหลดแรงดัน โดยใช้ OTA-URC มีค่าความไวที่ต่ำ ละคงที่กว่าวงจรรองความถี่หลายหน้าที่โหลดแรงดัน โดยใช้ OTA-DURC นั้นหมายถึงวงจรรองความถี่หลายหน้าที่ ที่มีส่วนประกอบของ DURC มีประสิทธิภาพที่ดีกว่า วงจรรองความถี่หลายหน้าที่ ที่มีส่วนประกอบของ URC



## บทที่ 5

### สรุปผลการวิจัย

วิทยานิพนธ์ฉบับนี้ได้นำเสนอการออกแบบวงจรกรองความถี่หลายหน้าที่โหมดแรงดัน โดยใช้โอทีเอ และยูนิฟิเคชันทรานซิสเตอร์แบบหนึ่งชั้น (URC) และแบบสองชั้น (DURC) เมื่อปรับเปลี่ยนค่าพารามิเตอร์ต่างๆในวงจรอย่างเหมาะสมแล้ว คุณสมบัติที่สำคัญที่ได้จากวงจรกรองความถี่ที่นำเสนอ คือ วงจรมีค่าอัตราความชันของผลการตอบสนองทางขนาดที่สูง มีค่าเสถียรภาพของวงจรที่ดี มีค่าความไวของตัวอุปกรณ์ของวงจรต่ำ และมีรูปคลื่นที่ต่ำซึ่งคงที่ตลอดย่านความถี่ที่ใช้งาน เมื่อเปรียบเทียบกับวงจรกรองความถี่ที่มีโครงสร้างจากอุปกรณ์ RC โดยทั่วไป วงจรกรองความถี่ที่ได้นำเสนอสามารถสังเคราะห์ผลการตอบสนองทางความถี่แบบไบควอดราติก (Biquadratic) ได้ทั้งหมด 4 รูปแบบมาตรฐาน คือ วงจรกรองผ่านความถี่ต่ำ (Lowpass Filter) วงจรกรองผ่านความถี่สูง (Highpass Filter) วงจรกรองผ่านแถบความถี่ (Bandpass Filter) และวงจรกรองจำกัดแถบความถี่ (Band-reject Filter) บนโครงสร้างของวงจรเดียวกัน สามารถปรับเปลี่ยนรูปแบบของผลการตอบสนองทางความถี่ได้จากการกำหนดค่าตัวแปรสถานะทางด้านอินพุตให้กับวงจร โดยไม่ต้องเปลี่ยนโครงสร้างของวงจรมานอกจากนี้วงจรสามารถปรับความถี่การตอบสนองได้ด้วยวิธีการทางอิเล็กทรอนิกส์ คือ การกำหนดค่ากระแสไบอัสให้กับโอทีเอ รวมไปถึงการปรับค่าพารามิเตอร์ของโครงสร้างเสมือนของตัวยูนิฟิเคชันทรานซิสเตอร์แบบลัมป์อีลิเมนต์ ดังที่กล่าวในบทที่ 4

#### วงจรกรองความถี่หลายหน้าที่โหมดแรงดัน โดยใช้ OTA-URC และ OTA-DURC

การออกแบบวงจรกรองความถี่หลายหน้าที่ในวิทยานิพนธ์ฉบับนี้ได้แบ่งการออกแบบวงจรออกเป็น 2 รูปแบบคือ วงจรกรองความถี่หลายหน้าที่ที่สร้างจากโครงสร้างของ OTA-URC และวงจรกรองความถี่หลายหน้าที่ที่สร้างจากโครงสร้างของ OTA-DURC ผลการจำลองการทำงานของวงจรทั้ง 2 รูปแบบ พบว่าวงจรกรองความถี่หลายหน้าที่ที่มีโครงสร้างของ OTA-DURC จะให้ผลการตอบสนองทางขนาดที่ดีกว่า วงจรกรองความถี่หลายหน้าที่ที่มีโครงสร้างของ OTA-URC จากโครงสร้างของวงจรทั้ง 2 รูปแบบ จะเห็นว่าโครงสร้างของวงจรสามารถสร้างได้ง่าย เพราะใช้เพียง OTA 2 ตัว URC 2 ตัว และวงจรใช้แรงดันไฟเลี้ยงให้กับวงจรเพียงแค่  $\pm 2V$  จึงเหมาะกับการพัฒนาเป็น

วงจรรวม (Integrated Circuit) วงจรที่ออกแบบในวิทยานิพนธ์นี้ อาศัยการจำลองการทำงานของวงจรด้วยโปรแกรม PSpice การวิเคราะห์ค่าความไว ค่าเสถียรภาพ และกรุปดีเลย์ ของวงจรวเคราะห์ด้วยโปรแกรม MATLAB ซึ่งผลของการวิเคราะห์ด้วยวิธีนี้จะให้ผลที่น่าเชื่อถือและเป็นที่ยอมรับ

### ข้อเสนอแนะและแนวทางการพัฒนา

จากแนวความคิดในการพัฒนาและออกแบบวงจรรองความถี่หลายหน้าที่ โหมดแรงดัน โดยใช้โอทีเอ และยูนิฟอรัลติสทริบิวต์อาร์ซีแบบชั้นเดียวและแบบสองชั้น ที่ได้แสดงไว้ในวิทยานิพนธ์ฉบับนี้ จากผลการทำงานของวงจรถูกจะเห็นได้ว่า วงจรรองความถี่หลายหน้าที่ ที่นำเสนอมีประสิทธิภาพดีกว่าวงจรรองความถี่ที่มีโครงสร้างจาก RC โดยทั่วไป ทั้งในด้านผลการตอบสนองทางขนาด ค่าความไว เสถียรภาพ และกรุปดีเลย์ ของวงจรถูก ดังนั้นเพื่อให้มีการพัฒนาให้ดีขึ้นไปอีก และสามารถนำไปประยุกต์ใช้งานด้านต่างๆต่อไป ผู้เขียนจึงใคร่ขอเสนอแนะแนวทางการพัฒนา และปัญหาที่สำคัญของการทำวิทยานิพนธ์ฉบับนี้ ดังต่อไปนี้

1. การสร้างวงจรรองความถี่ ที่ใช้โครงสร้างเหมือนตัวยูนิฟอรัลติสทริบิวต์อาร์ซี แบบลัมด์อิลิเมนต์ ทำให้วงจรมีข้อจำกัดอยู่บ้าง เช่นเรื่องขนาดของวงจร โดยเฉพาะโครงสร้างเหมือนตัวยูนิฟอรัลติสทริบิวต์อาร์ซี แบบสองชั้นที่ต้องมีชั้นของตัวเก็บประจุเพิ่มขึ้นไปอีกชั้น ทำให้ขนาดของวงจรมีขนาดใหญ่ขึ้น เพื่อลดข้อจำกัดข้างต้น โครงสร้างเหมือนตัวยูนิฟอรัลติสทริบิวต์อาร์ซี สามารถใช้อุปกรณ์อิเล็กทรอนิกส์ประเภทมอสเฟสทรานซิสเตอร์ (MOS) มาทำเป็นโครงสร้างเหมือนได้เช่นกัน

2. ตัวยูนิฟอรัลติสทริบิวต์อาร์ซี ที่ใช้ในวงจรถูกสามารถใช้ตัวยูนิฟอรัลติสทริบิวต์อาร์ซี แบบหลายชั้นได้ เพื่อให้คุณสมบัติต่างๆของวงจรถูกที่มีความเหมาะสมมากยิ่งขึ้น ซึ่งขึ้นอยู่กับผลการตอบสนองทางขนาด ค่าความไว เสถียรภาพ และกรุปดีเลย์ ของวงจรถูกที่ต้องการ

3. วงจรถูกนำเสนอสามารถสังเคราะห์ผลการตอบสนองทางความถี่แบบไบควอดราติก (Biquadratic) ได้ 4 รูปแบบมาตรฐาน คือ วงจรถูกกรองผ่านความถี่ต่ำ วงจรถูกกรองผ่านความถี่สูง วงจรถูกกรองผ่านแถบความถี่ และวงจรถูกกรองจำกัดแถบความถี่ บนโครงสร้างของวงจรถูกเดียวกัน เพื่อเป็นแนวทางในการพัฒนาให้สามารถสังเคราะห์ผลการตอบสนองทางความถี่แบบกรอกผ่านทั้งหมด โดยอาศัยพื้นฐานจากวงจรถูกนำเสนอในวิทยานิพนธ์นี้ ร่วมกับการเพิ่มอันดับของวงจรถูก ก็จะทำให้วงจรถูกสามารถสังเคราะห์ผลการตอบสนองทางความถี่แบบไบควอดราติกได้ 5 รูปแบบมาตรฐาน

4. การทำงานของวงจรถูกนำเสนอทำงานในโหมดของแรงดัน ดังนั้นการนำตัวยูนิฟอรัลติสทริบิวต์อาร์ซี ไปต่อใช้งานร่วมกับวงจรถูกสายพานกระแส (Current conveyor circuit: CCII) ก็จะสามารถพัฒนาให้วงจรถูกสามารถทำงานในโหมดของกระแสได้ รวมไปถึงการพัฒนาให้สามารถรองรับ

การทำงานใน โหมดของทรานคอนดักแตนซ์ (Transconductance Mode) และใน โหมดของทรานรีซิสแตนซ์ (Transresistance Mode)

ทั้งนี้ในการออกแบบวงจรองความถี่หลายหน้าที่โหมดแรงดัน โดยใช้โอทีเอ และยูนิฟอร์คิสทรีบิวต์อาร์ซี หวังอย่างยิ่งว่าการออกแบบที่ได้นำเสนอ คงจะเป็นประโยชน์ต่อผู้ที่สนใจศึกษาค้นคว้าเกี่ยวกับการออกแบบวงจรองความถี่โดยทั่วไป รวมไปถึงเป็นแนวทางสำหรับการศึกษาและพัฒนาตัวยูนิฟอร์คิสทรีบิวต์อาร์ซี ให้สามารถรองรับการประยุกต์ใช้งานที่หลากหลายต่อไป



## รายการอ้างอิง

- [1] Qadir, A. and Altaf, T., "Current Mode Canonic OTA-C Universal Filter with Signal Input and Multiple Output," **Processing of 2<sup>nd</sup> International Conference on Electronic Computer Technology (ICECT2010)**, 7-9 May 2010, Kuala Lumpur Malaysia, 2010. pp. 32-34.
- [2] Dostal, T., "Current-Mode Circuits Based on SIMO OTA," **Contemporary Engineering Sciences**, Vol.2, No.10, 2009. pp. 479-496.
- [3] Taher, M., Abuelma'atti, and Bentrchia, A., "New Universal Current-Mode Multiple-Input Multiple-Output OTA-C Filter," **Processing of the 2004 IEEE Asia-Pacific Conference on Circuit and Systems**, December 2004, Tainan, Taiwan, 2004. pp. 1037-1040.
- [4] Sotner, R., Petrzela, J. and Slezak, J., "Current-Controlled Current-Mode Universal Biquad Employing Multi-Output Transconductors," **Radioengineering Journal**, Vol.18, No.3, September 2009. pp. 285-294.
- [5] Horng, J.W., et al., "Voltage-Mode Universal Biquadratic Filters with One Input and Five Outputs." **Analog Integrated Circuits and Signal Processing**, Vol. 47, 2006. pp. 73-83.
- [6] Shah, N.A. and Rather, M.F., "Voltage-Mode OTA-Based Active-C Universal Filter and its Transformation into CFA-Based RC-Filter," **Indian Journal of Pure & Applied Physics**, Vol. 44, May 2006. pp. 402-406.
- [7] Kumngern, M. and Dejhan, K. "Electronically Tunable Voltage-Mode Universal Filter with Three-Input Single-Output," **Processing of International Conference on Electronic Devices, Systems and Application (ICEDSA2010)**, 11 - 13 April 2010, Kuala Lumpur, Malaysia, 2010. pp. 7-10.
- [8] Ahmad, S.M., and Khan, M.R., "Operational Transconductance amplifier Based Voltage-Mode Universal Filter." **Indian Journal of Pure & Applied Physics**, Vol. 43, September 2005. pp. 714-719.

- [9] ชนกร ลิมสุวรรณ, “วงจรวกสัญญาณเชิงเวกเตอร์โหมดแรงดัน.” *วิศวกรรมสาร มช.* ปีที่ 33, ฉบับที่ 4, กรกฎาคม-สิงหาคม 2549, หน้า 349-362.
- [10] Tangtisanon, P., Sudo, S., Teramoto, M., Suzuki Y. and Janchitrapongvej, K. “Active LPF using Uniformly Distributed RC Line,” *Processing of APSBC-2000*, Bangkok, Thailand, 2000. pp.62-84.
- [11] Tangthong, N., Pirajnanchai, V. and Janchitrapongvej, K. “Active Notch Uniformly Distributed RC Circuit and Their Application,” *Processing of International Conference on Control, Automation and System 2008*, 14-17 October 2008, Seoul, Korea, 2008. pp. 1548-1552.
- [12] ไพศาล สติธิโยภาสกุลม, การออกแบบและการประยุกต์ใช้งานวงจรรอกที่ฟิดิสทริบิวต์ อาร์ซีไลน์, วิทยานิพนธ์ปริญญาวิศวกรรมศาสตรมหาบัณฑิต, สาขาวิศวกรรมไฟฟ้า, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, พ.ศ. 2533.
- [13] วิโรจน์ แก้วจันทร์, ยูนิฟอร์มดิสทริบิวต์ RC ไลน์ แคปปาซีทีฟ เลเยอร์ แบบสองชั้นและการใช้งานกับวงจรรอกความถี่แบบแอกทีฟ, วิทยานิพนธ์ปริญญาวิศวกรรมศาสตรมหาบัณฑิต, สาขาวิศวกรรมไฟฟ้า, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, พ.ศ. 2544.
- [14] สรพงษ์ แซ่เตีย, การออกแบบวงจรรอกความถี่แบบแอ็กทีฟที่มีคุณสมบัติแบบนอตช์ โดยใช้ตัวยูนิฟอร์ม ดิสทริบิวต์ อาร์ซีไลน์ แบบหลายชั้น, วิทยานิพนธ์ปริญญาวิศวกรรมศาสตรมหาบัณฑิต, สาขาวิศวกรรมไฟฟ้า, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, พ.ศ. 2545.
- [15] นวลจันทร์ ปัญญาวงศ์, การออกแบบวงจรรอกความถี่แบบยูนิฟอร์ม ดิสทริบิวต์ อาร์ซีไลน์ ด้วยวงจรรขยายแบบหนึ่งโพล, วิทยานิพนธ์ปริญญาวิศวกรรมศาสตรมหาบัณฑิต, สาขาวิศวกรรมสารสนเทศ, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, พ.ศ. 2546.
- [16] วินัย ใจกล้า, การสังเคราะห์และออกแบบวงจรรขยายความนำถ่ายโอนผลต่างกระแสที่สามารถควบคุมด้วยกระแสและการประยุกต์ใช้งานกับการศึกษาด้านการออกแบบและวิเคราะห์วงจรรอิเล็กทรอนิกส์, วิทยานิพนธ์ปรัชญาดุษฎีบัณฑิต, สาขาวิชาไฟฟ้าศึกษา, มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าพระนครเหนือ, พ.ศ. 2552.

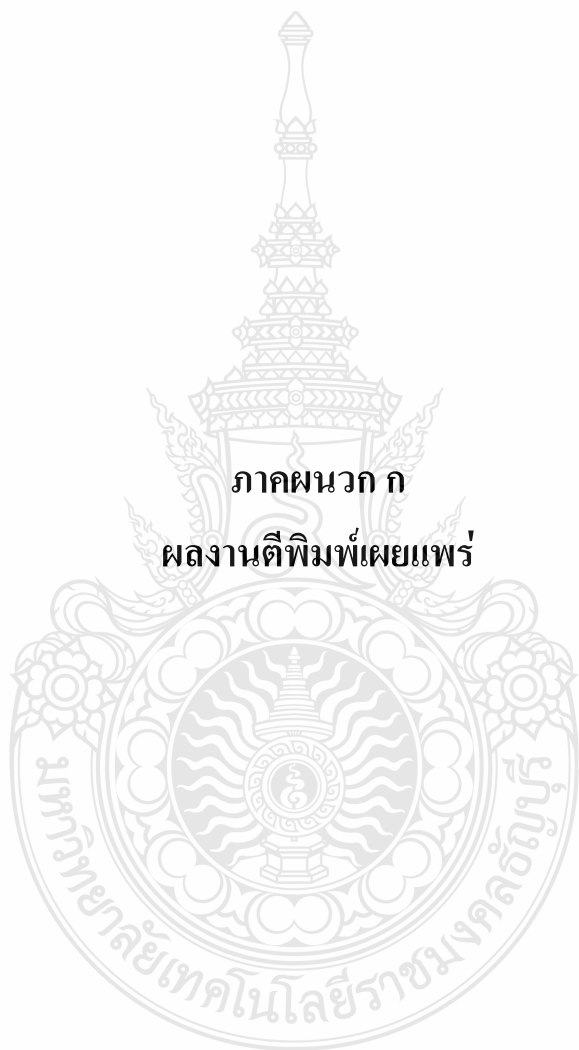
- [17] ชนนต์ ศรีสกุล, **พื้นฐานการออกแบบวงจรอิเล็กทรอนิกส์**. กรุงเทพมหานคร: สำนักพิมพ์ วิตติกรู๊ป, พ.ศ. 2552, หน้า 96-120.
- [18] มนตรี ศิริปรัชญานันท์, **การศึกษาวงจรกำเนิดสัญญาณและวงจรรุ่นพัลส์ PWM ที่สามารถควบคุมด้วยกระแสอย่างเป็นอิสระต่อกัน โดยอาศัยหลักการวงจรรวม**, วิทยานิพนธ์ปริญญาวิทยาศาสตรดุษฎีบัณฑิต, สาขาวิศวกรรมไฟฟ้า, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, พ.ศ. 2547.
- [19] Ghausi, M.S. and Kelly, J.J., **Introduction to Distributed Parameter Networks with Application to Intergrated Circuit**. Holt. Rinehart and Winston. INC. 1968.
- [20] Pirajnanchai, V., Benjangkaprasert, C. and Janchitrapongvej, K., “Active Low Pass Filter Using Multielectrode RC Distributed Circuit,” **Processing of AIC '09**, 2009. pp. 455-459.
- [21] อัจฉรวรรณ เนื่องนิต, **วงจรรองความถี่หลายหน้าที่โหมดกระแสที่มีสามอินพุตหนึ่งเอาต์พุตโดยใช้ CCII's**, วิทยานิพนธ์ปริญญาวิทยาศาสตรมหาบัณฑิต, สาขาวิศวกรรมไฟฟ้า, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, พ.ศ. 2546.
- [22] จิรายุทธ์ มัทชนกุล, **การออกแบบวงจรรองแอมป์เลือก**, กรุงเทพมหานคร: สำนักพิมพ์ มคกรอชิต อินเตอร์เนชั่นแนล เอ็นเตอร์ไพรส์, 2001. หน้า 183-204.
- [23] มนตรี คำเงิน, พัฒนพงษ์ สุขแก้ว และ สมยศ จุณณะปิยะ, “**วงจรรองความถี่โหมดแรงดันที่ปรับค่าด้วยวิธีทางอิเล็กทรอนิกส์ที่ใช้วงจรโอทีเออย่างง่ายเป็นวงจรพื้นฐาน**,” **วารสารวิชาการพระจอมเกล้าพระนครเหนือ**, ฉบับที่ 2, พ.ศ. 2542. หน้า 192-199.
- [24] วิโรจน์ พิราจนนชัย. “**การออกแบบวงจรมกำเนิดสัญญาณความถี่โดยใช้ยูนิฟอร์ม ดิสทริบิวต์ อาร์ซีไลน์**,” วิทยานิพนธ์ปริญญาวิทยาศาสตรมหาบัณฑิต, สาขาวิศวกรรมไฟฟ้า, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, พ.ศ. 2548.





ภาคผนวก

มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี




**ภาคผนวก ก**  
**ผลงานตีพิมพ์เผยแพร่**

## ผลงานตีพิมพ์เผยแพร่

- [1] **Supachai Klungtong**, Virote Pirajnanhai, Paitoon Raklua and Kanok Janchitrapongvej, “Voltage-Mode OTA-DURC Universal Biquad Filter.” **The 3<sup>rd</sup> Joint International Information & Communication Technology, Electronic and Electrical Engineering (JICTEE 2010)**, Luangprabang, Lao PDR, 21-24 December 2010, pp. 121-124.
- [2] **Supachai Klungtong**, Virote Pirajnanhai, Paitoon Raklua and Kanok Janchitrapongvej, “Voltage-Mode Universal Biquadratic Filters using OTA-URC.” **The 3<sup>rd</sup> International Conference on Signal Acquisition and Processing (ICSAP 2011)**, Singapore, 26-28 February 2011. pp.V1.67-V1.70.





**JICTEE  
2010**

# Programs and Abstracts



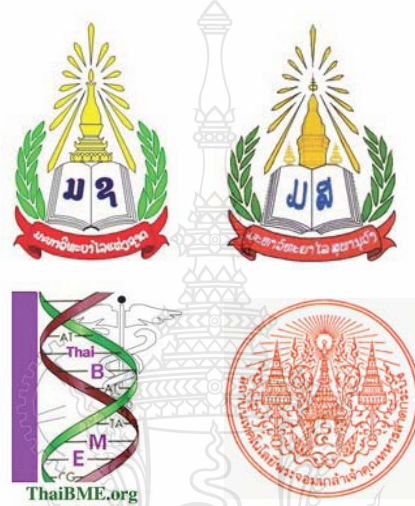
**Joint International Conference on  
Information & Communication Technology,  
Electronic and Electrical Engineering  
JICTEE 2010**

LuangPrabang, Lao PDR. 21-24 December, 2010



● ● ● | Luang Prabang, Lao PDR.

Co-Organized by:



Technical Sponsored by:





JICTEE – 2010

## Table of Contents

Titles	Pages
Advisory Committees Message	A-4
General Chair Message	A-6
Technical Program Chairs Message	A-7
Organizing Committee	A-8
JICTEE General Information	A-10
Bus service Schedule	A-12
Conference Map	A-14
Conference Program	A-15
Keynote Speakers 1	A-18
Keynote Speakers 2	A-21
Keynote Speakers 3	A-25
Keynote Speakers 4	A-27
Keynote Speakers 5	A-29
Keynote Speakers 6	A-32
Keynote Speakers 7	A-34
Abstracts	Page 1
Author Index	i-1



Luang Prabang, Lao PDR.

## Organizing Committee

### Advisory Committee

Saykhong Saynasinh Vice President, NUOL, Laos  
 Monai Krairiksh President ECTI, Thailand  
 Somkiat Wattanasirichaigoon President, ThaiBME  
 Khamphay Sisavanh Souphanouvong Univ., Laos

### Conference Chair

Somsak Choomchuay KMITL, Thailand

### Conference Co-chairs

Kazuhiko Hamamoto Tokai University, Japan  
 Kosin Chumnongthai KMUTT, Thailand  
 Boualinh Soysouvanh NUOL, Laos

### Program Committee

Junichi Takada TIT, Japan  
 Tetsuji Ikegami Meiji Univ., Japan  
 Toshio Wakabayashi Tokai University, Japan  
 Yoshikazu Miyanaga Hokaido Univ., Japan  
 Chuwong Pongchareonpanich KMITL, Thailand  
 Prakasit Tunti-a-longkarn KMUTNB, Thailand  
 Preecha Yupapin KMITL, Thailand  
 Athikom Roeksabutr MUT, Thailand  
 Khamphoui Southisombath NUOL, Laos



JICTEE - 2010

## Organizing Committee

### Program Committee

Chuchart Pintavirooj KMITL, Thailand  
 Osamu Ono Meiji Univ., Japan  
 Chiranut Sa-ngiamsak KKU, Thailand  
 Surapan Aiphaiboon KMITL, Thailand  
 Supaporn Kiattisin UTCC, Thailand  
 Phoumy Indarack NUOL, Laos  
 Somsak Mitatha KMITL, Thailand  
 Yongyuth Permpoontanalarp KMUTT, Thailand  
 Krisana Chinnasarn BUU, Thailand  
 Suparerk Janjarasjitt UBU, Thailand  
 Minoru Okada Nara Inst. of Science & Technology, Japan  
 Tru Hoang Cao HCMUT, Vietnam  
 Noriyuki Komine Tokai Univ., Japan  
 Poramate Manoonpong Germany  
 Yusaku Fujii Gunma Univ., Japan  
 Marzuki Bin Khalid UTM, Malaysia  
 Anantawat Kunakorn KMITL, Thailand  
 Wiboon Prompanich KMITL, Thailand





## Luang Prabang, Laos.

Putapon Pengpad 55

<b>Author</b>		<b>Page</b>
<b>R</b>	R. Buahom	47, 109
	Ranan Chulajata	110
	Rangsan Jomtarak	107, 115
	Rasmy Sitthirath	122
	Rawid Banchuin	85, 91
	Rewat Senathong	131
	Romteera Khlaikhayai	132
	Roungsan Chairsricharoen	85, 91
	Ryo Tanaka	4, 14
	<b>Author</b>	
<b>S</b>	S. Airphaiboon	64, 84
	S. Chotigo	44
	S. Chotigoo	48
	S. Kosulvit	125
	S. Mitatha	117
	S. Vongsack	125
	S.Chotigo	46
	Saisudawan Suttirak	113
	Saksun Samosornsuk	72
	Sa-nga Songmuang	107
	Sanit Teawchim	57
	Sanmano Hanpanich	89
	Santi Chatruprachewin	11
	Sappasit Thongmee	102
	Sarawut Maneejamrat	65
	Sathaporn Promwong	61
	Sathaporn Promwong	53, 57
	Satthasini Wasawatmongkol	49
	Sawatsakorn Chaiyasoonthorn	98
	Saykhong Saynasine	88
	Shigenori Tomiyama	87
	Shinobu	121
	Shinobu Yamaguchi	123
	Shinobu Yume Yamaguchi	122
	Singthong Pattanasethanon	27, 62
	Siridech Boonsang	82
Sitthichai Dentrí	128	
Somboon Thamuntree	33	
Somchat Taertulakarn	72	
Somkuan Kaviya	94- 97, 99-100	
Sompol Kosulvit	126, 129	



JICTEE-2010

Sompop Pimpol	45
Somsak Choomchuay	124
Somsak Mitatha	94, 101, 104, 111
Somsanouk Pathoumvanh	73
Sopit Pisitbannakorn	132
Souvalith Phompadith	122
Supachai Klungtong	28
Supachanun Wanapu	67
Supayotin Na Songkla	43
Suphanchai Phunthawanut	104
Suphanchai Punthawanunt	98, 115
Surachart Kamoldilok	112, 116
Surachart Kamoldilok	114
Surada Ueamanapong	52, 55
Suranan Noimanee	30
Surapan Airphaiboon	73
Surapan Airphaiboon	29, 92
Surapan Airphaiboon	33
Surasak Niemcharoen	52
Surin Ngaemngam	66
Suriya Pradisathaporn	95, 97, 99
Suthasinee Lamultree	38
Suwan Plaipichit	116
Suwat Sophitpan	55

Author	Page
T. Leauhatong	64
T. Wakabayashi	125
T. Wakabayashi	56
Tadashi Ogino	2
Tajchai Pumpoung	126
Takashi Yamada	14
Tamotsu Noji	2
Tanairat Mata	77
Tanapatra Maleelai	8
Tanapong Nopavong Na Ayudhaya	31
Tanasak Phanprasit	15
Teerapan Pratumvinit	74
Teerapon Dachokiatawan	49
Teerasilapa Dumawipata	80
Teeravisit Laohapensaeng	129
Tetsuro Endo	3
Tetsuro Imai	17
Thammarat Taengtang	114, 116
Thanat Nonthaputha	78

T

## List of Reviwers

Name	Affrication
C. Chantrapornchai	Silpakorn Unversity
Canasai Kruengkrai	TCL/NICT
Charnyote Pluempitiwiriyawej	Mahidol University
Chiranut Sa-ngiamsak	KKU
Choochart Haruechaiyasak	NECTEC
chuchart pintavirooj	KMITL
Chutima Prasartkaew	RMUTT
Damras Wongsawang	Mahidol University
Jirawat Panklang	KMITL
Jumpol-Polvichai	KMUTT
Jun-ichi Takada	Tokyo Institute of Technology
Kasin Vichienchom	KMITL
Komkrit Chomsuwan	KMUTT
Kosin Chamnongthai	KMUTT
Mognkolnavin	Chulalongkorn University
Montri Karnjanadecha	Prince of Songkla University
Napat Triroj	Khon Kaen University
Nipon Theera-Umpon	CMU
Noppadol Maneerat	KMITL
Nuttapol Prayongpun	KMUTNB
Pakorn Kaewtrakulpong	KMUTT
Peerapon Siripongwutikorn	KMUTT
Poj Tangamchit	KMUTT
Prakasit Tunti-a-longkarn	KMUTNB THAILAND
Pramote Wardkien	KMITL
Priyakorn Pusawiro	KMUTT
Rardchawadee Silapunt	KMUTT
Sekson Timakul	KMITL
Shingo Yoshizawa	Hokkaido University
SOMCHAI SALEEKAW	KMUTNB
Somsak Choomchuay	KMITL
Songphol Kanjanachuchai	Chulalongkorn University
Suksan Wangsathitwong	KMUTNB Thailand
Suphakant Phimoltares	Chulalongkorn University
Surapan Airphaiboon	KMITL
Thanate KHAORAPAPONG	PSU
thumrongrat amornraksa	KMUTT
Tiranee Achalakul	KMUTT
Toshio Wakabayashi	Tokai University
Varakorn Kasemsuwam	KMITL
Werapon Chiracharit	KMUTT
Wuttipong Kumwilaisak	KMUTT
Yongyuth Permpoontanalarp	KMUTT
Yutana Kidjuidure	KMITL

# Voltage-Mode OTA-*DURC* Universal Biquad Filter

Supachai Klungtong<sup>1</sup>, Virote Pirajnanchai<sup>2</sup>, Paitoon Rakluea<sup>3</sup> and Kanok Janchitrapongvej<sup>4</sup>

<sup>1,2,3</sup>Department of Electronics and Telecommunication Engineering, Faculty of Engineering,

Rajamangala University of Technology Thanyaburi, 12110, Thailand

<sup>1</sup>supachaik@gmail.com

<sup>2</sup>virote.p@en.rmutt.ac.th

<sup>3</sup>p\_ruglure@hotmail.com

<sup>4</sup>Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok, 10520, Thailand

<sup>4</sup>kjkanok@kmitl.ac.th

**Abstract**— This paper present new universal biquad filter employing OTA and *DURC* (Double Uniform Distributed RC). The features of the proposed circuit are that: the circuit topologies are very simple consisting of 2 OTA and 2 *DURC*, where either one of the four filtering transfer function (LPF, HPF, BPF and BRFF) can be achieved by this only one filter. In addition, higher filtering response frequency ( $\omega_p$ ) can be obtained through adjusting bias current of OTAs without affecting its quality factor ( $Q_p$ ) stability. Characteristics of the proposed filter are simulated using PSpice and its results are in agreement with the theory.

**Keyword**— Universal Biquad Filter Circuit, Double Uniform Distributed RC, Frequency Response and OTA

## I. INTRODUCTION

Many current and voltage mode universal biquadratic filter circuits employing operational transconductance amplifiers (OTAs) had been reported in the literature [1]–[7]. These designs of OTA-C filter circuit require no resistors. Therefore, they are suitable for monolithic integration than the other current conveyors. Moreover an OTA provides a highly linear electronic and a wide tunable range of the transconductance gain. Therefore, the filters based on OTAs are the attention for many researchers. The characteristics of Uniform Distributed RC (*URC*) element have several advantages over lumped RC network. The structure of distributed RC elements in thin-film technology is built using smaller high frequency. Distributed RC elements may have many form structure. For instance, one capacitive layer, double capacitive layers and multi layer thin-film structure. The structure of the general *URC* consists of layers of conductors, resistive layer and dielectrics can be sandwiched together in many permutations. The resistive or conductive layers may be contacted at various points around their edges. Other advantages are applied to active filters. For instance single capacitive layer *URC* [8] and double capacitive layers [9],[10] in conjunction with amplifier in literatures respectively.

This paper introduces a voltage-mode universal biquad filter using two OTAs and two *DURC* the filter can realize the low-pass (LPF), the high-pass (HPF), the band-pass (BPF) and band reject (BRF) transfer function by connecting the terminal  $V_a$ ,  $V_b$  and  $V_c$  to the ground or to the input voltage  $V_g$ . The characteristic parameters  $\omega_p$  and  $Q_p$  can also be set orthogonally by adjusting the bias currents of the OTAs. Some examples are given together with simulated results by PSpice.

## II. CIRCUIT DESCRIPTION

### A. Operational Transconductance Amplifier (OTA)

An operational transconductance amplifier (OTA) is widely used as an active element in analog signal processing circuit. It is a differential input voltage controlled current source (DVCCS) device. The port relation of OTA as shown in Fig. 1(a) and equivalent circuit of the ideal OTA is shown in Fig. 1(b). The OTA element is given by the following equation:

$$I_o = g_m(V_1 - V_2) \quad (1)$$

Where,  $V_1, V_2$  is the differential input voltage,  $I_o$  is the OTA output current and  $g_m$  the transconductance gain is tunable through bias current  $I_B$  is given by  $g_m = I_B / 2V_T$  where,  $V_T$  is the thermal voltage (26mv). [11]

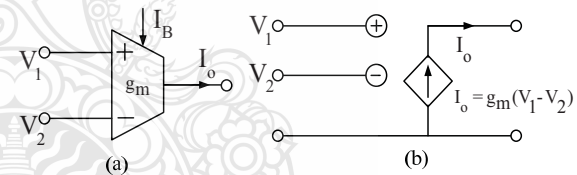


Fig.1 (a) OTAs Symbol and (b) Equivalent circuit

### B. Double Capacitive Layers Distributed RC Network

Distributed RC elements may have many form structure For instance, one capacitive layer, double capacitive layers and multi layer thin-film structures. The structure of the general *URC* consists of conductors, resistive layer and dielectrics can be sandwiched together in many permutations. The resistive or conductive layers many contacted at various points around their edges. Other advantages are applied to active filter. For instance singer capacitive layer *URC* [12],[13] and double capacitive layers *URC* [14],[15] in conjunction with amplifier in literatures respectively. However, there are some disadvantages due to their magnitude characteristics of the low pass filter at cut off and its attenuation at stop band. The double capacitive layers uniformly distributed RC lines are circuit symbol illustrated in Fig.2

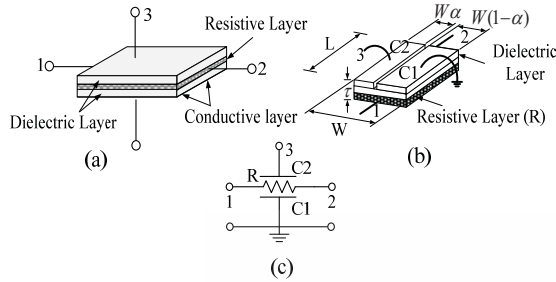


Fig. 2 Structure and circuit symbol of URC with double capacitive layers.

The admittance parameter  $[Y_{ij}]$  of URC with double capacitive layers in Fig.2 is given as follows:

$$\begin{bmatrix} I_1 \\ I_2 \\ I_3 \end{bmatrix} = X \begin{bmatrix} Y & -1 & -\alpha(Y-1) \\ -1 & Y & -\alpha(Y-1) \\ -\alpha(Y-1) & -\alpha(Y-1) & \zeta \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \\ V_3 \end{bmatrix} \quad (2)$$

where

$$\zeta = \frac{\alpha(1-\alpha)P^2}{XR + 2\alpha^2(Y-1)}, X = \frac{P}{R \sinh P}, Y = \cosh P$$

and

$$P = \sqrt{sRC}, C = C_1 + C_2, C_1 = (1-\alpha)C, C_2 = \alpha C$$

where R and C are the value of the total resistance and capacitance of the double capacitive URC respectively and  $s$  is the complex frequency variable.

The universal OTA-DURC biquad circuits using double capacitive layers uniform distributed RC line is shown in Fig.3.

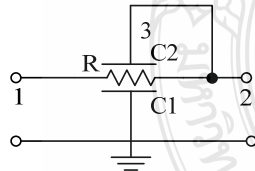


Fig. 3 Notch Characteristics Circuits Using Double Capacitive Layers

The voltage transfer function of Fig.3 is given as follows:

$$T(P) = \frac{\alpha \left[ \cosh P + \frac{1-\alpha}{\alpha} \right]}{\left[ 1 - 2\alpha(1-\alpha) \right] \cosh P + \alpha(1-\alpha)(2 + P \sinh P)} \quad (3)$$

where

$$P = \sqrt{sRC}, C = C_1 + C_2, C_1 = (1-\alpha)C, C_2 = \alpha C$$

### III. OTA-DURC PROPOSED CIRCUITS

A simple universal OTA-DURC Biquad realized with only four element is shown in Fig.4 This Biquad can be used a lowpass, highpass, bandpass and bandreject second-order filter section. The required transfer function is realized by connecting the terminal  $V_a$ ,  $V_b$  and  $V_c$  to the ground or to the input voltage  $V_g$ . The output voltage is  $V_o$

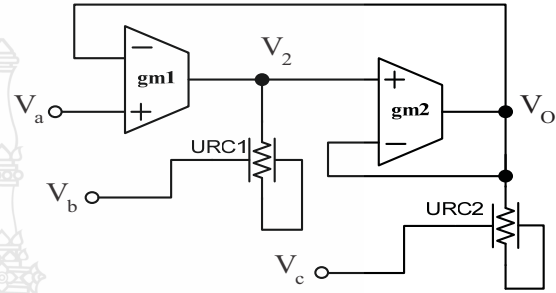


Fig. 4 OTA-DURC Circuit Propose Universal Biquad Filter

Fig.4 shows a propose OTA-DURC circuit universal biquad filter. The transfer function of the circuit is given as follows:

$$T(s) = \frac{V_o}{V_g} = [R_x P_1 \cosh P_1 \sinh P_1 - P_1] [P_1 - \sigma P_2 \eta_2] \frac{V_c}{\beta V_g} - \delta \frac{V_a}{\beta V_g} + g_{m2} P_1 R_y \sinh P_2 (1 - \alpha \eta_1) \frac{V_b}{\beta V_g} \quad (4)$$

Case low-pass is set  $V_a=V_g$ ,  $V_b=0$  and  $V_c=0$ . The transfer function  $T_{LP}(s)$  of the circuit is given as follows:

$$T_{LP}(s) = \frac{g_{m1} g_{m2} R_x \sinh P_1}{P_1 P_2 \eta_1 \psi - g_{m2} [P_1 \eta_1 + g_{m1} R_y \sinh P_1]} \quad (5)$$

Case high-pass is set  $V_a=0$ ,  $V_b=0$  and  $V_c=V_g$ . The transfer function  $T_{HP}(s)$  of the circuit is given as follows:

$$T_{HP}(s) = \frac{P_1 \eta_1 (\sigma P_2 \eta_1 - P_2)}{P_1 \eta_1 (P_2 \eta_2 + g_{m2} R_x \sinh P_2) + \delta} \quad (6)$$

Case band-pass is set  $V_a=0$ ,  $V_b=V_g$  and  $V_c=0$ . The transfer function  $T_{BP}(s)$  of the circuit is given as follows:

$$T_{BP}(s) = \frac{-[R_y g_{m2} \sinh P_2] [P_1 (1 + \alpha \eta_1)]}{(P_2 \eta_2 + R_y g_{m2} \sinh P_2) P_1 \eta_1 + \delta} \quad (7)$$

Case band-reject is set  $V_a=V_g$ ,  $V_b=0$  and  $V_c=V_g$ . The transfer function  $T_{RP}(s)$  of the circuit is given as follows:

$$T_{RP}(s) = \frac{P_1 \eta_1 (\sigma P_2 \eta_2 - P_1) + \delta}{P_1 P_2 \eta_1 \eta_2 + g_{m1} P_1 R_y \eta_1 \sinh P_2 + \delta} \quad (8)$$

where

$$\eta_1 = \cosh P_1 - 1, \quad \eta_2 = \cosh P_2 - 1$$

$$\psi = \sinh P_1 - \sinh P_2, \delta = R_x R_y g_{m1} g_{m2} \sinh P_1 \sinh P_2$$

$$\beta = P_1 (R_x \cosh P_1 \sinh P_1 - \delta - 1)$$

$$P_1 = \sqrt{sR_x C_x}, C_x = C_1 + C_2, C_1 = (1 - \alpha)C_x, C_2 = \alpha C_x$$

$$P_2 = \sqrt{sR_y C_y}, C_y = C_3 + C_4, C_3 = (1 - \sigma)C_y, C_4 = \sigma C_y$$

The pole magnitude ( $\omega_p$ ) and the pole quality factor ( $Q_p$ ) are given by

$$\omega_p = \sqrt{\frac{g_{m1} g_{m2}}{C_x C_y}}, \quad Q_p = \sqrt{\frac{g_{m1} C_y}{g_{m2} C_x}} \quad (9)$$

The quality factor ( $Q_p$ ) is determined by the capacitance ratio,  $C_y/C_x$ , and the transconductance ratio,  $g_{m1}/g_{m2}$ . The most sensitive parameter,  $\omega_p$ , is a function of the transconductance-capacitance ratio,  $g_m/C$ .

#### IV. SIMULATION RESULTS

The simulation by PSpice of the frequency response and phase response is shown in Fig.5 and Fig.6 respectively. The double capacitive layers *URC* is approximated by the ladder lumped RC elements of 10 sections, and the operational transconductance amplifiers using LM13700.

The simulation results for different filter responses are shown in Fig.5. The  $g_{ms}$  of all OTAs were set  $V_{CC} = \pm 15V$ ,  $I_{B1} = 10 \mu A$  and  $I_{B2} = 400 \mu A$ . We selected the *DURC* element value  $R_x = 100\Omega$ ,  $R_y = 2M\Omega$ ,  $C_x = 10 \text{ nF}$  and  $C_y = 300 \text{ nF}$  to obtain low-pass, high-pass, band-pass and band-reject in Fig. 4 at frequency response 11.343 kHz. It can be observed that these agree with the theoretical predictions.

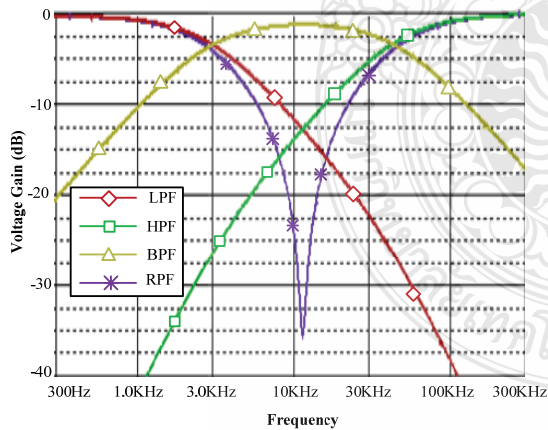


Fig.5 Gain responses of the proposed circuit working as universal biquad filter

Fig.7 shows the gain response of the band-reject functions where  $I_{B1}$  is set  $10\mu A$ ,  $20\mu A$ ,  $30\mu A$ ,  $40\mu A$  and  $50\mu A$  respectively. This shows that the pole frequency can be adjusted without affecting the quality factor.

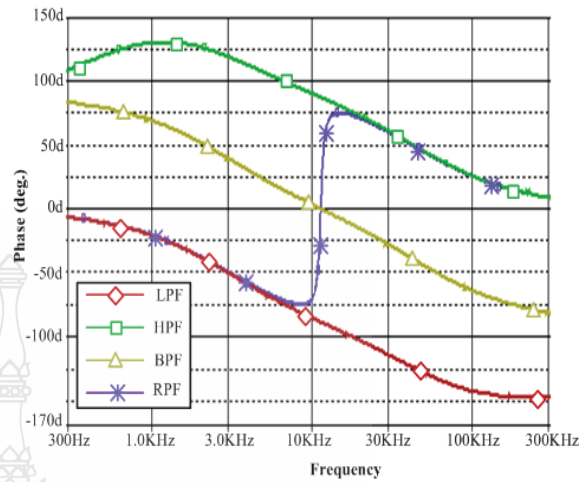


Fig.6 Phase Response of OTA-DURC Circuit Propose Universal Biquad Filter

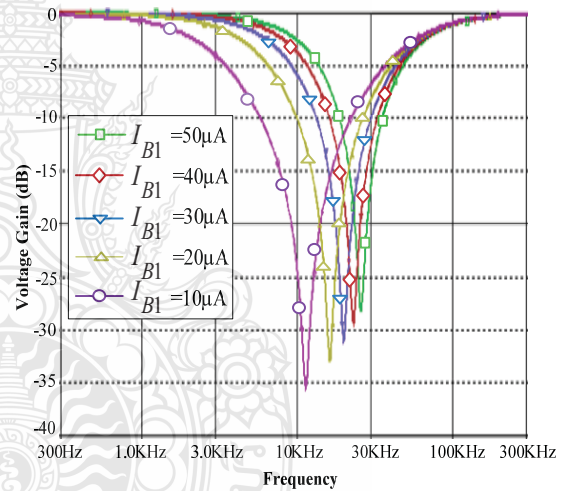


Fig.7 Band-Reject frequency responses for different values of bias current

#### V. CONCLUSION

We have proposed the *OTA-DURC* circuit universal biquad filter with double capacitive layers. The proposed biquad can realize voltage-mode universal filtering responses (low-pass, high-pass, band-pass and band-reject) from the same topology. Filters using the simpler structure have the advantages of lower cost, chip area, power dissipation and noise. The circuit enjoys the advantage of high input impedance, amplitude responses for universal biquadratic filter. The cut off frequency ( $\omega_p$ ) and quality factor ( $Q_p$ ) are independently controlled. The experimental results are in reasonably good agreement with the theoretical. The proposed circuit can be suitable for fabrication by LSI process. It will be useful for universal biquad filter circuit.

## VI. REFERENCES

- [1] Horng JW, "Voltage-mode universal biquadratic filter using two OTAs and two capacitors," IEICE 2003; E86-A: 411-3.
- [2] Wu J, "Current-mode high-order OTA-C filters," Int J Electron 1994; 76:1115-20.
- [3] Chang CM and Chen PC, "Universal active filter with current gainusing OTAs," Int J Electron 1991; 71:805-8.
- [4] Horng JW, "Voltage-mode universal biquadratic filter with one input and five outputs using OTAs," Int J Electron 2002; 89:729-37.
- [5] Sun Y, "Second-order OTA-C filters derived from Nawrocki-Klein biquad," Electron Lett 1998; 34:1449-50.
- [6] Chang CM and Pai SK, "Universal Current-Mode OTA-C Biquad with minimum components," IEEE Trans Circuits Syst I:Fundam Theor Appl 2000;47:1235-8.
- [7] Chang CM, "New multifunction OTA-C Biquads. IEEE Trans Circuits Syst II," Analog Digit Signal Process 1999; 46:820-4.
- [8] M.Teramoto, S.Sudo, Y.Suzuki and M.Koide, "On the Design of the Active low pass Filter using Double Layers Uniformly Distributed RC Line," JIC-CSCC'95, 1995
- [9] Prakrit Tangtisanon, Shiro Sudo, Mitsuo Teramoto, Tasoji Suzuki and Kanok Janchitrapongvej, "Active LPF Using Uniformly Distributed RC Line" APSBC2000 Proceeding, KMITL, Thailand, Pages 62-64. Dec.2000
- [10] S.Sudo, et.al, "Active LPF. With Transmission Zero using Double Capacitive Layers Uniformly Distributed RC Line," CAS 96-49, NLP, 96-87 (1996-09)
- [11] Adel S. Sedra, Kenneth Smith, "Microelectronic Circuit Sedra/Smith," Oxford University Press
- [12] M.S. Ghausi. T.J. Kelly, "Introduction to Distributed Parameter Network with Application to Integrated Circuits," pp.271, H.R.Andwinston. INC
- [13] K. Janchitrapongvej, "Notch Tunable Filter using Double Layer Uniformly Distributed RC Line," 1998 IEEE APCC/ICCS. Vol.2 pp 509-592.
- [14] P. Tangtisanon, K. Janchitrapongvej, S. Sudo and M. Teramoto "Notch Frequency Adjustable Active Filter using Uniformly Distributed RC Line," The Electrical Engineer of Japan. ECT-00-32.
- [15] N. Panyanouvong, S. Luangphakorn, V Pirajanchai, P. Tangtisanon and K Janchitrapongvej, "On The Design of an Active Low Pass Filter Using Uniformly Distributed RC Line," ICCNSP 2003 Proceedings, Nanjing China. Dec. 14-17, 2003.



# 2011 3rd International Conference on Signal Acquisition and Processing

## ICSAP 2011

Singapore, February 26-28, 2011

Editor: Dr. Steve Thatcher and Dr. Venkatesh

*General Information*

*Contents*

*Author Index*

 **IEEE  
PRESS**  
© 2010 IEEE

IEEE Catalog Number: CFP1140G-PRT

ISBN: 978-1-4244-9385-2



## CONTENTS

Preface	iii
Organizing Committees	xiii
<b>ICSAP 2011 Session 1</b>	
Emotion Recognition Using Finger Tip Temperature: First Step towards an Automatic System <i>G. Shivakumar and P.A. Vijaya</i>	V1-1
Crowd Estimation using Histogram Model Classification Based on Improved Uniform Local Binary Pattern <i>Seyed Mojtaba Mousavi, Seyed Omid Shahdi and S.A.R. Abu-Bakar</i>	V1-6
Wavelet Packet Decomposition Based Traversable Terrain Classification for Autonomous Robot Navigation <i>Priyanka Mathur and K.K.SoundraPandian</i>	V1-11
A dynamic approach for tuning Gabor filters in the application of Iris Recognition using Genetic Algorithm <i>Yogesh Karunakar and Bhakti Patil</i>	V1-16
Simple Minimax Design of Variable Fractional-Delay Filters Using Linear Programming <i>Noboru Ito</i>	V1-22
Calculating the Correlation Dimension of the Diesel Vibration Signals <i>Zhang Xiaoming, Zhang Qinyong, Liu Jianmin, Yuan Yi and Jia Huapeng</i>	V1-26
Multiple Descriptions Coinciding Lattice Vector Quantizer for Wavelet Image Coding <i>Ehsan Akhtarkavan and M. F. M. Salleh</i>	V1-31
A Novel Algorithm to Optimize Image Scaling in OpenCV Emulation of Floating Point Arithmetic in Bilinear Interpolation <i>Samyuktha H Subramanian</i>	V1-36
Direct-to-Reverberant Energy Ratio Estimation Based on Signal Direction of Arrival for Room Characterisation <i>Yan-Chen Lu, Cheng-Lu Hu and An-Chi Hu</i>	V1-41
Local Reverse Entropy and its Application in Small Targets Detection <i>He Deng, Jianguo Liu, Wenwen Gu and Lirong Li</i>	V1-46
<b>ICSAP 2011 Session 2</b>	
Combination of Gabor and Curvelet Texture Features for Face Recognition Using Principal Component Analysis <i>Shafin Rahman, Sheikh Motahar Naim, Abdullah Al Farooq and Md. Monirul Islam</i>	V1-51
Direction of Arrival Estimation Method Based on Covariance Differencing Technique under Hermitian symmetric Toeplitz Noise <i>Ning Li, Xue-Liang Liu, Yan Guo, Qi-Hui Wu and Jin-Long Wang</i>	V1-57
Texture Classification Using Cosine-modulated Wavelets <i>Milind M. Mushrif and Yogita K. Dubey</i>	V1-62

Voltage-Mode Universal Biquadratic Filters using OTA-URC <i>S. Klungtong, V. Pirajanchai, P. Rakluea and K. Janchitrapongvej</i>	V1-67
Design and Experimental Investigation of 8×8 MIMO-OFDM Real-Time Transmission Testbed <i>Yang Lan, Atsushi Harada and Hidetoshi Kayama</i>	V1-71
Effect of Postural Changes on Cardiorespiratory Coordination in Humans <i>Muammar M. Kabir, Derek Abbott, David A. Saint and Mathias Baumert</i>	V1-76
Video Surveillance – A Quick Survey <i>R. Rajesh, K. Rajeev, V. Gopakumar, V.P. Lekhesh, K. Suchithra and N.K. Ragesh</i>	V1-81
Grid Sectoring: A Cluster Head Election for Load Balancing over Wireless Sensor Networks <i>Anirooth Thonklin and W. Suntiamorntut</i>	V1-86
A Transparent Encryption Scheme for Watermarked Biometric and Medical Images <i>Aniketh Talwai, Debabrata Sengupta and Kannan Karthik</i>	V1-92
Classification of Breast Masses based on Cognitive Resonance <i>Amir Tahmasbi, Fatemeh Saki, Seyed Mohammad Seyedzadeh and Shahriar B. Shokouhi</i>	V1-97
<b>ICSAP 2011 Session 3</b>	
Face Recognition Under Variant Head Poses Using Single Frontal Gallery Image and Facial Symmetry <i>Seyed Omid Shahdi and S.A.R. Abu-Bakar</i>	V1-102
Three-Dimensional Wireless Localization Scheme in an Indoor Corridor Complex <i>Hermawan Raharjo, Si Wen Chen and Pengty Ngor</i>	V1-107
Automatic Audio Morphing On Detached Sound Waveforms <i>N Sumanth Kumar, Arundathy Reddy, Amarjot Singh and K Sai Sruthi</i>	V1-112
An Enhanced Distributed Deadlock Detection and Recovery in Process Networks <i>Mohammad H. Al Shayegi, Abbas Fairouz and M.D. Samrajesh</i>	V1-117
JOUST: a Uniform Approach for Processor Design In NoGAP <i>Wenbiao Zhou, Per Karlström and Dake Liu</i>	V1-122
Erotic Audio Recognition Using Heterogeneous Ensemble Classifiers <i>Ziqiang Shi, Tieran Zheng, Jiqing Han and Boyang Gao</i>	V1-127
Artifacts Removal in Depth-Image-Based Rendering for 3D Video <i>Li Yu, Huiping Deng, Bin Feng, Sen Xiang and Jinbo Qiu</i>	V1-131
A Robust PDE based Image De-noising Method <i>Nafis uddin Khan, K.V. Arya and Manisha Pattanaik</i>	V1-136
The TA2 Database	V1-140
A Multi-Modal Database from Home Entertainment <i>Stefan Duffner, Petr Motlicek and Danil Korchagin</i>	
Smoothing via Iterative Averaging (SIA)	V1-145
A basic technique for line smoothing <i>Mohsen Mansouryar and Amin Hedayati</i>	

**ICSAP 2011**  
**2011 3rd International Conference on**  
**Signal Acquisition and Processing**

---

26-28, February, 2011

Singapore

---

**PROCEEDINGS**

---



## **2011 3rd International Conference on**

### **Signal Acquisition and Processing (ICSAP 2011)**

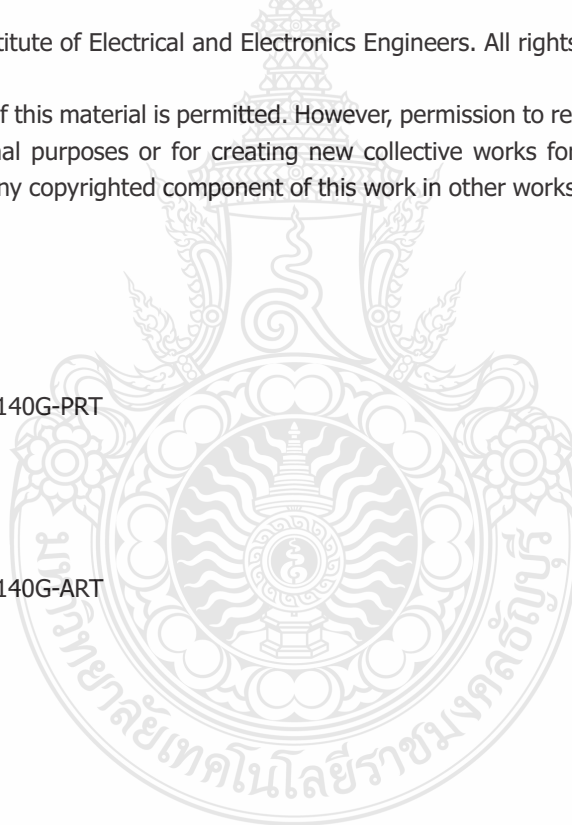
Copyright and Reprint Permission: Abstracting is permitted with credit to the source. Libraries are permitted to photocopy beyond the limit of U.S. copyright law for private use of patrons those articles in this volume that carry a code at the bottom of the first page, provided the per-copy fee indicated in the code is paid through Copyright Clearance Center, 222 Rosewood Drive, Danvers, MA 01923. For other copying, reprint or republication permission, write to IEEE Copyrights Manager, IEEE Operations Center, 445 Hoes Lane, P.O. Box 1331, Piscataway, NJ 08855-1331.

Copyright ©2011 by the Institute of Electrical and Electronics Engineers. All rights reserved.

© 2011 IEEE. Personal use of this material is permitted. However, permission to reprint/republish this material for advertising or promotional purposes or for creating new collective works for resale or redistribution to servers or lists, or to reuse any copyrighted component of this work in other works must be obtained from the IEEE.

IEEE Catalog Number: CFP1140G-PRT  
ISBN: 978-1-4244-9385-2

IEEE Catalog Number: CFP1140G-ART  
ISBN: 978-1-4244-9386-9



**Publisher: Institute of Electrical and Electronics Engineers, Inc.**  
**Printed in Chengdu, China**

## Organizing Committees

### Honorary Chair

Kamaruzaman Jusoff, Universiti Putra Malaysia, Malaysia

Christos Grecos, University of Central Lancashire, UK

S.R.Bhadra Chaudhuri, Bengal Engineering and Science University, India

### Conference Chairs

Xiaoxiao Zhou, Nanyang Technological University, Singapore

S. M. Aqil Burney, University of Karachi, Pakistan

S.Arumuga Perumal, S.T.Hindu College, India

### Conference Steering Committee

Naomie Salim, Universiti Teknologi of Malaysia, Malaysia

Ir. David B.L. Bong, Universiti Malaysia Sarawak, Malaysia

Brian B. C. Shinn, Chungbuk National University, Korea

R.Sivakumar, R.M.K. Engineering College, India

### Program Committee Chairs

Anton Satria Prabuwno, Technical University of Malaysia Melaka, Malaysia

Venkatesh Mahadevan, Swinburne University of Technology, Australia

Jivesh Govil, Cisco Systems Inc., USA

### Publicity Chairs

Kaninda Musumbu, Université Bordeaux 1, France

Rosilawati Zainol, Universiti Malaya, Malaysia

Choo Ai Ling, Swinburne University of Technology, Malaysia

# Reviewers

## Technical Committee

Lili Nurliyana Abdullah, University of Putra Malaysia, Malaysia  
 Hung-Min Sun, National Tsing Hua University, China (Taiwan)  
 V.Saravanan, Karunya University, Tamil Nadu, India  
 Nazir Ahmad Zafar, University of Central Punjab, Pakistan  
 Madhu S. Nair, Rajagiri College of Social Sciences, India  
 Kamaruzaman Jusoff, USA, Yale University, USA  
 Richard M. Voyles, Denver University, USA  
 Dong-Jae, Kang, S/W Content Research Lab, ETRI, Korea  
 Sang Ho Lee, Soongsil University, Korea  
 Hassan Fathabadi, Azad University, Iran  
 Ahmed Wasif Reza, Multimedia University, Malaysia  
 Ahmed Samak, Menoufia University, Egypt  
 Kenny Robert F., University of Central Florida, USA  
 Mostafa Mahmoud, Taibah University, Saudi Arabia  
 Qing Zhu, Renmin University of China, China  
 Najla Algadi, Ahmed Ali, Sudan University of Science and Technology, Sudan  
 Mullen Laurie, Ball State University, USA  
 Safaa S. Mahmoud, Ain Shams University, Egypt  
 Jianqiang Sun, South China University of Technology, China  
 Rajan John, Karunya University, India  
 Capanni Niccolo, The Robert Gordon University, UK  
 Mahanti Prabhat Kumar, University of New Brunswick, Canada  
 Peddoju Sateesh Kumar, Balaji Institute of Technology & Science, India  
 Sevaux Marc, University of South-Brittany, France  
 Tahseen A. Jilani, University of Karachi, Pakistan  
 Soumit, Chowdhury, Government College of Engineering & Ceramic Technology, India  
 Vlacic Ljubo, Griffith University, Australia  
 Wei Guo, Tianjin University, China  
 Bhaba Krishna Mohanty, Indian Institute of Management, India  
 Agarwal Ankur, Florida Atlantic University, USA

Parvinder S. Sandhu, Rayat & Bahra Institute of Engineering & Bio-Technology, India

Wenfa Hu, Tongji University, China

Steve Thatcher, University of South Australia, Australia

Jakkree Srinonchat, Rajamangala University of Technology Thanyaburi, Thailand

M. Nasseh Tabrizi, East Carolina University, USA

Hussein Moselhy Sayed Ahmed, Cairo University, Egypt

Sonam Tobgay, Royal University of Bhutan, Bhutan

P.Kiran Sree, S.R.K .Institute of Technology, India

Nasro Min-Allah, COMSATS Institute of Information Technology, Pakistan

Basim Alhadidi, Al Balqa' Applied University, Jordan

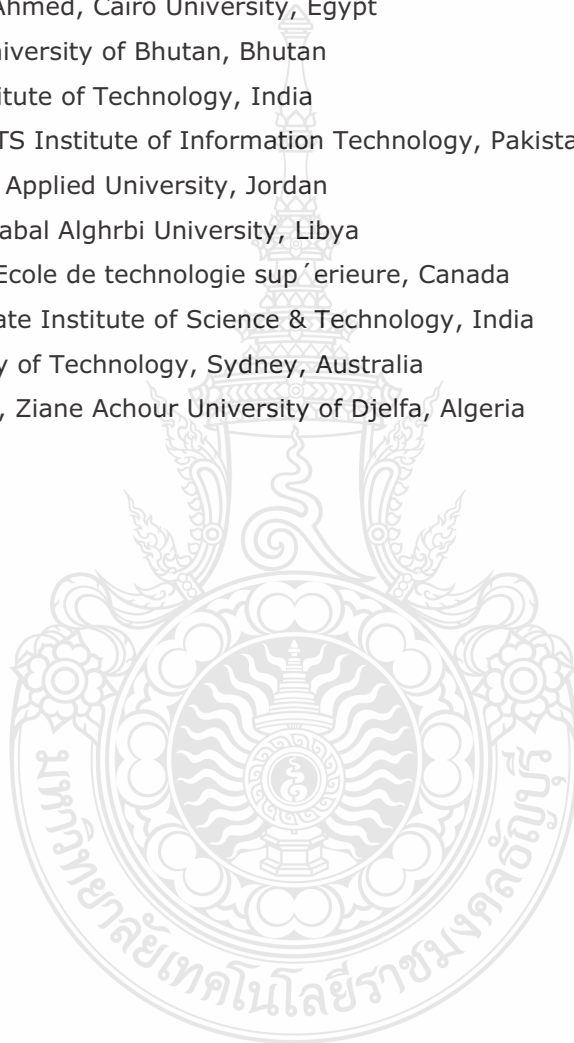
Taher Omran Ahmed, Aljabal Alghrbi University, Libya

Pierre Andr ´ e M ´ enard, Ecole de technologie sup ´ erieure, Canada

Rajesh K Shukla, Corporate Institute of Science & Technology, India

Bruce Moulton, University of Technology, Sydney, Australia

Dr. Messaouda AZZOUZI, Ziane Achour University of Djelfa, Algeria



## Voltage-Mode Universal Biquadratic Filters using OTA-URC

S. Klungtong<sup>1</sup>, V. Pirajanchai<sup>2</sup>, P.Rakluea<sup>3</sup>  
 Faculty of Engineering  
 Rajamangala University of Technology Thanyaburi  
 Phatumthani, 12110, Thailand  
 suapchaik@gmail.com<sup>1</sup>, virote.p@en.rmutt.ac.th<sup>2</sup>,  
 p\_ruglure@hotmail.com<sup>3</sup>

K.Janchitrapongvej<sup>4</sup>  
 Faculty of Engineering, King Mongkut's Institute of  
 Technology Ladkrabang, Bangkok, 10520, Thailand  
 kulkanok@kmitl.ac.th<sup>4</sup>

**Abstract**— This paper present new universal biquad filter employing OTA and URC (Uniform Distributed RC). The features of the proposed circuit are that: the circuit topologies are very simple consisting of 2 OTA and 2 URC, where either one of the three filtering transfer function (LPF, HPF, BPF and BRFF) can be achieved by this only one filter. In addition, higher filtering response frequency ( $\omega_p$ ) can be obtained through adjusting bias current of OTAs without affecting its quality factor ( $Q_p$ ) stability. Characteristics of the proposed filter are simulated using PSpice and its results are in agreement with the theory.

**Keywords**-universal biquad ; OTA; Uniform Distributed RC; Response Frequency ( $\omega_p$ ); Quality Factor( $Q_p$ )

### I. INTRODUCTION

Many current and voltage mode universal Biquadratic filter circuits employing operational transconductance amplifier (OTA) had been reported in the literature [1]–[7]. These designs of OTA-C filter circuit require no resistors. Therefore, they are suitable for monolithic integration than the other current conveyors. Moreover an OTA provides a highly linear electronic and a wide tunable range of the transconductance gain. Therefore, the filters based on OTAs are the attention for many researches. The characteristics of Uniform Distributed RC (URC) element have several advantages over lumped RC network. The structure of distributed RC elements in thin-film technology is built using smaller high frequency. Distributed RC elements may have many form structure. For instance, one capacitive layer, double capacitive layers and multi layer thin-film structure. The structure of the general URC consists of layers of conductors, resistive layer and dielectrics can be sandwiched together in many permutations. The resistive or conductive layers may be contacted at various points around their edges. Other advantages are applied to active filters. For instance single capacitive layer URC[8] in conjunction with amplifier in literatures respectively.

This paper introduces a voltage-mode universal biquad filter using two OTAs and two URC the filter can realize the low-pass (LPF), the high-pass (HPF), the band-pass (BPF) and band reject (BRFF) transfer function by connecting the terminal  $V_a$ ,  $V_b$  and  $V_c$  to the ground or to the input voltage  $V_g$ . The characteristic parameters  $\omega_p$  and  $Q_p$  can also be set orthogonally by adjusting the bias currents of the OTA.

Some examples are given together with simulated results by PSpice.

### II. CIRCUIT DESCRIPTION

#### A. Operational Transconductance Amplifier (OTA)

An operational transconductance amplifier (OTA) is widely used as an active element in analog signal processing circuit. It is a differential input voltage controlled current source (DVVCS) device. The port relation of OTA as shown in Fig. 1(a) and equivalent circuit of the ideal OTA is shown in Fig. 1(b).

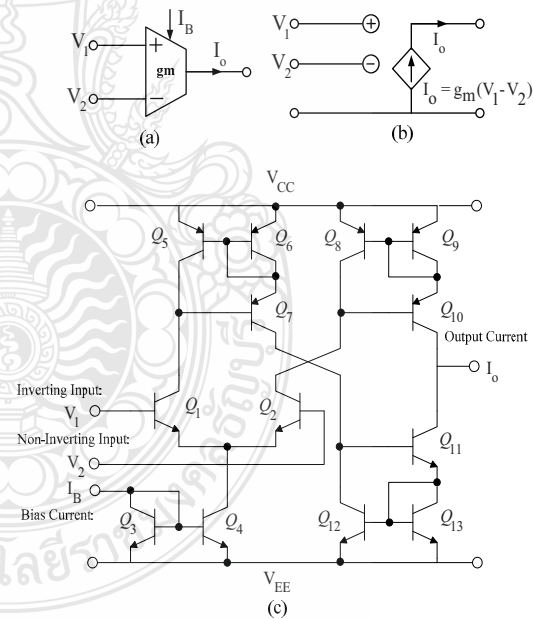


Figure 1. (a) OTA Symbol (b) Equivalent circuit and (c) Internal topology of OTA

The OTA element is given by the following equation:

$$I_o = g_m (V_1 - V_2) \quad (1)$$



where,  $V_1, V_2$  is the differential input voltage,  $I_o$  is the OTA output current and  $g_m$  the transconductance gain is tunable through bias current  $I_B$  is given by  $g_m = I_B/2V_T$  where,  $V_T$  is the thermal voltage (26mv). [9]

### B. Uniform Distributed RC

It is known that the uniformly Distributed RC element (URC) have several advantage over lumped RC network. The structure of distributed RC element in thin-film or LSI technology is built using smaller substrate area, less isolation and parasitic problem at high frequency, Distributed RC elements may have many form structure.[10] The structure and circuit symbol of uniformly distributed RC elements (URC) is illustrated in Fig.2

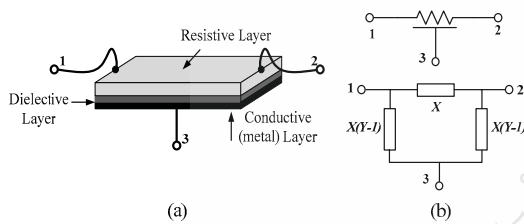


Figure 2. (a) A Uniformly Distributed RC section, (b) are symbolic and its equivalent lumped  $\pi$  network

The admittance parameter  $[Y_{ij}]$  of the two port network URC in Fig.2 is given as follows:

$$\begin{bmatrix} I_1 \\ I_2 \\ I_3 \end{bmatrix} = X \begin{bmatrix} Y & -1 & -(Y-1) \\ -1 & Y & -(Y-1) \\ -(Y-1) & -(Y-1) & 2(Y-1) \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \\ V_3 \end{bmatrix} \quad (2)$$

when  $X = \frac{P}{R \sinh P}$ ,  $Y = \cosh p$  and  $P = \sqrt{sRC}$

Where R and C are the value of the total resistance and capacitance of the capacitive URC respectively and  $s$  is the complex frequency variable.

### III. OTA-URC PROPOSED CIRCUIT

A simple universal OTA-URC Biquad realized with only four element is shown in Fig.3 This Biquad can be used a lowpass, highpass and bandreject second-order filter section. The required transfer function is realized by connecting the terminal  $V_a, V_b$  and  $V_c$  to the ground or to the input voltage  $V_g$ . The output voltage is  $V_o$ .

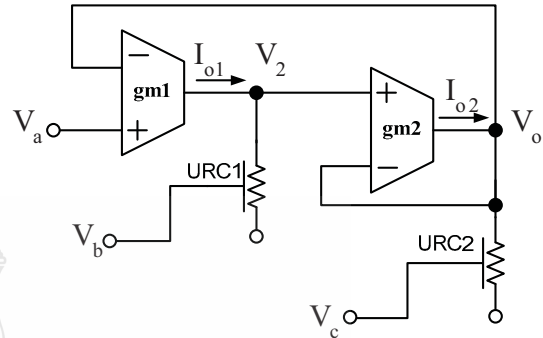


Figure 3. OTA-DURC Circuit Proposed Universal Biquad Filter

Fig.3 shows a proposed OTA-URC circuit universal biquad filter. The transfer function of the circuit is given as follows:

$$T(s) = \frac{V_o}{V_g} = \frac{\delta \frac{V_a}{V_g} - g_{m2} R_2 P_1 \eta_3 \sinh P_2 \frac{V_b}{V_g} - P_1 P_2 \eta_1 \eta_4 \frac{V_c}{V_g}}{P_1 P_2 \eta_1 \eta_2 + g_{m2} R_2 P_1 \eta_1 \sinh P_2 + \delta} \quad (3)$$

Case low-pass is set  $V_a = V_g, V_b = 0$  and  $V_c = 0$ . The transfer function  $T_{LP}(s)$  of the circuit is given as follows:

$$T_{LP}(s) = \frac{\delta}{P_1 P_2 \eta_1 \eta_2 + g_{m2} R_2 P_1 \eta_1 \sinh P_2 + \delta} \quad (4)$$

Case high-pass is set  $V_a = 0, V_b = 0$  and  $V_c = V_g$ . The transfer function  $T_{HP}(s)$  of the circuit is given as follows:

$$T_{HP}(s) = \frac{-P_1 P_2 \eta_1 \eta_4}{P_1 P_2 \eta_1 \eta_2 + g_{m2} R_2 \sinh P_2 + \delta} \quad (5)$$

Case band-pass is set  $V_a = 0, V_b = V_g$  and  $V_c = 0$ . The transfer function  $T_{BP}(s)$  of the circuit is given as follows:

$$T_{BP}(s) = \frac{-g_{m2} R_2 P_1 \eta_3 \sinh P_2}{P_1 P_2 \eta_1 \eta_2 + g_{m2} R_2 P_1 \sinh P_2 + \delta} \quad (6)$$

Case band-reject is set  $V_a = V_g, V_b = 0$  and  $V_c = V_g$ . The transfer function  $T_{RP}(s)$  of the circuit is given as follows:

$$T_{RP}(s) = \frac{\delta - P_1 P_2 \eta_1 \eta_4}{P_1 P_2 \eta_1 \eta_2 + g_{m2} R_2 P_1 \eta_1 \sinh P_2 - \delta} \quad (7)$$

where

$$\begin{aligned}\eta_1 &= \cosh P_1 - 1, & \eta_2 &= \cosh P_2 - 1, & \eta_3 &= 2 - \cosh P_1, \\ \eta_4 &= 2 - \cosh P_2, & \delta &= g_{m1}g_{m2}R_1R_2 \sinh P_1 \sinh P_2 \\ P_1 &= \sqrt{sR_1C_1}, & P_2 &= \sqrt{sR_2C_2}\end{aligned}$$

The pole magnitude ( $\omega_p$ ) and the pole  $Q$ -Factor ( $Q_p$ ) are given by

$$\omega_p = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}}, \quad Q_p = \sqrt{\frac{g_{m1}C_2}{g_{m2}C_1}} \quad (8)$$

The  $Q$ -factor ( $Q_p$ ) is determined by the capacitance ratio,  $C_2/C_1$ , and the transconductance ratio,  $g_{m1}/g_{m2}$ . The most sensitive parameter,  $\omega_p$ , is a function of the transconductance-capacitance ratio,  $g_m/C$ .

#### IV. SIMULATION RESULTS

To prove the performance of the proposed circuit, a PSpice simulation was performed for examination. The PNP and NPN transistors employed in the proposed circuit were simulated by using the parameters of the PR200N and NR200N bipolar transistors of ALA400 transistor array from AT&T [11] with the parameters summarized in Table I. The frequency response and phase response is shown in Fig.4 and Fig.5 respectively. The  $URC$  is approximated by the ladder lumped RC elements of 10 sections, and the operational transconductance amplifiers using (OTA).

The simulation results for different filter responses Fig.4. The transconductance gain  $g_{ms}$  of all OTAs were set  $V_{CC} \pm 12V$ ,  $I_{B1} = I_{B2} = 100\mu A$ . We selected the  $URC$  element value  $R_1 = 100\Omega$ ,  $R_2 = 2M\Omega$ ,  $C_1 = 10nF$  and  $C_2 = 300nF$  to obtain low-pass, high-pass, band-pass and band-reject in Fig. 3 at frequency response 25.878 kHz. The simulated and experimental results are in good agreement with each other.

TABLE I INDIVIDUAL PARAMETERS OF THE TRANSISTORS

```
.MODEL PX2 PNP RB=163.5 IRB=0 RBM=12.27
RC=25 +RE=1.5 IS=147E-18 EG=1.206 XTI=1.7
XTB=1.866 +BF=110 IKF=4.718E-3 NF=1 VAF=51.8
ISE=50.2E-16 +NE=1.650 BR=0.4745 IKR=12.96E-3
NR=1 VAR=9.96 +ISC=0 NC=2 TF=0.610E-9
TR=0.610E-8 CJE=0.36E-12 +VJE=0.5 MJE=0.28
CJC=0.328E-12 VJC=0.8 MJC=0.4 +XCJC=0.074
CJS=1.39E-12 VJS=0.55 MJS=0.35 FC=0.5
```

```
.MODEL NX1 NPN RB=524.6 IRB=0 RBM=25 RC=50
+RE=1 IS=121E-18 EG=1.206 XTI=2 XTB=1.538
+BF=137.5 IKF=6.974E-3 NF=1 VAF=159.4 ISE=36E-16
+NE=1.713 BR=0.7258 IKR=2.198E-3 NR=1
VAR=10.73 +ISC=0 NC=2 TF=0.425E-9 TR=0.425E-8
CJE=0.214E-12 +VJE=0.5 MJE=0.28 CJC=0.983E-13
VJC=0.5 MJC=0.3 +XCJC=0.034 CJS=0.913E-12
VJS=0.64 MJS=0.4 FC=0.5
```

Fig.6 shows the gain response of the band-pass functions responses for different values of bias current where  $I_B$  is set

100 $\mu A$ , 150 $\mu A$  and 200 $\mu A$  respectively. This shows that the pole frequency can be adjusted without affecting the quality factor.

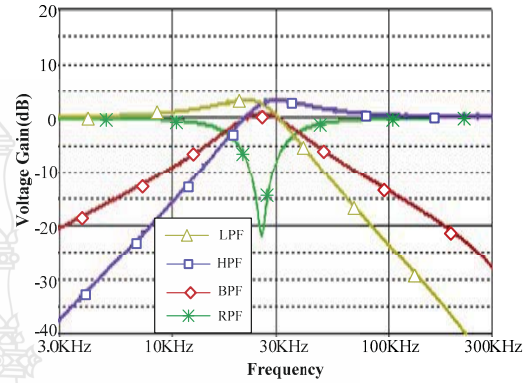


Figure 4. Gain responses of the proposed circuit working as universal biquad filter

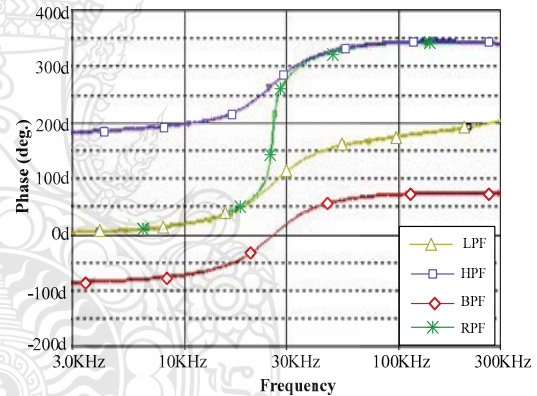


Figure 5. Phase Response of OTA-URC Circuit Propose Universal Biquad Filter

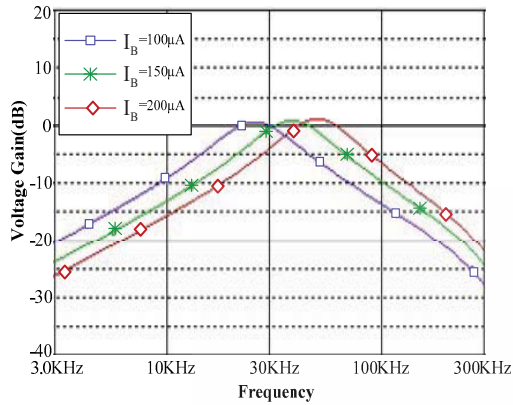


Figure 6. Band-Pass frequency responses for different values of bias current

## V. CONCLUSION

We have proposed the OTA-URC circuit universal biquad filter. The proposed biquad can realize voltage-mode universal filtering responses (low-pass, high-pass, band-pass and band-reject) from the same topology. Filters using the simpler structure have the advantages of lower cost, chip area, power dissipation and noise. The circuit enjoys the advantage of high input impedance, amplitude responses for universal biquadratic filter. The cut off frequency ( $\omega_c$ ) and

quality factor ( $Q_p$ ) are independently controlled. The experimental results are in reasonably good agreement with the theoretical. The proposed circuit can be suitable for fabrication by LSI process. It will be useful for universal biquad filter circuit.

## REFERENCES

- [1] Horng JW, "Voltage-mode universal biquadratic filter using two OTAs and two capacitors," IEICE 2003; E86-A: 411-3.
- [2] Wu J, "Current-mode high-order OTA-C filters," Int J Electron 1994; 76:1115-20.
- [3] Chang CM and Chen PC, "Universal active filter with current gainusing OTAs," Int J Electron 1991; 71:805-8.
- [4] Horng JW, "Voltage-mode universal biquadratic filter with one input and five outputs using OTAs," Int J Electron 2002; 89:729-37.
- [5] Sun Y, "Second-order OTA-C filters derived from Nawrocki-Klein biquad," Electron Lett 1998; 34:1449-50.
- [6] Chang CM and Pai SK, "Universal Current-Mode OTA-C Biquad with minimum components," IEEE Trans Circuits Syst I:Fundam Theor Appl 2000; 47:1235-8.
- [7] Chang CM, "New multifunction OTA-C Biquads," IEEE Trans Circuits Syst II: Analog Digit Signal Process 1999; 46:820-4.
- [8] V. Pirajanchai, S. Luangphakorn, J. Nakasuwan and K. Janchitrapongvej, "Novel Technique using Pole Amplifier in Sinewave Oscillator," ISCCSP, 2004
- [9] Adel S. Sedra and Kenneth Smith, "Microelectronic Circuit Sedra/Smith," Oxford University Press
- [10] M.S. Ghauri. T.J. Kelly, "Introduction to Distributed Parameter Network with Application to Integrated Circuits" pp.271, H.R.Andwinston. INC
- [11] Frey, D. R, "Log-domain filtering: an approach to current-mode filtering," IEE Proceeding of Circuit Devices Systems, 140:406-416. (1993)

## ประวัติผู้เขียน

ชื่อ – นามสกุล	นายศุภชัย คลังทอง
วัน เดือน ปีเกิด	28 กรกฎาคม 2523
ที่อยู่	38/85 ม.เจริญ 4 แยก 24 ถนนพหลโยธิน แขวงอนุสาวรีย์ เขตบางเขน กรุงเทพมหานคร 10220
การศึกษา	สำเร็จการศึกษาคณะครุศาสตร์อุตสาหกรรมบัณฑิต สาขาวิศวกรรมโทรคมนาคม คณะครุศาสตร์อุตสาหกรรม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง พ.ศ.2545
ประสบการณ์การทำงาน	พ.ศ. 2545 - 2547 ตำแหน่งวิศวกรเครือข่ายและระบบสื่อสาร บริษัท แอสตราคอมมิวนิเคชั่นเซอร์วิส จำกัด พ.ศ. 2547 – ปัจจุบัน ตำแหน่งวิศวกรอาวุโส บริษัท สามารทเทลคอม จำกัด (มหาชน)

